

УДК 681.323 : 535

А. М. Горелов, С. Б. Одинокое, С. Л. Одинцов, А. В. Петров

(Москва)

### ДВУХКАСКАДНЫЙ ОПТИКО-ЭЛЕКТРОННЫЙ МАТРИЧНЫЙ СУММАТОР

Рассмотрена реализация двухкаскадного оптико-электронного матричного сумматора, осуществляющего сложение многоразрядных двоичных чисел аналого-цифровым методом с распределением погрешности вычислений между каскадами обработки. Описаны алгоритм работы и схемотехнические приемы для снижения количества оптических и электронных элементов сумматора. Производительность обработки информации в сумматоре достигает  $8 \cdot 10^{11}$  бит/с.

**Введение.** Одной из базовых операций при цифровых оптических вычислениях (векторно-матричных умножениях, вычислениях корреляции, свертки и др.) является операция параллельного сложения многоразрядных двоичных чисел [1—3].

Задача многоместного сложения многоразрядных двоичных чисел в общем случае может быть сформулирована следующим образом.

На вход сумматора поступает массив из  $N$  чисел  $\{A_1, \dots, A_N\}$ , имеющих  $M$  разрядов, каждое из которых представлено позиционным двоичным кодом (ПДК)  $\{a_{i1}, \dots, a_{ij}, \dots, a_{iM}\}$ :

$$A_i = \sum_{j=1}^M a_{ij} 2^{j-1}.$$

В течение такта обработки  $t_r$  должен быть определен ПДК суммы

$$S = \sum_{i=1}^N \sum_{j=1}^M a_{ij} 2^{j-1},$$

где  $S = \{s_1, \dots, s_k\}$ ,  $k = \text{ent}\{\log_2 N\}$ ,  $\text{ent}\{\}$  — операция округления до ближайшего большего целого числа.

При этом значащими, т. е. подлежащими определению, являются старшие  $l$  разрядов, а остальные  $(k - l)$  разрядов отбрасываются, образуя допустимую погрешность вычислений:

$$E = 2^{k-l} - 1. \quad (1)$$

В частном случае абсолютно точного сложения  $k = l$  и все цифры суммы являются значащими.

При решении задачи предпочтительны параллельные алгоритмы, обеспечивающие одновременное формирование цифр суммы и слабую зависимость  $t_r = F(M, N)$ .

Способы решения в зависимости от применяемой элементной базы и от того, используется ли в процессе определения величины суммы квантование

по уровню, подразделяются на электронные и оптические, аналоговые и цифровые.

Методы цифровой электроники реализуют технологически отработанную нелинейность, что позволяет вести высокоскоростную и высокоточную обработку информации. Однако общий недостаток электронной вычислительной техники — существенно последовательный (одномерный) характер и трудность распараллеливания обработки — ограничивает возможности ее применения при больших размерностях входных переменных.

Этого недостатка лишены аналоговые оптические (точнее, оптико-электронные) процессоры (АОП), вычисления в которых по своей природе носят параллельный характер [2]. В АОП величина пространственно-полосового произведения (базы) сигнала, равная максимальному количеству одновременно функционирующих каналов обработки при заданном уровне перекрестных помех, достигает  $10^5$ — $10^6$ . Сложение в АОП сводится к интегрированию оптической системой элементарных потоков, представляющих одноразрядные слагаемые, на чувствительной площадке приемника излучения. ПДК суммы определяется посредством аналого-цифрового преобразования усиленного сигнала с приемника излучения.

Недостатком АОП являются малый динамический диапазон и низкая точность вычислений (6—8 двоичных разрядов) [4]. Наивысшая достигнутая точность аналоговых оптических вычислений — 10 двоичных разрядов [4] — по-видимому, близка к предельным возможностям оптической системы. Предложенные варианты повышения динамического диапазона (использование блочных матриц, поразрядное сложение с переносом в электронике) требуют увеличения аппаратных затрат во столько же раз, во сколько повышастся точность, что зачастую неприемлемо на практике.

При создании параллельного сумматора перспективны методы цифровой оптики, включающие методы непосредственного вычисления [5] и табличные методы [2].

Первая группа методов подразумевает синтез комбинационных схем сумматора из оптических логических элементов. Однако ни один из них не обладает одновременно высокими быстродействием и надежностью, а также малыми потреблением и разбросом рабочих параметров при объединении в массивы [2].

Табличные методы позволяют достичь максимального быстродействия. В их основе лежит либо применение специальных параллельных алгоритмов обработки бинарного изображения (например, символьная подстановка [6]), либо переход к новому представлению числа, при котором межразрядные переносы ограничены [7] или полностью отсутствуют (система остаточных классов [3]).

Для реализации табличного процессора необходим массив нелинейных (пороговых) оптических элементов, обеспечивающих срабатывание при одновременной подаче входных сигналов. Трудности создания порогового элемента, как и оптических линейных элементов, связаны с тем, что нелинейность в оптике достигается пока лишь при высоких интенсивностях излучения [2].

Можно сделать следующие выводы: 1) элементная база цифрового оптического процессора нуждается в практической доработке, 2) достоинства и недостатки АОП и электронных компьютеров являются взаимодополняющими: первые — параллельные, но неточные, а вторые — точные, но последовательные.

Совмещение достоинств обоих методов достигается в гибридной оптико-электронной системе, в которой оптически реализуются межсоединения и выполняются линейные операции, а нелинейные операции производятся в электронике.

В качестве примера эффективного совмещения можно привести бимодальный оптический компьютер (БОК) [8], который ориентирован на решение системы линейных алгебраических уравнений  $A\bar{x} = \bar{b}$ . Схема БОК (рис. 1) включает АОП (матрично-векторный перемножитель), цифровой электрон-

ный подпроцессор (ЦЭП), цифроаналоговые преобразователи (ЦАП), аналого-цифровые преобразователи (АЦП) и аналоговые цепи сравнения, усиления и интегрирования.

Вычисления производятся методом итераций по двум замкнутым циклам. Во внутреннем цикле с помощью АОП и аналоговых цепей методом релаксации отыскивается текущее приближение  $\bar{x}_i$ , из-за погрешностей ввода значений элементов  $A$   $\bar{x}_i \neq \bar{x}$ . Во внешнем цикле с помощью ЦЭП определяется невязка  $\bar{v}_i = \bar{b} - A\bar{x}_i$ . Затем во внутреннем цикле решается новая система уравнений

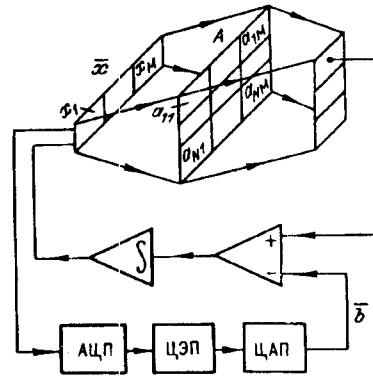


Рис. 1

$$A(s\Delta\bar{x}_i) = s\bar{v}_i,$$

где  $\Delta\bar{x}_i$  — текущая поправка,  $\bar{x}_{i+1} = \bar{x}_i + \Delta\bar{x}_i$ ;  $s$  — масштабный коэффициент, позволяющий использовать полностью весь динамический диапазон АОП.

Вычисления прекращаются, когда решение достигнет требуемой точности ( $|\Delta\bar{x}_i| < \Delta x_{\min}$  или  $|\bar{v}_i| < v_{\min}$ ).

Таким образом, БОК основан на принципе последовательного уточнения результата по циклам обработки. Практически неограниченное повышение точности достигается за счет того, что для отыскания уменьшающейся по модулю поправки используется весь динамический диапазон АОП.

Однако неопределенность во времени вычислений в БОК, вызванная статистическим характером количества циклов обработки, недопустима при создании сумматора, где на определение результата отводится один такт работы процессора.

Двухкаскадный оптико-электронный аналого-цифровой сумматор с распределением погрешности вычислений между каскадами обработки (АЦСР). В основе АЦСР лежит идея последовательных вычислений по каскадам (а не циклам, как в БОК) с распределением между ними определения значащих цифр конечной суммы.

В двухкаскадной системе (рис. 2) старшие  $l_1$  значащих цифр определяются на первом каскаде («грубом» сумматоре), а младшие  $l_2$  цифр — на втором («точном» сумматоре). Отдельные каскады АЦСР связаны через устройство сопряжения, в котором происходит уточнение искомым  $l = l_1 + l_2$  цифр. При этом наличие информации о старших значащих цифрах позволяет расширить динамический диапазон, не прибегая к пропорционально большим аппаратным затратам, как это требуется в АОП.

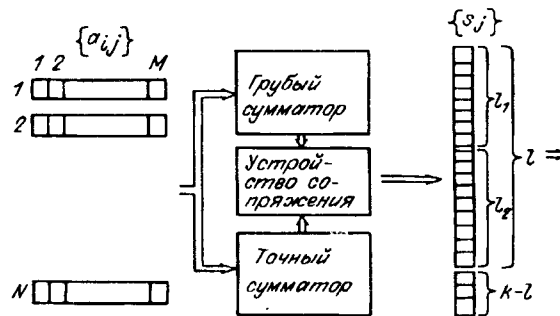


Рис. 2

Принцип вычислений, при котором сначала производится грубая оценка конечного результата, а затем происходит его уточнение, аналогичен измерению по нониусной шкале, что позволяет назвать его также «нониусным» принципом вычислений. Подобный принцип широко используется при различных измерениях.

Ниже будет рассмотрен двухкаскадный вариант АЦСР, однако полученные результаты легко обобщаются на случай многокаскадной системы.

Первый каскад АЦСР, осуществляющий грубое суммирование. Грубый сумматор предназначен для определения старших  $l_1$  значащих цифр суммы. Он представляет собой основной функциональный блок АОП, в котором сложение происходит с учетом разрядных весов слагаемых.

Схема первого каскада АЦСР (грубого сумматора) приведена на рис. 3 и включает устройства ввода массива слагаемых и весовых коэффициентов (аттенюатор), интегрирующую оптическую систему (на рисунке не показана), приемно-усилительный тракт, АЦП и в случае необходимости компенсационную маску.

Устройство ввода массива слагаемых формирует элементарные потоки, соответствующие  $a_{ij} = 1$ , и является либо набором отдельных источников излучения, скомпонованных в матрицу  $\{a_{ij}\}$ , либо пространственно-временным модулятором света (ПВМС), который освещен коллимированным пучком от единого источника излучения. В первом случае идентичность элементарных потоков обеспечивается индивидуальной подстройкой сопротивлений нагрузочных резисторов и использованием выравнивающей компенсационной маски. Во втором случае благодаря высокой равномерности ПВМС индивидуальной подстройки не требуется, однако наличие единого мощного источника и коллимирующей оптической системы увеличивает габариты сумматора.

Устройство ввода весовых коэффициентов служит для учета веса  $j$ -го разряда, равного  $2^{j-1}$ . Оно может быть выполнено в виде клина из поглощающего стекла с компенсатором (дискретный характер изменения весовых коэффициентов линейно аппроксимируется) или транспаранта, площадь пропускания которого для элемента  $a_{ij}$  пропорциональна  $2^{j-1}$  (допускается совмещение площадного транспаранта и компенсационной маски). Возможна также реализация этого устройства в виде ПВМС с цифровым электронным управлением градациями серого.

Сложение осуществляется так же, как и в АОП. Единственное отличие заключается в том, что каждый элементарный поток проходит через аттенюатор, ослабляющий его в  $2^{M-j}$  раз.

Разрядность АЦП равна  $l_1$ . Из условия практической реализуемости оптимальная величина  $l_1 = 6-8$ , что согласуется с разрядностью существующих быстродействующих АЦП. Таким образом, динамический диапазон первого каскада составляет  $D = 64-256$ , что накладывает жесткие ограничения на качество элементов схемы и в первую очередь на устройства ввода массива слагаемых и весовых коэффициентов. Вносимая ими погрешность не должна превышать 1—0,2 %.

Из возможных вариантов реализации наиболее просто подобную точность можно получить при использовании ПВМС в сочетании с транспарантом с переменным площадным пропусканием.

Второй каскад АЦСР, осуществляющий точное суммирование. Точный сумматор предназначен для определения младших  $l_2$  значащих цифр суммы. Конструктивно он может быть разбит на два подкаскада (рис. 4). На первом оптико-электронном подкаскаде при помощи основных функцио-

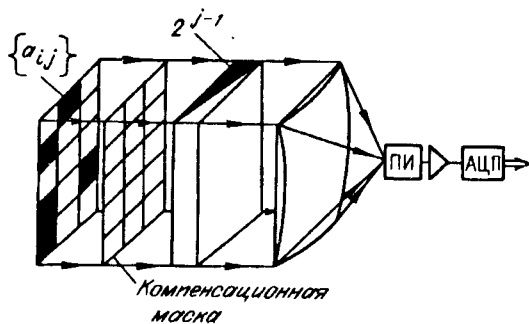


Рис. 3

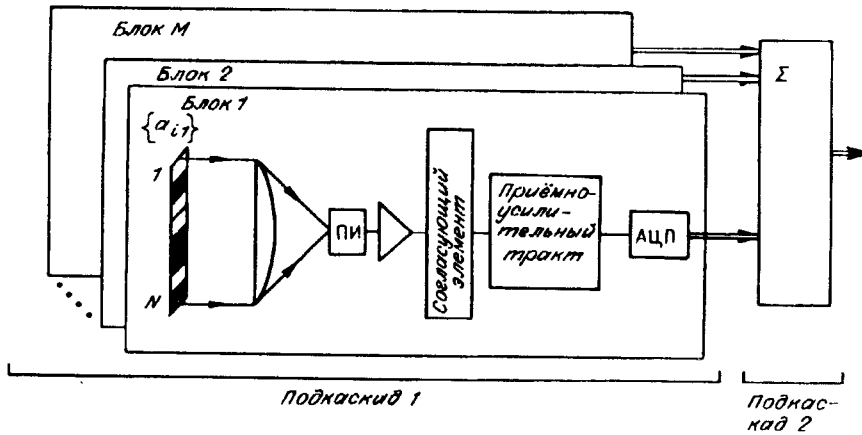


Рис. 4

нальных блоков АОП (ПВМС — оптическая система — приемник излучения (ПИ)) с усложненными приемно-усилительными трактами определяются ПДК поразрядных сумм массива слагаемых. На втором электронном подкаскаде происходит сложение полученных  $M$   $n$ -разрядных двоичных чисел ( $n = \text{ent}\{\log_2 N\}$ ) с учетом весов соответствующих разрядов.

Из рассмотрения диаграммы сложения поразрядных сумм (рис. 5) следует, что из  $k$  значащих цифр суммы ( $k - l_1 + 1$ ) старших определены в грубом сумматоре, а ( $k - l$ ) младших отбрасываются и тем самым не влияют на результат. Поэтому в основу точного сумматора положены два принципа.

В соответствии с первым принципом допустимая погрешность вычислений  $E$  (1) распределяется по определенному закону между  $M$  поразрядными суммами так, чтобы выполнялось условие

$$\sum_{j=1}^M d_{ij} \leq E,$$

где  $d_{ij}$  — погрешность вычислений  $j$ -й поразрядной суммы, выраженная в единицах первого разряда.

Расчеты показывают, что оптимальным с точки зрения минимизации аппаратных затрат является равномерное (или близкое к равномерному) распределение:

$$d_{ij} \cong E/M.$$

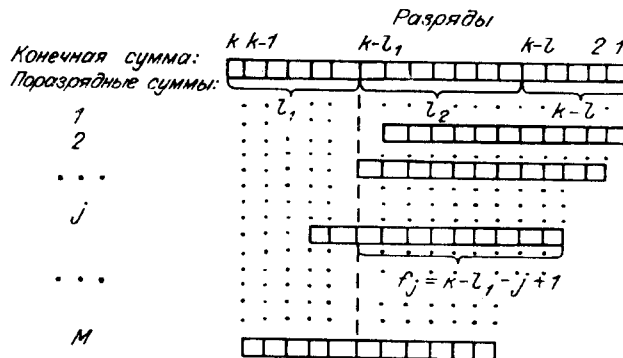


Рис. 5

Значения  $d_{1j}$  округляются до натуральной степени двух и приводятся к величине младшего разряда  $j$ -й суммы:

$$d_{ij} = d_{1j} / 2^{j-1}.$$

Полученные значения  $d_{ij}$  связаны с точностью определения соответствующих поразрядных сумм; выраженные в элементарных потоках эти величины ограничивают минимальные сигналы, которые должны различаться приемно-усилительным трактом на фоне собственных шумов.

Второй принцип организации сумматора заключается в ограничении определения  $j$ -й поразрядной суммы ее младшими  $f_j$  разрядами, т. е.

$$f_j = \min\{k - l_1 - j + 1; n\}. \quad (2)$$

Выражение (2) совместно с соображениями реализуемости точного сумматора (динамический диапазон не должен превышать 6—8 разрядов) позволяет сформулировать критерий определения числа каскадов: если  $f_j < 6-8$  ( $j = 1-M$ ), то необходимости в более чем двух каскадах нет, а если для некоторых сумм выполняется  $f_j > 6-8$ , то для сокращения аппаратных затрат следует увеличить число каскадов. Это позволяет уменьшить максимальный оцифровываемый сигнал  $I_j = 2^j - 1$  и, следовательно, динамический диапазон выходного сигнала

$$D_j = I_j / d_{ij}.$$

Количество функциональных блоков, требуемое для нахождения  $j$ -й поразрядной суммы,

$$H_j = D_j / 2^j.$$

Таким образом, кардинальным вопросом, определяющим работоспособность точного сумматора, является способ реализации ограничения определения поразрядной суммы некоторым числом младших значащих цифр. Это требование фактически сводится к замене арифметического сложения  $N$  единиц суммы на их сложение по модулю  $2^j$ , т. е. замене линейной передаточной характеристики приемно-усилительного тракта на кусочно-линейную («пилообразную», рис. 6). Конструктивно такой характеристикой обладает набор из  $W_j$  параллельно соединенных усилителей, каждый из которых обладает передаточной характеристикой, совпадающей с отдельным участком («зубцом») суммарной, при этом

$$W_j = N / 2^j.$$

Для создания подобного усилительного блока необходимы прецизионный делитель напряжения, задающий сетку уровней напряжения, и операционные усилители, сигнал с выхода которых пропускается на общий выход усилительного блока, если он лежит в заданном участке  $\{0; 2^j - 1\}$ . Границы участков задаются компараторами.

Для подключения усилительного блока к выходу предусилителя необходимо принять специальные меры по повышению нагрузочной способности последнего. Для этого между предусилителем и усилительным блоком включается согласующий элемент, в функции кото-

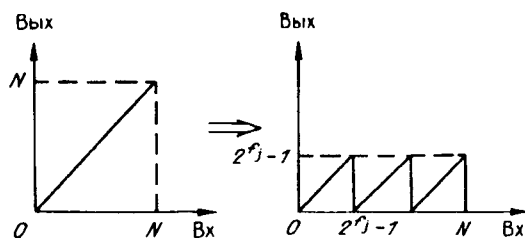


Рис. 6

рого также входит преобразование фототока в напряжение (в тех случаях, когда ПИ по своей физике является управляемым источником тока).

Таким образом, при заданном динамическом диапазоне входного сигнала (т. е. количестве одноразрядных слагаемых  $N$ ) динамический диапазон выходного сигнала (в данном случае разрядность АЦП) у точного сумматора сокращен по сравнению с АОП. Следовательно, при одинаковых выходных динамических диапазонах точного сумматора и АОП первый допускает большее количество слагаемых, что позволяет говорить о расширении динамического диапазона за счет применения специальных алгоритмических приемов и усложнения приемно-усилительного тракта. При этом каждый ПИ должен иметь динамический диапазон  $D_j^{\text{ПИ}} = N/H_j$ , что превышает динамический диапазон выходного сигнала  $D_j$  в  $W_j$  раз. Это оправдывается тем, что на практике динамический диапазон ПИ составляет 60—80 дБ (10—14 двоичных разрядов), а разрядность быстродействующих АЦП не превышает 6—8.

В общем случае многокаскадного сумматора последующие каскады организованы аналогично точному сумматору.

Организация устройства сопряжения. Устройство сопряжения предназначено для накопления и уточнения значащих цифр суммы. Оно включает аккумулирующее буферное ОЗУ и процессорный элемент.

В качестве буферного ОЗУ может использоваться специализированное ОЗУ с регистровой или стековой организацией либо ОЗУ управляющей ЦЭВМ.

Процессорный элемент производит уточнение результата сложения грубого сумматора. Ранее предполагалось, что АЦП обоих каскадов выдают абсолютно точную информацию о соответствующих значащих цифрах суммы. Однако в действительности в определении младшей значащей цифры результата сложения в грубом сумматоре может быть допущена ошибка округления. Для ее исключения необходимо, чтобы диапазоны значащих цифр, определяемых грубым и точным сумматорами, перекрывались на один разряд. Тогда несовпадение значений младшего разряда, выдаваемого АЦП первого каскада, и старшего разряда, снимаемого с выхода второго каскада, будет свидетельствовать об ошибке. В этом случае результат сложения в грубом сумматоре уменьшается на единицу. Функции сравнения, индикации ошибки округления и вычитания возлагаются на процессорный элемент.

С учетом сделанного замечания  $l = l_1 + l_2 - 1$ , а (2) переписывается в виде

$$f_j = \min\{k - l_1 - j + 2; n\}.$$

Схемотехника АЦСР. Накопленный опыт экспериментальных исследований показывает, что создание АЦСР с динамическим диапазоном каскадов  $D = 64—256$  требует индивидуальной юстировки, настройки, тестирования и, возможно, термостатирования основных элементов схемы и в первую очередь устройств ввода массива слагаемых и весовых коэффициентов, а также приемно-усилительных трактов. Это оправдывается высокой скоростью обработки, равной

$$Q = MN/t_r.$$

Например, при параллельном сложении 1024 10-разрядных слагаемых с тактовой частотой 100 МГц  $Q = 10^{12}$  бит/с, что позволяет вести обработку высокоинформативных изображений в реальном масштабе времени в отличие от большинства существующих ЦЭВМ.

Двухкаскадный оптико-электронный матричный сумматор. В качестве примера реализации АЦСР рассмотрен двухкаскадный оптико-электронный матричный сумматор, осуществляющий сложение 1024 8-разрядных двоичных чисел с тактовой частотой обработки  $f = 100$  МГц и допустимой погрешностью  $E = 2^6 - 1 = 63$  ед. мл. разр.

В соответствии с (1)  $l = 12$ , при равномерном распределении погрешности между каскадами  $l_1 = 7$ ,  $l_2 = 6$  ( $l_1 + l_2 = l + 1$ ). Диаграмма сложения поразрядных сумм в точном сумматоре показана на рис. 7, а в таблице приведены

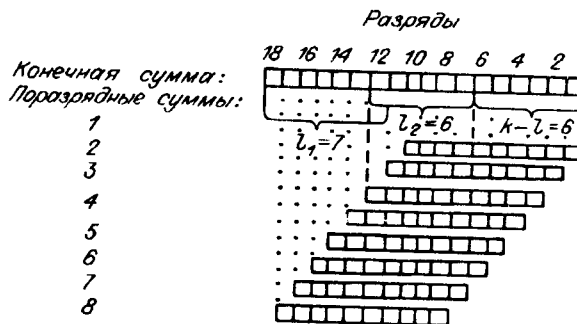


Рис. 7

значения его параметров. Окончательно конфигурация точного сумматора схематически изображена на рис. 8; там же указаны ориентировочные аппаратные затраты. Можно сравнить, в частности, требуемое количество АЦП при непосредственном и нониусном способах вычислений: в первом случае для определения ПДК 18-разрядного числа 6-разрядными АЦП необходимо  $2^{12} = 4096$  преобразователей, а во втором —  $64 + 30 = 94$  преобразователя (при распараллеливании вычислений в грубом сумматоре на 64 канала обработки).

Параметры точного сумматора как второго каскада цифрового коррелятора

№	Параметр	Обозначение	Разряд, j								Σ	
			1	2	3	4	5	6	7	8		
1	Погрешность вычисления поразрядной суммы, ед. 1-го разряда	$d_{1j}$	8	8	8	8	8	8	8	8	4	60
2	Погрешность вычисления поразрядной суммы, ед. j-го разряда	$d_{jj}$	8	4	2	1	1	1	1	1	1	—
3	Количество определяемых младших разрядов	$f_j$	10	10	10	9	8	7	6	5	—	
4	Максимально оцифровываемый сигнал ед. 1-го разряда	$I_j$	1023	1023	1023	511	255	127	63	31	—	
5	Динамический диапазон выходного сигнала	$D_j$	128	256	512	512	256	128	64	32	—	
6	Количество функциональных блоков	$H_j$	2	4	8	8	4	2	1	1	30	
7	Количество усилителей в составе усилительных блоков	$W_j$	1	1	1	2	4	8	16	32	110*	
8	Динамический диапазон ПИ	$D_j^{ПИ}$	128	256	512	1024	1024	1024	1024	1024	—	

$$* \sum_j H_j W_j$$



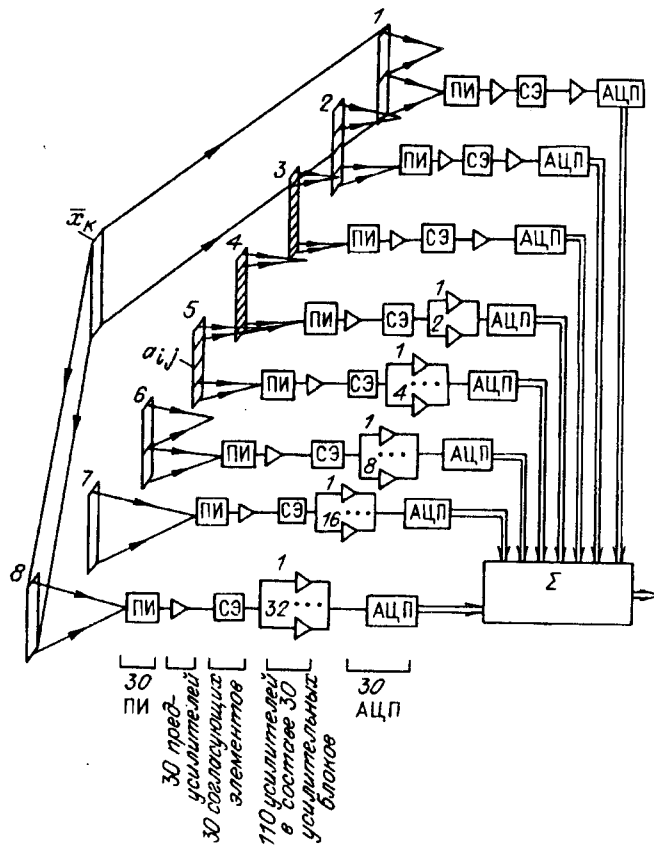


Рис. 8

Производительность такого сумматора составляет  $1024 \cdot 8 \cdot 10^8 \cong \cong 8 \cdot 10^{11}$  бит/с.

**Заключение.** Описанный способ параллельного сложения многоразрядных двоичных чисел, предполагающий распределение погрешности вычислений между каскадами обработки, позволяет получить результат с любой наперед заданной точностью при сокращенных аппаратных затратах. Высокая производительность аналого-цифрового сумматора достигается за счет объединения в одной вычислительной системе аналоговых оптических и цифровых электронных компонентов. Дальнейшее повышение производительности возможно за счет конвейеризации вычислений при синхронизации работы отдельных каскадов АЦСР. Сумматор ориентирован на имеющуюся элементную базу и может быть использован в высокопроизводительных специализированных процессорах для обработки изображений в реальном масштабе времени.

#### СПИСОК ЛИТЕРАТУРЫ

1. Прэтт У. Цифровая обработка изображений.—М.: Мир, 1982.
2. Морозов В. Н. Оптоэлектронные матричные процессоры.—М.: Радио и связь, 1986.
3. Акаев А. А., Дордоев С. З. Оптоэлектронная цифровая вычислительная система в остаточной арифметике для обработки изображений // Автометрия.—1989.—№ 3.
4. Pocharsky E., Casasent D. Linear acousto-optic heterodyning processors for complex-valued data processing // Digital Optical Computing SPIE.—1987.—752.—P. 155.
5. Михляев С. В., Твердохлеб П. Е. Оптическая система для матричных вычислений // Автометрия.—1989.—№ 2.
6. Huang A. Parallel algorithms for optical digital computers // Techn. Digest: IEEE Tenth International Optical Computing Conference, 1983.—P. 13.

7. Drake B. L., Bocker R. P., Lasher M. E. et al. Photonic computing using the modified signed digit number representation // Opt. Eng.—1986.—25, N 1.—P. 38.
8. Caulfield H. J., Gruninger J. H., Ludman J. E. et al. Bimodal optical computers // Appl. Opt.—1986.—25, N 18.—P. 3123.

*Поступила в редакцию 7 сентября 1992 г.*

---

---

---

**Реклама продукции в нашем журнале — залог Вашего успеха!**