

ПРОБЛЕМНО ОРИЕНТИРОВАННЫЕ
КОМПЬЮТЕРНЫЕ СИСТЕМЫ

УДК 681.3 : 519.211

В. Д. Бобко, В. Ф. Головин, Ю. Н. Золотухин

(Новосибирск)

АНАЛИЗ ПРОИЗВОДИТЕЛЬНОСТИ МУЛЬТИПРОЦЕССОРНОЙ
ВЫЧИСЛИТЕЛЬНОЙ СИСТЕМЫ

С использованием цепей Маркова получены аналитические выражения для производительности мультипроцессорной системы с локальными и глобальными ресурсами. Приведены графики зависимости производительности мультипроцессорной системы от числа процессоров, быстродействия и степени использования общей и локальной памяти.

В [1] приведено описание высокопроизводительного узла коммутации пакетов, разработанного для интегральной цифровой сети связи. Наряду с исследованием функциональных возможностей мультипроцессорной системы, положенной в основу узла коммутации пакетов, представляют интерес и оценки потенциальной производительности систем типа «коллектив вычислителей», работающих в режиме реального времени. Актуальной проблемой является предсказание производительности в зависимости от конфигурации вычислительной системы, параметров и способов взаимодействия элементов системы, степени параллелизма решаемых задач.

Для оценки производительности широко используются модели, базирующиеся на цепях Маркова. Например, в [2] рассмотрены проблемы распределения и коллективного использования ресурсов в вычислительных системах и приведены решения ряда задач методами теории массового обслуживания.

Мультипроцессорные системы с общей памятью уже являлись предметом исследований многих авторов, обращавших внимание на различные аспекты функционирования таких систем. Так, в [3] проведен анализ иерархического мультипроцессора древовидной структуры HM^2p , обладающего двухуровневой системой межпроцессорных связей. С использованием модели массового обслуживания проанализировано снижение производительности системы HM^2p за счет использования общих аппаратных ресурсов; изучен специальный случай чередования пачек обращений процессора к общей и локальной памяти, характерный для класса решаемых системой HM^2p задач.

В [4] исследована модель мультипроцессорной системы, использующая в качестве коммутатора многошинную структуру. С использованием аппарата полумарковских процессов получены зависимости средних значений пропускной способности, степени использования процессора, времени ожидания доступа и длины очереди от количества шин в системе.

В [5] основное внимание уделено нахождению стационарных вероятностей состояний многопроцессорной системы, когда процессоры обладают различными приоритетами при обращении к общей памяти. Найдены предельные выражения для стационарных вероятностей (при фиксированной загрузке и неограниченном увеличении числа процессоров, а также для фиксированного числа процессоров и неограниченно возрастающей загрузки).

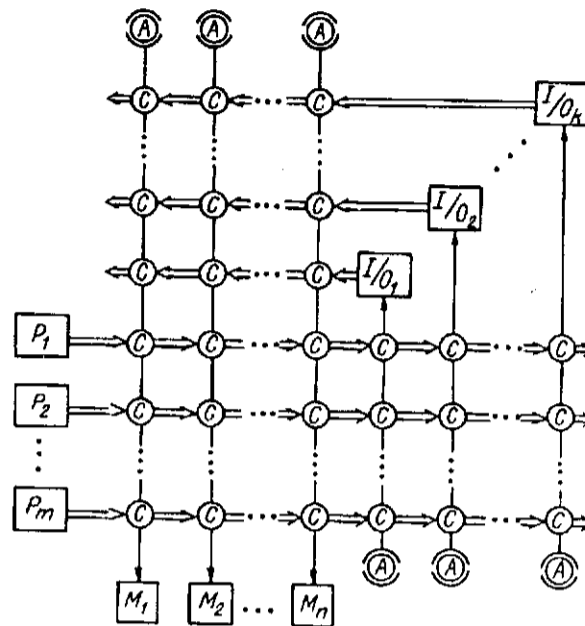


Рис. 1

Приведем краткое описание исследуемой нами системы. Структурная схема ее изображена на рис. 1. В состав системы входят блоки трех типов: процессорные P_i , $i = \overline{1, m}$; ввода-вывода I/O_i , $i = \overline{1, k}$, и общей памяти M_i , $i = \overline{1, n}$; для обеспечения взаимодействия блоков предложена оригинальная мультишинная коммутационная система. На каждой горизонтальной шине только один блок ведущий, а остальные — ведомые. Вертикальные шины — это внутренние шины блоков, управляемые арбитром шины A . Соединители шин C обеспечивают взаимодействие между шинами. Ведущий блок горизонтальной шины, инициируя обмен с ведомым блоком, выбирает соответствующий соединитель C , который, являясь ведущим вертикальной шины, в свою очередь, осуществляет доступ к соответствующему блоку. Процессорные блоки могут быть только ведущими, блоки общей памяти — только ведомыми, а блоки ввода-вывода играют роль как ведущих, так и ведомых (естественно, на разных шинах). Отметим также принципиальный момент, состоящий в том, что каждый процессорный блок имеет собственную локальную память и способен исполнять некоторую часть вычислительных процедур без обращения к общей (глобальной) памяти. В системе отсутствует функциональная специализация процессоров: каждый из них способен исполнять любое задание. Организация работы процессоров осуществляется с помощью специализированного устройства — диспетчера очереди заданий, расположенного в блоке ввода-вывода.

При исследовании модели системы для упрощения выкладок и повышения наглядности результатов будем считать, что блоки ввода-вывода идентичны процессорным (в смысле операций обращения к блокам общей памяти) и что в системе используется только один блок общей памяти.

В этом предположении построим модель замкнутой системы массового обслуживания (рис. 2).

1. Система состоит из m независимо работающих процессоров P_i , $i = \overline{1, m}$, и одного блока общей памяти M_g . Каждый процессор обладает локальной памятью L_i , $i = \overline{1, m}$, и имеет средства для доступа к блоку общей памяти.

2. Каждый процессор в произвольный момент времени может находиться в одном из двух состояний — «внутренняя работа» или «обращение к памяти». При возникновении необходимости обращения к памяти процессор переходит

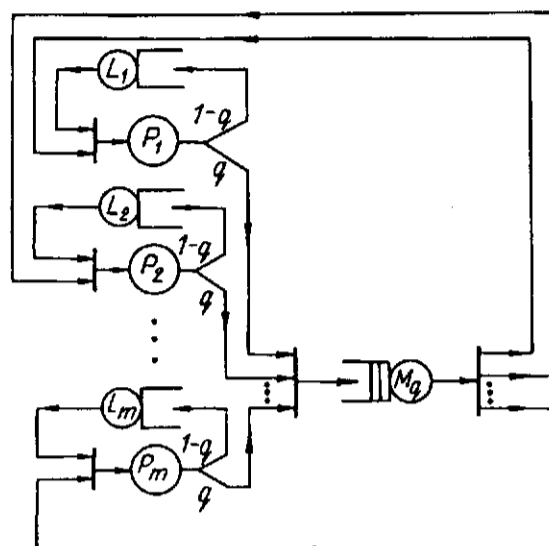


Рис. 2

из состояния «внутренняя работа» в состояние «обращение к памяти»; после завершения взаимодействия с памятью совершается обратный переход.

3. Если в момент времени t процессор находится в состоянии «внутренняя работа», то вероятность возникновения необходимости обращения к памяти в интервале $(t, t + \Delta t)$ равна $\lambda \Delta t + o(\Delta t)$. Эта вероятность одинакова для всех процессоров. Таким образом, функция распределения времени «внутренней работы» процессора является показательной:

$$A(t) = \begin{cases} 1 - e^{-\lambda t} & \text{для } t \geq 0, \lambda > 0, \\ 0 & \text{для } t < 0. \end{cases}$$

Можно считать, что в состоянии «внутренняя работа» процессор генерирует пуассоновский поток заявок на обращение к памяти с интенсивностью λ .

4. Заявка на обращение к памяти случайным образом с вероятностью q направляется в общую, а с вероятностью $(1 - q)$ — в локальную память ($0 \leq q \leq 1$). Всякая заявка на обращение к локальной памяти начинает обслуживаться немедленно; заявка на обращение к общей памяти начинает обслуживаться немедленно при условии отсутствия обращений от других процессоров, в противном случае образуется очередь заявок.

5. Длительности обслуживания заявок на доступ к локальной и общей памяти, а также длительность пребывания в состоянии «внутренняя работа» — независимые экспоненциально распределенные случайные величины со средними значениями T_l , T_g и $1/\lambda$ соответственно.

Будем оценивать производительность отдельного процессора $V(1)$ в многопроцессорной системе возможным суммарным количеством обращений к памяти в единицу времени:

$$V(1) = 1/T_a, \tag{1}$$

где T_a — среднее время обращения процессора к памяти. Очевидно, что

$$T_a = (1 - q)T_l + q(T_g + T_w) + 1/\lambda, \tag{2}$$

здесь T_w — среднее время ожидания предоставления доступа при обращении процессора к общей памяти.

Производительность системы с m процессорами из (1) с учетом их одинаковости можно определить как

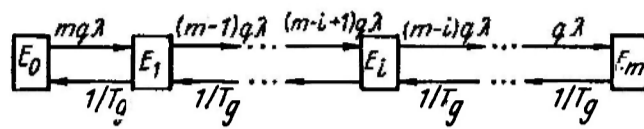


Рис. 3

$$V(m) = m \frac{1}{T_g}. \quad (3)$$

Для нахождения T_g достаточно вычислить либо среднее время обращения к общей памяти ($T_g + T_w$), либо среднее время ожидания доступа к общей памяти T_w .

Рассмотрим случай обращения процессора к общей памяти. На рис. 3 приведен граф состояний общей памяти для системы, содержащей m процессоров и один блок общей памяти. $E(i)$ — состояние системы, при котором в очереди на обслуживание к общей памяти находятся i заявок от процессоров, включая ту, которой в данный момент предоставлен доступ.

Отметим, что поток заявок каждого процессора к общей памяти является пуассоновским с параметром $q\lambda$ (это нетрудно показать, кроме того, см. [6]). В силу указанных особенностей система обслуживания может быть описана марковским процессом рождения и гибели. Система уравнений Чэпмена — Колмогорова для рассматриваемого случая представляется в виде

$$\begin{aligned} P_0 m q \lambda &= P_1 \frac{1}{T_g}, \\ P_1 (m-1) q \lambda + P_1 \frac{1}{T_g} &= P_0 m q \lambda + P_2 \frac{1}{T_g}, \\ &\dots\dots\dots \\ P_i (m-i) q \lambda + P_i \frac{1}{T_g} &= P_{i-1} (m-i+1) q \lambda + P_{i+1} \frac{1}{T_g}, \\ &\dots\dots\dots \\ P_{m-1} q \lambda &= P_m \frac{1}{T_g}, \\ \sum_{i=0}^m P_i &= 1, \end{aligned} \quad (4)$$

где P_i — вероятность состояния $E(i)$.

Из системы уравнений (4) можно получить $(T_g + T_w)$ как среднее время пребывания заявки в системе [7]:

$$(T_g + T_w) = T_g \left(\frac{m}{1 - P_0} - \frac{1}{\psi} \right), \quad (5)$$

где

$$P_0 = \left[\sum_{i=0}^m \frac{m!}{(m-i)!} \psi^i \right]^{-1},$$

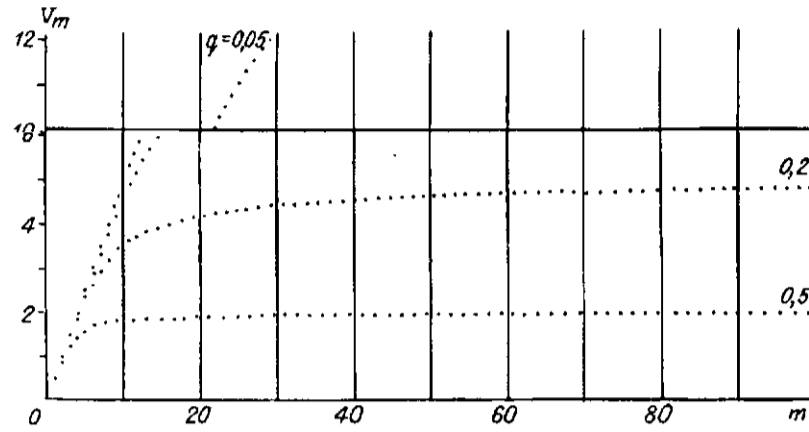


Рис. 4

$\psi = q\lambda T_g$. Тогда из (2) и (5) производительность системы из m процессоров выразится в виде

$$V(m) = \frac{m}{qT_g \left(\frac{m}{1-p_0} - \frac{1}{\psi} \right) + (1-q)T_i + 1/\lambda} = \frac{m}{qT_g \left(\frac{m}{1-p_0} \right) + T_i(1-q)} \quad (6)$$

В пределе, при бесконечном увеличении числа процессоров m ,

$$\lim_{m \rightarrow \infty} V(m) = 1/qT_g \quad (7)$$

Семейства кривых, отражающих зависимость суммарной производительности вычислительной системы $V(m)$ от числа процессоров m при варьирова-

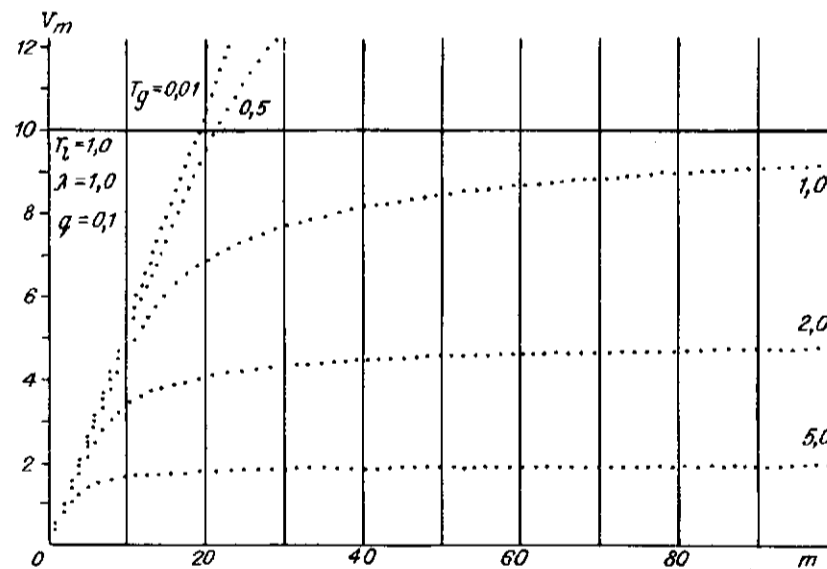


Рис. 5

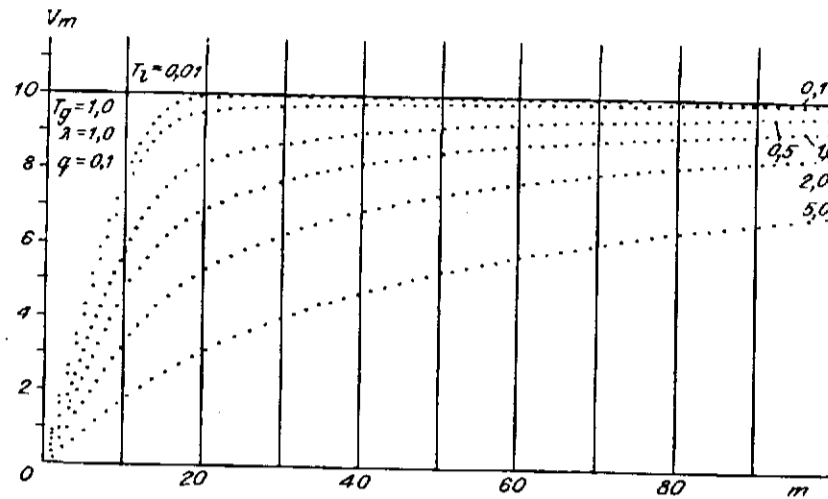


Рис. 6

нии одним из параметров q , T_g , T_l , λ и фиксировании значений остальных, приведены на рис. 4—7 соответственно. Для сравнения степени и характера влияния параметров λ и T_l на производительность системы на рис. 8 изображены два семейства кривых $V(m)$ при фиксированных q , T_g , T_l и q , T_g , λ соответственно.

Заслуживает внимания тот факт, что заданная производительность может быть достигнута при различных сочетаниях значений параметров системы, более того, при различных значениях аргумента m предпочтительны различные конфигурации системы, т. е. различные наборы параметров λ , T_l , T_g (рис. 9).

В ряде случаев целесообразно оценивать производительность системы в относительных величинах. Введем понятие приведенной производительности m -процессорной системы как

$$W(m) = V(m)/U. \quad (8)$$

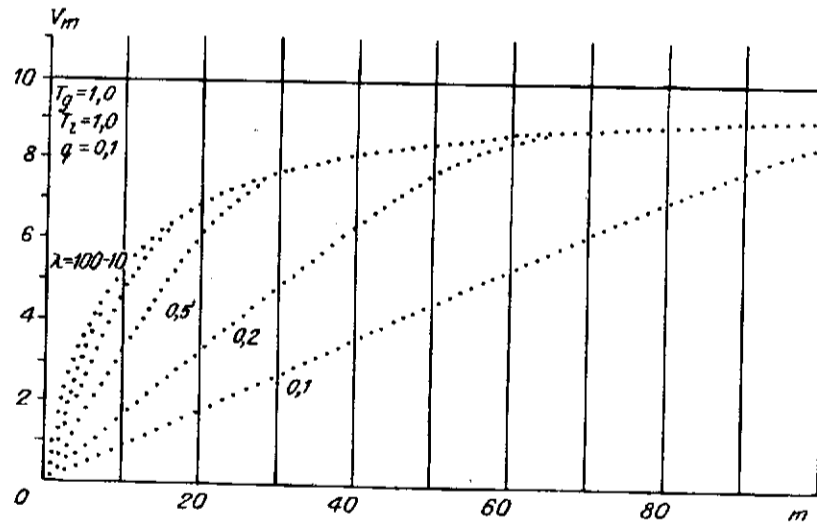


Рис. 7

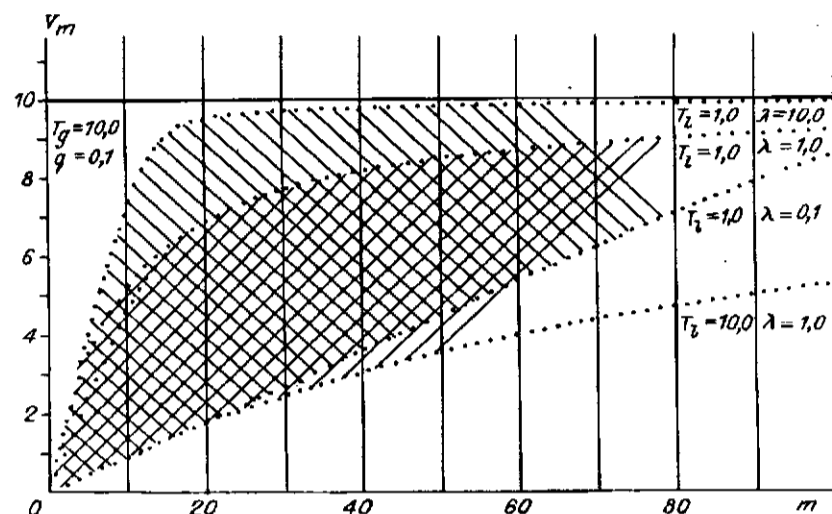


Рис. 8

Физически значение $W(m)$ соответствует количеству эквивалентных системе по производительности устройств и позволяет судить о степени загруженности различных элементов системы.

Возможны различные варианты определения U . В варианте 1 за единицу производительности примем производительность одного процессора, работающего в системе с локальной памятью и одним блоком глобальной памяти ($U = V(1)$):

$$U_1 = \frac{1}{1/\lambda + qT_g + (1-q)T_i} \quad (9)$$

В варианте 2 будем нормировать $V(m)$ производительностью процессора, работающего только с локальной памятью:

$$U_2 = \frac{1}{1/\lambda + T_i} \quad (10)$$

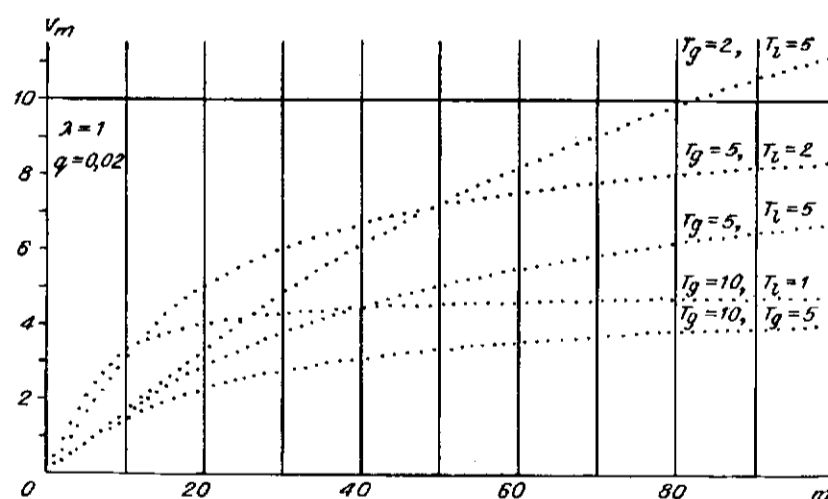


Рис. 9

В варианте 3 за единицу примем собственную производительность процессора:

$$U_3 = \frac{1}{1/\lambda}. \quad (11)$$

Определим

$$k = \lambda T_i \quad (12)$$

и

$$k(1 - p_0) \cdot r = T_i / T. \quad (13)$$

$$W_2(m) = \frac{m}{\frac{1}{k} \frac{m\psi}{1 - p_0} + 1 - q} \left(1 + \frac{1}{k}\right); \quad (15)$$

$$W_3(m) = \frac{m}{\frac{1}{k} \frac{m\psi}{1 - p_0} + 1 - q} \frac{1}{k}. \quad (16)$$

На рис. 10—12 показаны зависимости приведенной производительности вычислительной системы $W(m)$ от числа процессоров m для вариантов 1—3 соответственно при фиксированных r и k и различных q .

Заметим, что величину $W_1(m)$ удобно использовать на этапе окончательной отладки программы решения задачи на мультипроцессорной вычислительной системе для оценки времени решения; величина $W_2(m)$ полезна при оценке выигрыша времени решения задачи во время переноса ее с инструментальной (однопроцессорной) на мультипроцессорную систему; наконец, использование приведенной производительности $W_3(m)$ целесообразно при

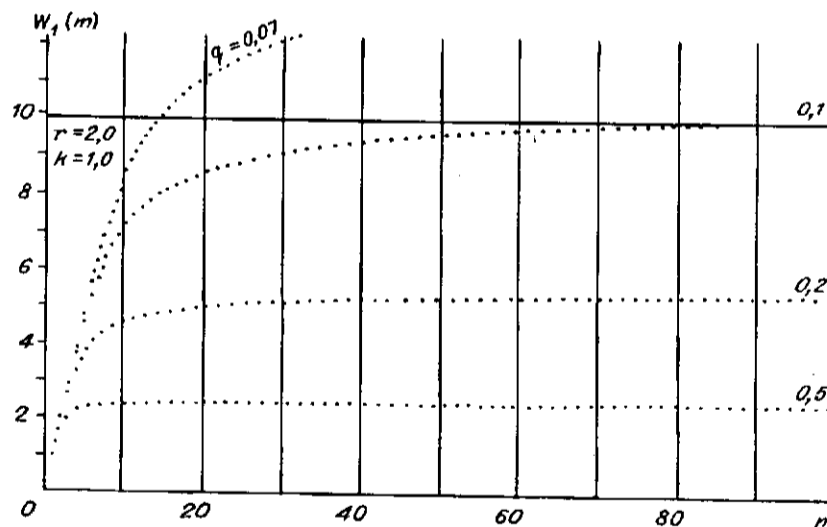


Рис. 10

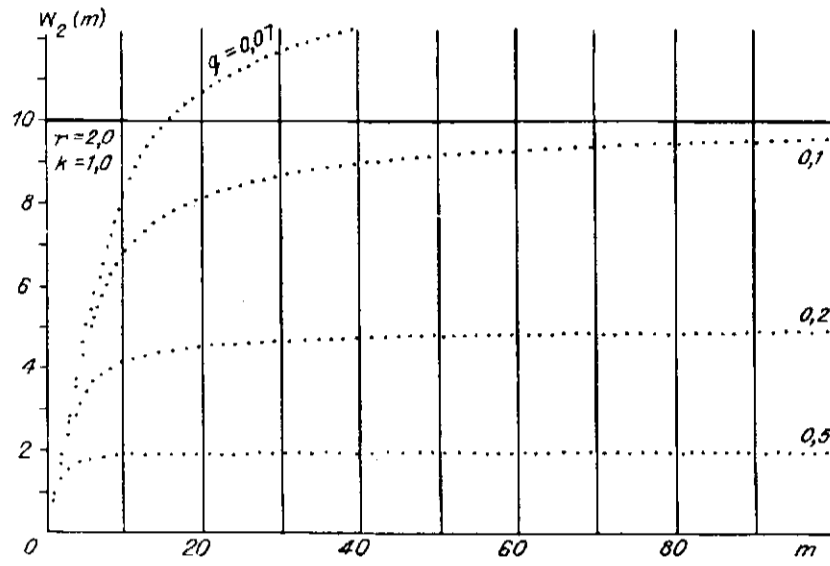


Рис. 11

проектировании мультипроцессорной системы для выбора параметров основных элементов.

Учитывая, что $\lim_{m \rightarrow \infty} P_0 = 0$, из (14)–(16) соответственно получим асимптотические значения относительной производительности для каждого варианта:

$$\lim_{m \rightarrow \infty} W_1(m) = \frac{k}{\psi} \left[\left(1 + \frac{1}{k}\right) - q(1 - r) \right],$$

$$\lim_{m \rightarrow \infty} W_2(m) = \frac{k}{\psi} \left(1 + \frac{1}{k}\right),$$

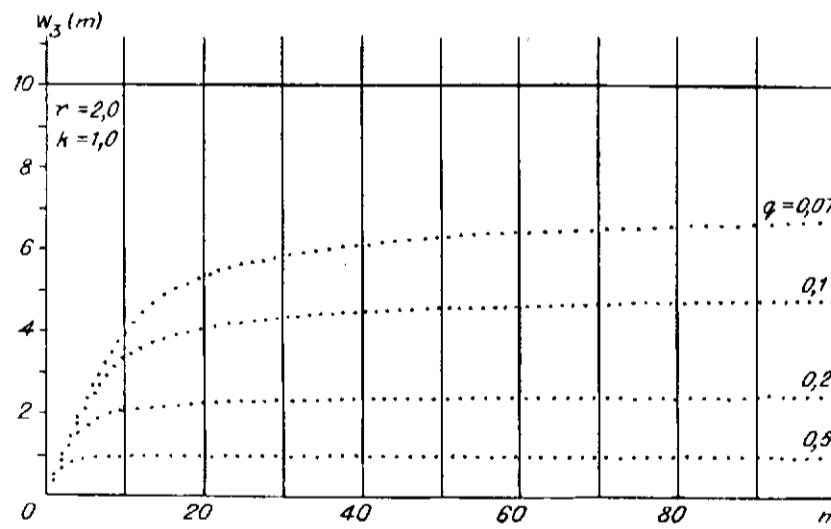


Рис. 12

$$\lim_{m \rightarrow \infty} W_3(m) = \frac{k}{\psi} \frac{1}{k}.$$

ВЫВОДЫ

Для мультипроцессорной вычислительной системы с общей памятью и локальной памятью у каждого процессора на основе традиционного подхода с использованием цепей Маркова предложена замкнутая модель очередей и решена система уравнений Чэпмена — Колмогорова для вероятностей состояний.

Получены средства для расчета производительности мультипроцессорной вычислительной системы в зависимости от ее ключевых параметров: q , λ , T_g , T_l или k , r и q .

Возможности повышения производительности мультипроцессорной системы в значительной степени определяются организацией использования ресурсов общей памяти. Как следует из (7), коэффициент загрузки (коэффициент использования общей памяти) $1/qT_g$ определяет асимптотическую оценку производительности многопроцессорной системы при росте числа процессоров.

Показано, что при решении фиксированного класса задач ($q = \text{const}$) достижение требуемой производительности возможно при различных сочетаниях основных параметров системы: m , λ , T_l , T_g .

СПИСОК ЛИТЕРАТУРЫ

1. Бобко В. Д., Головин В. Ф., Золотухин Ю. Н., Халбашкеев Ю. Ф. Высокопроизводительный центр коммутации пакетов для интегральной цифровой сети связи // X Всесоюз. шк.-сем. по вычислительным сетям: Тез. докл.—Москва — Тбилиси: ВИНИТИ, 1985.—Ч. 3.
2. Клейпрок Л. Вычислительные системы с очередями.—М.: Мир, 1979.
3. Shin K. G., Lee Y.-H., Sasid J. Design of M^2/p a hierarchical multimicroprocessor for general-purpose applications // IEEE Trans. on Computers.—1982.—С-31.—Р. 1045.
4. Mudge T. N., Al-Sadoun H. B. A semi-Markov model for the performance of multiple-bus systems // IEEE Trans. on Computers.—1985.—С-34.—Р. 934.
5. Нечепуренко М. И., Хабас В. Б. Аналитическая модель мультипроцессорной системы с односвязным интерфейсом // Архитектура и программное обеспечение высокопроизводительных систем.—Новосибирск: ВЦ СО АН СССР, 1985.
6. Климов Г. П. Стохастические системы обслуживания.—М.: Наука, 1966.
7. Кофман А., Крюон Р. Массовое обслуживание. Теория и приложения.—М.: Мир, 1965.

Поступила в редакцию 10 сентября 1992 г.

УДК 519.218.82 : 681.3.06

В. М. Ефимов

(Новосибирск)

АСИМПТОТИЧЕСКИ ОПТИМАЛЬНОЕ РАЗЛОЖЕНИЕ СТАЦИОНАРНОГО СЛУЧАЙНОГО СИГНАЛА НА КОНЕЧНОМ ИНТЕРВАЛЕ

Рассматривается связанный с дифференцируемостью сигнала метод поиска асимптотически оптимального разложения стационарного случайного сигнала на конечном промежутке. Отмечается, что асимптотическое решение интегрального уравнения распадается на полиномиальную и «тригонометрическую» части.

Нахождение разложения Карунена — Лоэва случайного сигнала на конечном интервале связано с решением интегрального уравнения