

АВТОМАТИЗАЦИЯ ОБРАБОТКИ ИЗОБРАЖЕНИЙ

УДК 681.142

В. С. КИРИЧУК, В. П. КОСЫХ, Ю. В. ОБИДИН,
А. К. ПОТАШНИКОВ, В. А. СЛУЕВ, А. Н. ХЕГАЙ

(Новосибирск)

СИСТЕМА ЦИФРОВОЙ ОБРАБОТКИ ИЗОБРАЖЕНИЙ С ДВУХШИННОЙ АРХИТЕКТУРОЙ

Цифровая обработка изображений находит широкое применение во многих областях науки и техники, включая аэрокосмические исследования. Опыт работы с изображениями показал, что использование для этих целей универсальных ЭВМ в стандартном исполнении эффективно только в случаях, когда время обработки не ограничивается внешними факторами. Это имеет место при исследовании уникальных изображений или на этапе создания алгоритмов обработки. Для решения задач в реальном времени системы анализа изображений создаются на основе универсальных управляющих ЭВМ и специализированных вычислительных средств, обеспечивающих скоростное выполнение массовых операций над двумерными массивами данных [1, 2]. Представляется целесообразным в состав системы включать ряд спецвычислителей, каждый из которых ориентирован на выполнение определенного класса операций, при этом архитектура системы должна обеспечивать параллельную работу вычислителей. К таким операциям относятся:

поэлементные операции, при которых яркость результирующего изображения зависит лишь от яркости исходных элементов и не зависит от их координат;

локальные операции типа свертки, расчет кросс- и автокорреляционных функций в некоторой окрестности, морфологические преобразования; интегральные операции, позволяющие собирать гистограммы, выполнять разложение в ряд;

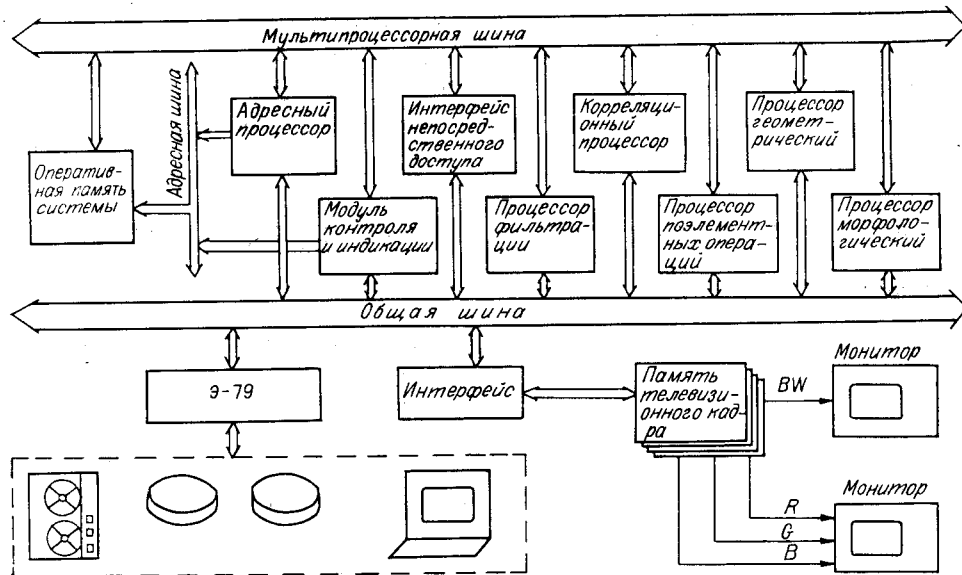
геометрические преобразования изображений.

На ЭВМ в этом случае возлагается наиболее интеллектуальная часть задачи, связанная с принятием решений и управлением спецвычислителями (распределение и синхронизация заданий, ресурсов памяти и потоков данных), а также выполнение вычислений, не имеющих «упорядоченного», массового характера.

Известные реализации этих систем отличаются составом и мощностью спецвычислителей, организацией хранения данных и способами взаимодействия компонентов, но, как правило, характеризуются производительностью, на порядки превышающей производительность универсальных ЭВМ [1].

Отсутствие отечественной аппаратуры такого уровня и настоятельная необходимость практического решения ряда задач обработки изображений, предварительно отлаженных на универсальных компьютерах, потребовали создания мультипроцессорной системы, которой посвящено это сообщение.

Мультипроцессорная система (МС) создана на основе универсальной мини-ЭВМ «Электроника 79» и специализированных процессоров (СП), имеет модульный принцип построения и предназначена для ре-



шения широкого круга научных и прикладных задач по цифровой обработке изображений (распознавание образов, классификация объектов и их отслеживание, поиск отличий по серии изображений и т. д.) в интерактивном режиме. МС содержит в своем составе аппаратные средства для реализации линейной фильтрации, геометрических и амплитудных преобразований, корреляционной обработки, выполнения морфологических операций, а также модули памяти для хранения изображений.

Такой состав оборудования определен на основе длительного опыта работы в области анализа изображений [3] и, на наш взгляд, позволяет эффективно решать весьма разнообразные задачи. Функциональная гибкость системы обеспечивается возможностью модификации и расширения набора вычислителей.

Архитектура МС. Мультипроцессорная система, структурная схема которой приведена на рисунке, имеет шинную архитектуру. Обычно единственная шина становится тем уязвимым местом системы, которое заметно ограничивает ее производительность и надежность, поскольку в каждый момент времени существует всего лишь один путь, по которому могут передаваться данные или управляющая информация.

В МС потоки данных и управляющей информации разделены. Соответственно имеются две шины: мультипроцессорная шина (МШ), обеспечивающая обмен данными между модулями оперативной памяти системы (ОПС) и блоками обработки; общая шина (ОШ), посредством которой все СП связаны с управляющей ЭВМ. Кроме того, в МС используется локальная адресная шина (АШ), с помощью которой адресный процессор (АП) управляет модулями памяти. Так как в мультипроцессорной системе используется общая память системы, то очень важно, чтобы количество обращений к ней со стороны отдельных процессоров было минимизировано. В связи с этим каждый СП снабжен автономной локальной памятью данных, тем самым снижены требования к скорости обмена информацией по МШ.

Хотя производительность разрабатываемой системы ограничивается скоростью обмена по мультипроцессорной шине, для многих практических задач обработки изображений данная архитектура предпочтительна. Такая архитектура имеет ряд достоинств:

- 1) систему легко расширять, добавляя при необходимости новые специализированные блоки обработки и модули памяти;
- 2) порядок взаимодействия элементов системы, оптимальный для решения конкретной задачи, обеспечивается посредством создания программно-управляемой конфигурации;

3) оперативная память МС имеет линейную организацию, что дает возможность хранить изображения произвольного формата (ограниченного лишь объемом ОПС) с наиболее плотной упаковкой;

4) наличие общей шины во всех процессорах позволяет автоматизировать контроль работоспособности и диагностику отказов.

Конструкция. Модули ОПС и специализированные процессоры размещаются в каркасе, который устанавливается в стойку. Все разработанные модули выполнены в виде многослойных печатных плат размером 300×368 мм² с двумя или тремя накладными разъемами типа СНП59-96, которые служат для подключения к магистралям каркаса.

Линии связи внутри каркаса выполнены печатным способом с применением согласованных нагрузок. Общая и мультипроцессорная шины используют плату форматом 100×400 мм², на которой устанавливается до 24 96-контактных разъемов для подключения модулей. При расширении системы линии каркаса через гибкие ленточные кабели могут соединяться с другими каркасами. Общая шина каркаса с помощью ленточного кабеля через расширитель интерфейса подключена к ОШ управляющей ЭВМ.

В каркасе восемь позиций отведено для модулей ОПС, три — для АП и модуля контроля и индикаций, оставшиеся позиции могут использоваться для установки СП.

Шины МС. При реализации мультипроцессорной шины был выбран логический протокол FASTBUS [4] и принято следующее представление информации на линиях магистрали: логический «0» — уровень 2,5—4 В; логическая «1» — 0—0,5 В. Магистраль МШ включает в себя 32 двуправленные линии адреса (данных), 4 линии приоритета и 17 линий управления, таймирования и статуса.

В МС используется асинхронный протокол обмена данными (типа «запрос-ответ»), что позволяет применять модули различного быстродействия. В операциях на МШ участвуют два модуля: «ведущий», инициирующий операцию, и «ведомый», реагирующий на операцию. Любой СП мультипроцессорной системы может быть «ведущим». Арбитраж магистрали распределенный. Приоритет программно-управляемый. Каждому «ведущему» присваивается 4-битовый уровень приоритета.

Все операции обмена начинаются с запроса «ведущего» и передачи ему права выхода на магистраль МШ. Затем «ведущий» выбирает в адресном цикле «ведомого», выполняет необходимое число циклов передачи или приема данных и после этого освобождает магистраль.

В первом варианте МС логику «ведомого» содержит лишь адресный процессор, который управляет работой системной оперативной памяти. Данное ограничение не препятствует распараллеливанию процесса обработки изображения, но лишает возможности конвейеризации вычислений по какой-либо цепи спецпроцессоров.

Общая шина МС является продолжением ОШ управляющей ЭВМ и используется в основном для приема управляющей информации, передачи результатов обработки и статусной информации, а также для тестирования работоспособности мультипроцессорной системы. При необходимости ОШ может быть использована для обмена видеоданными.

Память и адресный процессор. Оперативная память МС предназначена для хранения изображений, представленных в виде цифрового массива (8 бит на элемент изображения). Общий объем памяти 8 Мбайт разбит на отдельные модули емкостью 1 Мбайт, каждый из которых содержит средства обнаружения и исправления одиночных ошибок.

Обмен данными между модулями памяти и спецпроцессорами или управляющей ЭВМ осуществляется 32-разрядными словами через МШ под управлением адресного процессора. Следовательно, по линиям МШ могут одновременно передаваться четыре последовательных элемента изображения.

Адресный процессор формирует адреса и сигналы управления ОПС в циклах чтения (записи) и обеспечивает следующие возможности:

адресацию памяти МС в режиме «окна» как продолжение оперативной памяти ЭВМ; формирование адресов элементов двумерного массива данных прямоугольного формата; хранение таблиц с параметрами фрагментов изображения и состояниями восьми генераторов адресов, обращение к которым осуществляется по запросам СП.

Для обеспечения работоспособности АП необходима начальная загрузка параметров. В модуль загружаются начальные адреса фрагментов A_{0i} , смещения S_i , размеры фрагментов NX_i и NY_i по координатам X и Y соответственно.

Отображение адресов элементов i -го фрагмента изображения на адресное пространство памяти МС осуществляется в соответствии с выражением

$$A_t = A_{0i} + n + m(S_i + NX_i),$$

где A_t — текущий адрес памяти изображений; n — номер элемента изображения в строке; m — номер строки; $n \in (0, 1, 2, \dots, NX_i)$; $m \in (0, 1, 2, \dots, NY_i)$; $i \in (1, 2, \dots, 8)$. Процесс вычисления текущего значения адреса рекурсивный:

$$A_t = \begin{cases} A_{t-1} + 1, & \text{если } t - 1 \neq NX; \\ A_{t-1} + S, & \text{если } t - 1 = NX, \end{cases}$$

т. е. при обращении к элементам изображения, лежащим на одной строке фрагмента, следующий адрес отличается от текущего на единицу, а при переходе со строки на строку — на величину смещения S .

Со стороны МШ интерфейс адресного процессора содержит логику «ведомого». Принимаемый по линиям мультипроцессорной шины адрес «ведомого» определяет номер адресного генератора и таблицу параметров соответствующего фрагмента изображения. Время переключения с одного адресного генератора на другой ~ 400 нс.

Средства обработки изображений. Процессор поэлементных операций (ППО) предназначен для выполнения в составе МС операций вида

$$c = F_3(F_1(a) \pm F_2(b)),$$

где a , b и c — элементы исходных и результирующего изображений; F_1, F_2, F_3 — функции амплитудных преобразований.

ППО представляет собой двухканальный программируемый вычислитель, в котором функции амплитудных преобразований F_1, F_2 и F_3 задаются в виде таблиц. Так как результаты поэлементных операций не зависят от координат, то они легко распараллеливаются. В данном процессоре одним потоком команд обрабатываются два потока данных. Четные элементы изображения преобразуются в одном канале, нечетные — в другом.

Наряду с арифметическими и логическими операциями, процессор поэлементных операций позволяет производить накопление гистограммы и выполнять пороговую обработку. Он содержит средства, реализующие сдвиг входного изображения относительно хранящегося в локальной памяти и их сравнение. Последовательное выполнение процедур сдвига и поэлементной обработки обеспечивает реализацию алгоритмов линейной и ранговой фильтрации.

Производительность ППО определяется скоростью обмена данными по МШ.

Специализированный коррелятор (СК) позволяет получать оценки меры близости изображения и эталона. Для этого в СК параллельно накапливаются пять интегральных оценок в соответствии с выражениями

$$f_1(k, l) = \sum_{i=0}^{n-1} \sum_{j=0}^{m-1} f(i+k, j+l) f_0(i, j);$$

$$f_2(k, l) = \sum_{i=0}^{n-1} \sum_{j=0}^{m-1} f^2(i+k, j+l);$$

$$f_3 = \sum_{i=0}^{n-1} \sum_{j=0}^{m-1} f_3^2(i, j);$$

$$f_4(k, l) = \sum_{i=0}^{n-1} \sum_{j=0}^{m-1} f(i+k, j+l);$$

$$f_5 = \sum_{i=0}^{n-1} \sum_{j=0}^{m-1} f_3(i, j),$$

где $f(i, j)$ и $f_3(i, j)$ — функции, описывающие соответственно изображение и эталон; k, l — целочисленные параметры смещения эталона, размер которого не превышает 32×32 элемента.

Аппаратурные средства коррелятора обеспечивают выполнение основных операций (умножение, сложение) в конвейерном режиме с тактом 150 нс. При этом операнды поступают из автономной локальной памяти данных емкостью 4 Кбайт, инструкции — из памяти микропрограмм.

Процессор геометрических преобразований (ПГП) используется при обработке серии изображений для привязки координат одного изображения к координатам другого и восстановления яркости изображения в преобразованных координатах.

Функции преобразования координат и восстановления яркости описываются полиномами соответственно 4-й и 3-й степеней. Коэффициенты полиномов определяются по методу наименьших квадратов с использованием результатов, полученных с помощью коррелятора.

В ПГП используется микропроцессор типа К1810 ВМ86 с подсистемой собственной памяти и интерфейсом к управляющей ЭВМ. Под управлением микропроцессора осуществляется обмен данными, тестирование и контроль работоспособности всех основных узлов, входящих в состав процессора геометрических преобразований.

ПГП работает в конвейерном режиме с тактом 250 нс, что позволяет выполнять преобразование изображения с размерами 1000×1000 элементов за 0,5 с.

Процессор цифровой свертки изображений реализует функцию вида

$$S_{lk} = \frac{1}{C} \sum_{i=-n}^n \sum_{j=-m}^m f(l+i, k+j) h_{ij},$$

где C — нормирующая константа; $f(l+i, k+j)$ — функция яркости элементов изображения; h_{ij} — элемент ядра; l, k — целочисленные параметры смещения ядра; $-127 \leq h_{ij} \leq 127$; $n, m \in (1, 2, \dots, 7)$; $0 \leq S_{lk} \leq 255$.

В процессоре реализовано частичное распараллеливание процесса вычисления свертки, при котором одновременно в конвейерном режиме накапливаются два результата. При обращении к внутренней памяти данных операции типа умножение (сложение) выполняются с тактом 150 нс.

Морфологический процессор (МП) предназначен для анализа изображений, представленных в виде двумерных бинарных массивов данных. МП имеет параллельно-последовательную архитектуру и реализует операции клеточной логики (ОКЛ).

Входной поток данных поступает на линейку элементарных процессоров, которые работают параллельно. В каждый момент времени ОКЛ выполняются над 16 элементами строки изображения, максимальная длина которой составляет 1024 бит. Размер изображения по кадру не ограничен. Скорость обработки элементов массива ~ 8 Мбит/с.

Отображение видеoinформации обеспечивается наличием в составе МС растрового дисплея с емкостью памяти телевизионного кадра 384 Кбайт. Он содержит два монитора, работающих с частотой кадров 50 Гц. Один монитор цветной, другой — черно-белый. Дисплей позволяет отображать 384×256 элементов изображения. Каждый элемент цвет-

ного изображения представляется 24-разрядным словом, черно-белого — байтом.

Экспериментальная проверка МС проводилась в процессе решения практических задач. Цель этой проверки — определение реального быстродействия, выяснение эффективности структурных и схмотехнических решений, перспектив развития и совершенствования системы.

Быстродействие МС проверялось на задачах совместной обработки двух изображений с целью выделения отличий (использовался алгоритм, описанный в [5]). Полный цикл обработки двух кадров размером 256×384 элемента система осуществляла за 7,5 с, тогда как эта же процедура на ЭВМ «Электроника 79» реализуется за 250 с. Проверка на других задачах (фильтрация, совмещение изображений, поиск объектов) дает сокращение времени анализа в 30—40 раз.

В результате опытной эксплуатации выяснилось, что система нуждается в совершенствовании. Существует необходимость включения в ее состав процессора нелинейной фильтрации (поиск точек экстремума и ранговая фильтрация) и замены имеющегося устройства отображения с увеличением информационной емкости экрана до 1024×1024 элемента.

Для повышения производительности МС необходимо пересмотреть структуру и состав СП, снабдить такие вычислители, как коррелятор, встроенной микроЭВМ, расширить функциональные возможности адресного процессора.

В настоящее время первый экземпляр системы успешно используется в ИАПЭ СО АН СССР для решения задачи обнаружения малых отличий в серии аэрокосмических изображений.

ЛИТЕРАТУРА

1. Цифровые системы обработки изображений. (Обзор) // Радиоэлектроника за рубежом.— 1983.— № 26.
2. Сугимото, Итиока. Быстродействующая система обработки изображений с шинной архитектурой // Приборы для науч. исслед.— 1986.— № 4.
3. Киричук В. С., Косых В. П., Нестерихин Ю. Е., Яковенко Н. С. Методы и средства оперативной цифровой обработки изображений // Автометрия.— 1984.— № 4.
4. Фастбас. Модульная быстродействующая система сбора данных для физики высоких энергий и других применений/ВЦП.— № Г-10863.— М., 1981.
5. Киричук В. С., Пуустовских А. И. Применение статистических методов в задаче оценивания стационарной части фона по серии изображений // Автометрия.— 1988.— № 3.

Поступила в редакцию 6 января 1988 г.

УДК 681.3.06 : 681.327

Г. И. ГРОМИЛИН, Н. С. ЯКОВЕНКО

(Новосибирск)

СИСТЕМНОЕ ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ СПЕЦИАЛИЗИРОВАННОГО МНОГОПРОЦЕССОРНОГО КОМПЛЕКСА

Введение. Многопроцессорный комплекс (МПК) цифровой обработки изображений работает под управлением мини-ЭВМ «Электроника 79» с операционной системой (ОС) МДОС-РВ, имеет широкий набор спецпроцессоров (СП) с производительностью от 10^7 до 10^8 операций типа сложения или умножения в секунду и двухшинную архитектуру обмена данными (связь с ЭВМ осуществляется обычным для семейства «Электроника» образом — через общую шину (ОШ), а для обмена в МПК разработана системная шина (СШ), логический протокол которой аналогичен принятому в интерфейсе FASTBUS [1]). Прообразом МПК является комплекс цифровой обработки изображений (КЦОИ) [2, 3].