

СИСТЕМЫ АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ

УДК 681.31.001.8

А. М. ВЛАСОВ, В. А. ДЫБОЙ, В. Е. МЕЖОВ,
В. В. ПЛОТНИКОВ, В. Н. ХАРИН

(Воронеж)

ИНТЕРАКТИВНЫЕ ГРАФИЧЕСКИЕ СИСТЕМЫ НОВОГО ПОКОЛЕНИЯ ДЛЯ САПР ИЗДЕЛИЙ МИКРОЭЛЕКТРОНИКИ

Стремительный рост степени интеграции больших интегральных схем, обусловленный успехами в технологии их изготовления, требует непрерывного совершенствования систем автоматизированного проектирования изделий микроэлектроники. Их развитие осуществляется как по линии увеличения мощности ЭВМ верхнего уровня, которые берут на себя функции решения самых сложных задач вычислительного характера, так и путем повышения эффективности графических рабочих станций на основе мини- и микроЭВМ.

В данной статье рассмотрена унифицированная интерактивная графическая система (ИГС) на базе 32-разрядной супермини-ЭВМ «Электроника 82» [1]. Технические характеристики ИГС ориентированы на ее использование для автоматизации разработки изделий микроэлектроники и вычислительной техники большой сложности.

Структурная схема ИГС в двух модификациях приведена на рис. 1. В первом случае в состав ИГС входят несколько алфавитно-цифровых дисплеев и широкоформатных графических устройств УВВК-51. Во втором варианте в ее состав могут включаться несколько микрокомпьютерных комплексов на основе микроЭВМ «Электроника 60М» типа

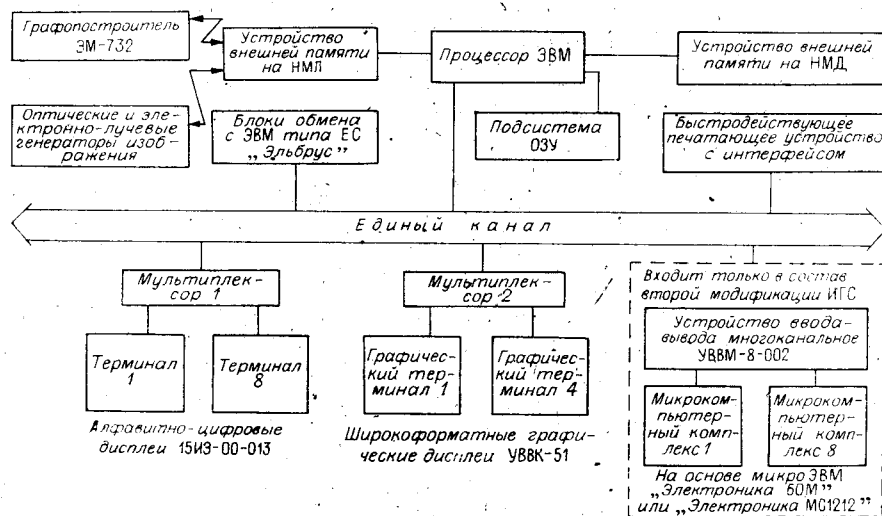


Рис. 1. Структурная схема интерактивной графической системы на основе 32-разрядной мини-ЭВМ

15УТ-1-061 [2] или комплексы ВУМС-124 с использованием микроЭВМ «Электроника МС212».

Новая ИГС выполнена на основе супермини-ЭВМ, которая является первой 32-разрядной моделью семейства «Электроника». ЭВМ «Электроника 82» имеет производительность в 3—5 раз большую (при решении сложных инженерных задач проектирования) по сравнению с наиболее быстродействующей 16-разрядной мини-ЭВМ «Электроника 79», емкость ее ОЗУ составляет 8 Мбайт. В систему включены накопители на внешних запоминающих устройствах: четыре НМД СМ5404 общей емкостью 400 Мбайт и два НМЛ СМ5306.

Устройство УВВК-51 разработано на основе запоминающей ЭЛТ и может использоваться в качестве алфавитно-цифрового и графического терминалов. Информация индицируется на экране в режимах запоминания и выделения. Размеры рабочего поля экрана 270×360 мм, число адресуемых точек 4096×4096 . В режиме запоминания записанное изображение индицируется в течение 15 мин, время стирания изображения не более 1 с.

Устройство обеспечивает следующие режимы работы: алфавитно-цифровой, графический, графического ввода, точечный, специальный точечный, шаговый. Возможно построение различных типов векторов: сплошной, штриховой с длинными штрихами, штриховой с короткими штрихами, штрихпунктирный, точечный.

Кодировка символов, отображаемых устройством, соответствует ГОСТу 13052-74. Обеспечивается отображение символов четырех типов-размеров (с числом строк 35, 38, 58, 64 соответственно и числом символов 74, 81, 121, 133). Время прорисовки любого символа на экране в режиме запоминания не более 850 мкс; в режиме выделения — 210 мкс. Устройство обеспечивает вывод алфавитно-цифровой информации в два столбца без перехода в графический режим.

Графический маркер реализован аппаратно, что позволяет освободить ЭВМ от обеспечения его регенерации.

Обмен информацией между УВВК-51 и интерфейсом ЭВМ осуществляется последовательным кодом. Скорость обмена составляет:

при выводе информации на УВВК-51 из ЭВМ 2,5 млн. бод (по коаксиальному кабелю при работе в составе рабочей станции ВУМС-124) или 9600 бод (по токовой петле 20 мА или через интерфейс «Стык С2» при работе через мультиплексор непосредственно с супермини-ЭВМ);

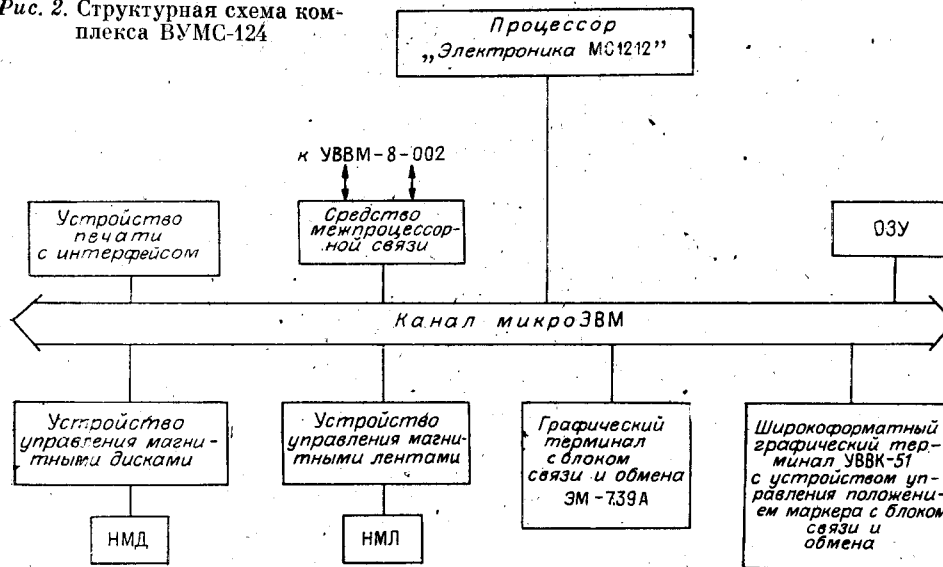
при вводе информации с УВВК-51 в ЭВМ 9600 бод (по токовой петле или через интерфейс «Стык С2»).

В режиме выделения при скорости интерфейса 9600 бод без заметных для глаза мельканий может регенерироваться около 30 символов, а при скорости интерфейса 2,5 млн. бод — около 133 символов. Максимальная суммарная длина векторов, регенерируемых в режиме выделения, не может превышать 4,3 м для создания немигающего изображения. В режиме запоминания количество и длина векторов зависят только от размера экрана.

В состав ИГС могут входить рабочие места проектировщика (РМП) ВУМС-124 (рис. 2) на основе 16-разрядной микроЭВМ «Электроника МС212» с быстродействием 500 000 операций в секунду, имеющей аналогичную мини-ЭВМ «Электроника 79» архитектуру. Емкость ОЗУ — 124 Кслов. Внешняя память включает накопитель на магнитных дисках СМ 5400 и накопитель на магнитной ленте СМ 5300.01. Кроме того, в состав РМП входят широкоформатный графический терминал УВВК-51 и интерактивный графический терминал ЭМ-739А [2]. Практически с помощью такого рабочего места можно реализовать все функции комплекса 15УТ-4-017 [2].

РМП подключаются к системе через многоканальное устройство ввода-вывода УВВК-8-002 [2]. Средствами межпроцессорной связи со стороны РМП являются устройства программного обмена СК13 и прямого доступа к памяти СК14.

Рис. 2. Структурная схема комплекса ВУМС-124



Высокая автономность РМЦ позволяет максимально использовать ресурсы мини-ЭВМ ИГС для решения трудоемких расчетных задач и ведения базы данных проекта. В состав ИГС может входить также быстродействующий планшетный графопостроитель ЭМ 732 [2].

Функционирование ИГС осуществляется на основе многофункциональной мультипрограммной виртуальной операционной системы реального времени (МВС). Операционная система имеет значительно расширенные возможности виртуальной адресации, позволяет выполнять расчетные задачи, подготовленные для ИГС предыдущих поколений. МВС включает высокоорганизованные средства развития программного обеспечения.

В настоящее время для ИГС реализованы следующие пакеты прикладных программ: 1) автоматизированная проверка логики работы и генерация тестовых последовательностей для цифровых схем — ПРАЦИС-Т; 2) проектирование топологии крупногабаритных многослойных печатных плат — СИАТ.

Прикладной пакет ПРАЦИС-Т предназначен для моделирования логических схем во временной области и автоматической генерации проверяющих тестовых последовательностей для цифровых устройств. Пакет включает препроцессор, блоки системной библиотеки, моделирования, генерации, а также постпроцессор. Исходная информация о схеме легко и однозначно описывается на входном языке, представляющем собой подмножество языка Язос-У [2]. Описание схемы осуществляется с использованием 62 примитивов, моделирующих функции базовых вентилей и функциональных элементов (триггеры, счетчики, регистры, АЛУ и т. д.). Любая повторяющаяся группа типовых элементов оформляется как модуль, и в дальнейшем допускается ссылка на созданный модуль.

Препроцессор осуществляет синтаксический и семантический анализ исходных данных, их упорядочение и преобразование во внутренний формат.

Имеется необходимый набор директив управления процессами подготовки информации, формирования и работы с пользовательской библиотекой. Системная библиотека включает модели широкого круга примитивов, реализующих практически все логические функции цифровых устройств широкого класса. Принцип моделирования примитивов функциональный, что позволяет описывать элементы схемы с меньшими затратами оперативной памяти и обеспечивать более высокое быстродействие программ.

Для логического анализа схем используется асинхронный событийный алгоритм с проведением анализа возникающих рисков сбоя и состязаний сигналов в трехзначной логике (0,1, X — неопределенное состояние).

Для моделирования схем с неисправностями применен конкурентный метод, позволяющий моделировать схему со всеми неисправностями одновременно и с реальными задержками и требующий меньших вычислительных затрат (по сравнению с традиционно используемыми) для цифровых схем большой размерности.

Автоматизированная выработка тестовых последовательностей осуществляется с использованием алгоритмов случайной генерации и *D*-алгоритма; имеется также возможность объединять полученные последовательности с тестом разработчика. Осуществляются генерация установочных последовательностей, автоматическая генерация и минимизация неисправностей константного класса ($\equiv 1, \equiv 0$).

Блок моделирования включает модуль анализа цифровых устройств на тестируемость, который является мощным инструментом для предварительной оценки диагностируемости предложенной реализации цифрового блока и обеспечивает значительное снижение вычислительных затрат на этапе генерации тестовых последовательностей. Эффективность моделирования значительно возрастает за счет широкого набора директив (команд) управления процессом моделирования и генерации тестов.

Постпроцессор реализует функции преобразования полученных данных в необходимые форматы и их формирование на магнитных носителях для использования в измерительных комплексах, а также преобразования массива коммутации для передачи на этап топологического проектирования.

Предельная сложность моделируемых цифровых устройств — 10 000 типовых элементов или 300 микросхем (малой, средней и повышенной степени интеграции).

Главной отличительной чертой пакета проектирования крупногабаритных печатных плат СИАТ по сравнению с существующими является наличие мощных интерактивных средств проектирования и их рациональное сочетание с автоматическими режимами. Такой подход позволяет обеспечить качественное проектирование сложных современных изделий электронной и вычислительной техники в приемлемые сроки.

Пакет включает эффективные средства автоматического размещения и трассировки. Реализован графический редактор с широким набором процедур. Имеются необходимые средства контроля конструкторско-технологических ограничений, вывода информации на фотоаэропостроители и другие устройства (с оптимизацией времени их работы). Пакет может использоваться также для проектирования матричных БИС.

Таким образом, рассмотренные аппаратные средства созданной высокопроизводительной ИГС в сочетании с мощной операционной системой МВС и новыми прикладными пакетами могут успешно использоваться для автоматизации проектирования изделий микроэлектроники и вычислительной техники большой сложности как в автономном режиме, так и в составе интегрированных САПР.

ЛИТЕРАТУРА

1. Толстых Б. Л. Развитие средств вычислительной техники.— Электрон. пром-сть, 1984, вып. 1.
2. Толстых Б. Л., Талов И. Л., Харин В. Н. и др. Унифицированные интерактивные средства проектирования изделий электронной техники.— М.: Радио и связь, 1984.

Поступила в редакцию 4 ноября 1985 г.