

А. А. МЕЛЬНИК

(Львов)

ИСПОЛЬЗОВАНИЕ АЛГОРИТМА ВОЛДЕРА В ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ ВЫЧИСЛИТЕЛЯХ БПФ

Быстрое преобразование Фурье (БПФ) применяется при решении многих задач цифровой обработки сигналов. В большинстве случаев вычисление по алгоритму БПФ должно осуществляться в реальном масштабе времени, что предъявляет жесткие требования к скорости обработки. Алгоритм БПФ позволяет существенно уменьшить объем вычислений по сравнению с алгоритмом дискретного преобразования Фурье (ДПФ) [1], который определяется как

$$Z_k = \sum_{n=0}^{N-1} Z_n W^{nk}, \quad (1)$$

где $W = e^{-j2\pi/N}$ — весовой коэффициент; N — число отсчетов; $n, k = \overline{0, N-1}$.

Из выражения (1) следует, что для реализации ДПФ необходимо провести выполнение N^2 операций комплексного умножения и сложения. Алгоритм N -точечного БПФ реализует преобразование Фурье в виде последовательности r -точечных ДПФ ($r < N$), как правило, $N = r^2$. Если $N = 2^p$, то для вычисления ДПФ нужно выполнить $(N/2) \log_2 N$ двухточечных преобразований, каждое из которых является результатом комплексного умножения и сложения:

$$\begin{aligned} Z'_1 &= Z_1 + Z_2 W_N, \\ Z'_2 &= Z_1 - Z_2 W_N. \end{aligned} \quad (2)$$

Здесь Z_1 и Z_2 — комплексные значения коэффициентов Фурье; W_N — комплексное значение весового коэффициента.

Наиболее времяемкая операция при выполнении БПФ — операция поворота вектора $Z_2 W_N$. В большинстве вычислителей БПФ данная операция реализуется путем комплексного умножения:

$$\begin{aligned} \operatorname{Re}(Z_2 W_N) &= \operatorname{Re} Z_2 \operatorname{Re} W_N - \operatorname{Im} Z_2 \operatorname{Im} W_N, \\ \operatorname{Im}(Z_2 W_N) &= \operatorname{Re} Z_2 \operatorname{Im} W_N + \operatorname{Im} Z_2 \operatorname{Re} W_N, \end{aligned}$$

что требует выполнения четырех умножений и двух сложений.

Более эффективна реализация операции поворота вектора по алгоритму Волдера [2], в соответствии с которым итерационные соотношения выполнения поворота вектора имеют вид

$$\begin{aligned} y_{i+1} &= y_i + \xi_i x_i 2^{-i}, \\ x_{i+1} &= x_i - \xi_i y_i 2^{-i}, \end{aligned} \quad (3)$$

где $\xi_i = \pm 1$ — функция, указывающая направление поворота; x_0, y_0 — начальные значения координат вектора; $i = 0, 1, \dots, n-1$ — номер итерации; n — разрядность обрабатываемых чисел.

Значения ξ_i определяются из выражения

$$\begin{aligned} \varphi_{i+1} &= \varphi_i - \xi_i \arctg 2^{-i}, \\ \operatorname{sign} \xi_i &= \operatorname{sign} \varphi_i \end{aligned} \quad (4)$$

(φ_0 — угол поворота).

Арифметические устройства высокопроизводительных вычислителей БПФ обычно реализуются по конвейерному принципу, который вместе с высоким быстродействием позволяет получить наивысший коэффициент использования оборудования [3]. Проведенный анализ показал, что наиболее эффективной является реализация в одной ступени конвейера одной итерации алгоритмов (3), (4). Тогда блок поворота вектора должен содержать n ступеней. Функциональная схема $(i+1)$ -й ступени показана на рис. 1. По сигналу y , поступающему из блока управления, в регистры Rr1 — Rr3 ступени записываются результаты i -й итерации. Знаковый разряд φ_i , определяющий ξ_i , управляет режимами работы сумматоров-вычитателей СВ1 и СВ2, а также обеспечивает формирование на входах сумматора-вычитателя СВ3 константы $\arctg 2^{-i}$. Сдвиг значений x_i и y_i на i разрядов осуществляется путем соединения выходов k -го разряда регистра ($k = 1, 2, \dots, n$) с входом $(k+i)$ -го разряда сумматора-вычитателя.

Структура $(i+1)$ -й ступени конвейера блока поворота вектора (см. рис. 1) отличается от структуры любой другой ступени величиной сдвига приращений, т. е. порядком соединения выходов регистров со входами сумматоров-вычитателей, а также правилом соединения выхода знакового разряда (Зп) регистра Rr3 с разрядами сумматора-вычитателя СВ3, по которым поступает константа, что обусловлено отличием констант в разных ступенях.

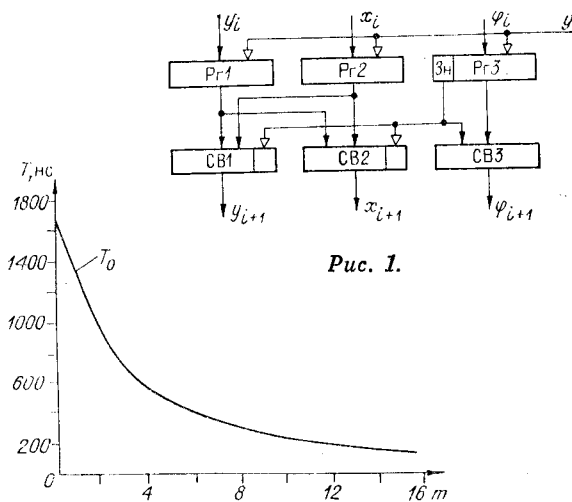


Рис. 1.

Рис. 2.

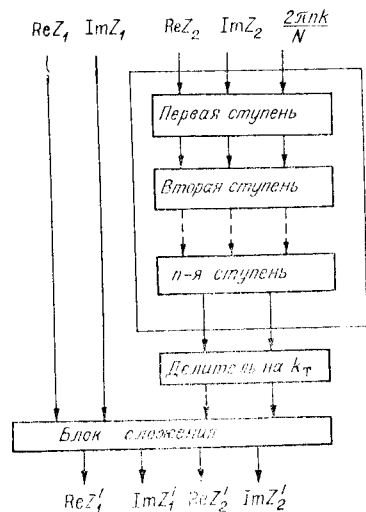


Рис. 3.

Быстродействие описанного блока поворота вектора, отражающее производительность вычислителя БПФ, определяется задержкой в одной ступени, т. е. тактом конвейера $T_0 = t_{св} + t_{пр}$, где $t_{св}$ — задержка информации в сумматоре-вычитателе, $t_{пр}$ — время записи информации в регистр.

В том случае когда такт конвейера задается внешними устройствами (например, памятью) либо когда нет необходимости в получении максимального быстродействия, в одной ступени конвейера могут быть реализованы две и более итераций алгоритма Волдера. Зависимость такта конвейера T_0 от количества ступеней m при обработке 16-разрядных чисел показана на рис. 2. Здесь предполагается, что устройство реализуется на элементах 155-й серии. Зная требования к быстродействию устройства, по данному графику можно определить число ступеней конвейера m и число реализуемых итераций в одной ступени n/m .

При выполнении БПФ над фиксированным числом отсчетов N углы поворота $(2\pi/N)nk$ известны заранее. Поэтому нет необходимости определять значения ξ_i в процессе выполнения операции. Это можно сделать предварительно и записать вычисленные значения ξ_i в ПЗУ, и тогда не нужен сумматор-вычитатель СВЗ (см. рис. 1), а в каждую ступень требуется включить лишь $(n-i)$ -разрядный регистр $Pr3$ для хранения значений $\xi_i, \xi_{i+1}, \dots, \xi_n$.

Общая структура арифметического устройства вычислителя БПФ, реализующего базовую операцию БПФ (2), показана на рис. 3. Вычисление в арифметическом устройстве осуществляется в соответствии с выражениями:

$$\begin{aligned} Re Z'_1 &= Re Z_1 + Re (Z_2 W_N), \\ Im Z'_1 &= Im Z_1 + Im (Z_2 W_N), \\ Re Z'_2 &= Re Z_1 - Re (Z_2 W_N), \\ Im Z'_2 &= Im Z_1 - Im (Z_2 W_N). \end{aligned} \quad (5)$$

Операция поворота вектора реализуется на основе соотношений (3), (4), где $x_0 = Re Z_2$, $y_0 = Im Z_2$, $\varphi_0 = 2\pi nk/N$. На выходе блока поворота вектора получается $x_n = k_T Re (Z_2 W_N)$, $y_n = k_T Im (Z_2 W_N)$, где k_T — коэффициент деформации тригонометрического вектора, учитывающий увеличение вектора при его повороте по алгоритму (3), причем

$$k_T = \prod_{i=0}^{n-1} \sqrt{1 + 2^{-2i}}.$$

Для компенсации коэффициента деформации k_T в устройство нужно ввести два множителя на величину $1/k_T$, которые могут быть выполнены на ПЗУ либо на $l-1$ (l — число единиц в значении $1/k_T$) последовательно соединенных сумматорах, разделенных регистрами с учетом сдвигов промежуточных результатов вправо на требуемое число разрядов.

Операции сложения и вычитания в выражениях (5) выполняются в блоке сложения, содержащем четыре сумматора. Управление арифметическим устройством сводится к перезаписи промежуточных результатов с регистров одной ступени конвейера на регистры другой ступени.

Применение алгоритма Волдера в конвейерном блоке поворота вектора позволяет сократить на треть затраты оборудования по сравнению с конвейерной реализа-

цией комплексного умножения, значительно уменьшить число внутренних связей, повысить регулярность и однородность структуры. Универсальность алгоритма Волдера дает возможность выполнять на описанном устройстве также операции вычисления элементарных функций, преобразования координат и другие сложные операции, широко используемые при цифровой обработке сигналов.

ЛИТЕРАТУРА

1. Введение в цифровую фильтрацию/Под ред. Р. Богнера, А. Константинодиса.— М.: Мир, 1976.
2. Volder J. E. The CORDIC trigonometric computing technique.— IRE Trans., 1959, vol. 3, p. 330—334.
3. Мельник А. А. Качественная оценка основных параметров конвейерных операций.— УДК 681.3.06.001.2

И. В. ТЮЧКАЛОВ
(Томск)

СТРУКТУРНЫЙ ПОДХОД К ЗАДАЧЕ РАЗМЕЩЕНИЯ РАЗНОГАБАРИТНЫХ ЭЛЕМЕНТОВ

Актуальным направлением автоматизированного проектирования является структурное конструирование, предназначенное для создания сложных схем на базе упрощенных описаний их архитектуры.

Развиваемая нами программа структурного проектирования базируется на двух простых принципах. Во-первых, в замкнутую технологическую цепочку объединяются мини-ЭВМ, автоматически генерирующая топологию фотошаблонов печатных плат, и средства автоматизированного документирования и производства. Во-вторых, применяются методы интерактивного управления процессами проектирования и многотерминального доступа к пакетам программ и структурам данных, включающим библиотеки элементов, системные таблицы, описания логической структуры данных, исходные описания, касающиеся компонентов и электрических связей между ними, графические и текстовые результаты.

В настоящей работе рассмотрена задача структурного размещения разногабаритных элементов на поверхности печатной платы при одновременной предварительной трассировке межэлементных соединений.

Постановка задачи. Структурной моделью электрической схемы является однозначно скомпонованное дерево «минимальных групп»*. Эквипотенциальные цепи схемы имеют вид «звезд», протрассированных по вертикали и горизонтали соединений.

Размещение компонентов, выравнивание, определение ориентации (угла поворота) и выявление групп компонентов (фрагментов схемы) с фиксированным положением элементов друг относительно друга осуществляются автоматически или вручную в интерактивном режиме.

Для выделения каждого типа компонентов или фрагментов выбираются прямоугольные гнезда. Размеры прямоугольника определяются таким образом, чтобы суммарное число контактов фрагмента или компонента схемы не превышало некоторого заданного числа, зависящего от площади клетки.

Суммарная длина ортогональных соединений, общее число точек ветвления в звездах соединений, а также количество соединений, проходящих по вертикали и горизонтали через любую клетку, минимизируются на этапах размещения компонентов и оптимизации.

Алгоритм решения. Для каждого предварительно выделенного фрагмента или компонента схемы находятся размеры гнезда. Элементами данного уровня фрагментации назовем компоненты или равные им по геометрическим размерам гнезд фрагменты схемы. Пары сильно связанных компонентов или фрагментов схемы предыдущего уровня свертываются в минимальные группы, и выбираются размеры гнезд для вершин данного уровня. Достаточным условием однозначности свертки является соотношение

$$K < \max (K_1, K_2), \quad (1)$$

где K — количество внешних связей фрагмента следующего уровня, а K_1 и K_2 — количества внешних связей объединяемых во фрагмент элементов.

* Селютин В. А. Машинное конструирование электронных устройств.— М.: Сов. радио, 1977.