

Функциональные возможности рассматриваемого устройства гораздо шире, чем приведенные примеры. Можно показать, что с помощью таких устройств могут быть реализованы операции кусочно-линейной и кусочно-параболической аппроксимации, определения корней квадратного уравнения, нелинейного преобразования изменяющихся во времени входных напряжений. Все моделируемые функции многоаргументные с многовидовым представлением входных сигналов: напряжение, интервал времени, сопротивление (проводимость) масштабного резистора.

Как следует из приведенных, моделируемых данным устройством функциональных зависимостей, все они не зависят от значения емкости интегрирующих конденсаторов, а сопротивления масштабных резисторов входят в них лишь во взаимном отношении. Такой результат — следствие того, что все входные напряжения обязательно интегрируются обоими интеграторами, а сумма всех интегрирований приводится к нулю. При этом дрейф значения емкости приводит к пропорциональному изменению всех членов суммы (1) и, следовательно, значения этой суммы не нарушает. К этому же приводит и пропорциональное изменение сопротивлений масштабных резисторов, входных напряжений и интервалов времени. Если же в интеграторе используется только один вход, то решение не зависит также и от величины масштабного резистора этого входа.

Такая особенность устройства позволяет рассматривать его как компенсационное. Причем способность интеграторов сохранять результаты предыдущих интегрирований позволяет получить компенсацию более высокого типа, чем та, которая имеет место в обычных мостовых устройствах, так как компенсируются сигналы, подвергшиеся функциональному преобразованию на одних и тех же элементах схемы. Вследствие этого не только дрейф общего источника входных напряжений и генератора входных интервалов времени, но и дрейф самих элементов полностью или частично компенсируется. Все это, а также высокая помехоустойчивость, обусловленная процессом интегрирования, обеспечивает высокие метрологические свойства рассмотренного устройства компенсационного интегрирования.

В соответствии с изложенными принципами была разработана практическая схема и проведены ее испытания, которые полностью подтвердили указанные качественные особенности устройства.

#### ЛИТЕРАТУРА

1. Г. Корн, Т. Корн. Электронные аналого-цифровые вычислительные машины. Ч. 2. М., «Мир», 1968.
2. В. Л. Славинский, А. Г. Быков. Устройство для извлечения корня квадратного. — Авт. свид.-во № 200904, БИ, 1967, № 17.

Поступила в редакцию 11 мая 1975 г.;  
окончательный вариант — 29 мая 1976 г.

УДК 621.317.72

Н. И. ЖЕЛУДКОВ, В. А. КАРЕЕВ, В. В. МЕЕР  
(Рязань)

#### АНАЛОГОВАЯ АВТОКОРРЕКЦИЯ АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ С ДИФФЕРЕНЦИАЛЬНЫМ ИНТЕГРАТОРОМ

В структуре аналого-цифрового преобразователя (АЦП) с дифференциальным интегратором (ДИ), как известно [1], снижается абсолютная составляющая погрешности, однако усложняется коррекция

дрейфовой составляющей. Это связано с тем, что количество независимых переменных, влияющих на дрейфовую погрешность АЦП, увеличивается в  $n$  раз, где  $n$  — число операционных усилителей (ОУ), на которых выполнен ДИ. Уже при  $n=2$  известные цепи общей автокоррекции [2] оказываются неэффективными.

В статье показана возможность упрощенной общей автокоррекции АЦП, в котором ДИ выполнен на двух микросхемах: инверторе тока ОУ1 и интеграторе тока ОУ2 [3], для чего в преобразователь вводятся дополнительные цепи коррекции (АКЦ). Принцип коррекции поясняется рис. 1, где источник сигнала соединен ключами П4, П5 со входами ДИ через резистор  $R$ , который необходим для наиболее простого преобразования  $U_x$  в ток  $i_x$  и выбирается одинаковым с резисторами инвертора тока.

Предлагаемые цепи аналоговой автокоррекции основаны на дополнении ключа отрицательной обратной связи (ООС) П7 запоминающим конденсатором  $Ck$ , а ключевой группы П1–П6 — последовательным соединением ключа П8 с заземленным резистором  $mR$ , где  $m$  — постоянный коэффициент. При этом П7 и П8 замыкаются в различные интервалы времени, что отражено в таблице (включенные состояния условно обозначены единицей, выключенные — нулем). Хронизирует работу переключателей П1–П8 по шагам логическое устройство (ЛУ).

Предельную эффективность коррекции по дрейфу оценим без учета неидеальности ключей, компаратора ОУ3 и интегрирующего конденсатора  $C$ ; количество независимых источников дрейфа можно снизить, используя высококачественные микросхемы ОУ (например, для К140УД8 входной ток меньше  $0,05 \dots 0,2$  нА, усиление больше  $10^5 \dots 10^6$ ).

При этом дрейфовая составляющая ошибки аналоговой части АЦП является следствием не только искажения результата преобразования  $U_x$  в  $i_x$  за счет влияния ненулевых значений напряжений смещения нуля

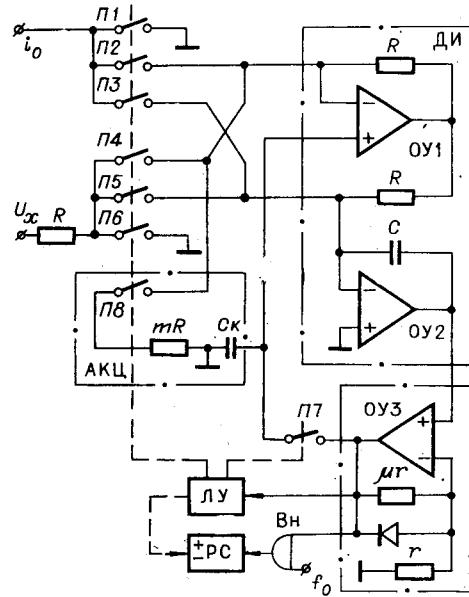


Рис. 1.

j	k	Состояние переключателей							
		П1	П2	П3	П4	П5	П6	П7	П8
1	1	0	1	0	1	0	0	0	0
	2	0	0	1	0	0	1	0	0
	0	1	0	0	0	0	1	1	0
2	1	0	1	0	0	1	0	0	1
	2	0	0	1	0	0	1	0	0
	0	1	0	0	0	0	1	1	0

$e_1$  и  $e_2$  в ОУ1 и ОУ2, но и изменения глубины ООС при переключении входных ветвей ДИ.

Нетрудно показать, что в первом цикле ( $j=1$ ) выходное напряжение  $U$  интегратора равно:

при заряде сигнальным  $i_x$  и опорным  $i_0$  токами в течение интервала времени  $T_0$  ( $k=1$ )

$$U = (U_x/RC + i_0/C)T_0 + 2e_1 T_0/RC - e_2(1 + T_0/RC); \quad (1)$$

при разряде опорным током  $i_0$  ( $k=2$ )

$$U = (U_x/RC + i_0/C)T_0 + 2e_1/T_0/RC - e_2(1 + T_0/RC) - i_0\tau_1/C + e_1\tau_1/RC - e_2(1 + \tau_1/RC). \quad (2)$$

Для второго цикла ( $j=2$ ) соответственно:  
при заряде разностью токов  $i_0 - i_x$  ( $k=1$ )

$$U = (i_0/C - U_x/RC)T_0 + e_1(1 + m^{-1})T_0/RC - e_2(1 + 2T_0/RC); \quad (3)$$

при разряде ( $k=2$ )

$$U = (i_0/C - U_x/RC)T_0 + e_1(1 + m^{-1})T_0/RC - e_2(1 + 2T_0/RC) - i_0\tau_2/C + e_1\tau_2/RC - e_2(1 + \tau_2/RC). \quad (4)$$

Влияние корректирующей цепи в выражениях (1)–(4) не учтено, это будет сделано далее.

Разряд интегрирующего конденсатора  $C$  в каждом цикле ( $j=1, 2$ ) заканчивается на уровне срабатывания сравнивающего усилителя ОУ3, когда  $U \approx 0$ . Отсюда находим  $\tau_1$  и  $\tau_2$ , используя формулы (1)–(4):

$$\tau_1 = [(i_0R + U_x)T_0 + 2e_1T_0 - e_2(T_0 + 2RC)]/(i_0R - e_1 + e_2); \quad (5)$$

$$\tau_2 = [(i_0R - U_x)T_0 + e_1(1 + m^{-1})T_0 - e_2(2T_0 + 2RC)]/(i_0R - e_1 + e_2). \quad (6)$$

Тогда вольт-секундный эквивалент преобразования равен

$$\tau_x = \tau_1 - \tau_2 = [2U_x + e_1(1 - m^{-1}) + e_2]/(i_0R - e_1 + e_2) \quad (7)$$

и соответствует неискаженному результату  $2U_x T_0 / i_0 R$  при  $m = 0,5$  и  $e_1 = e_2$ . Первое из этих условий легко выполнимо выбором величины компенсирующего резистора, равной  $0,5R$ ; второе достижимо уравниванием приведенных напряжений смещения нуля  $e_1$  и  $e_2$ . Такое уравнение производится периодически запоминанием разностного напряжения  $\Delta e = e_1 - e_2$  на конденсаторе  $C_k$  в шаге «обнуления» ( $k=0$ ) длительности  $\tau_0 \ll T_0$ . Покажем это, анализируя эквивалентную схему вольт-секундного преобразователя (ВСП) для шага «обнуления» (рис. 2). ВСП в этом режиме работы, без учета побочных постоянных времени, обусловленных неидеальностью ключевых усилительных элементов, приближенно описывается дифференциальным уравнением вида

$$R^{-1}(U_k - e_1 - U_{g2}) + C \frac{d}{dt}(U - U_{g2}) = 0. \quad (8)$$

Полагая, что

$$U_{g2} \approx U \mu_2^{-1} - e_2, \quad \frac{de_2}{dt} \approx 0, \quad (9)$$

а запоминаемое напряжение связано с усилением  $\mu_3$  звена ОУ3 в следующем режиме соотношением

$$U_k = \mu_3 U, \quad (10)$$

уравнение (8) можно привести к виду

$$RC \frac{dU}{dt} + \mu_3 U = e_1 - e_2. \quad (11)$$

Решение уравнения (11)

$$U(t) = \mu_3^{-1} [1 - \exp(-\mu_3 t / RC)] (e_1 - e_2) \quad (12)$$

с погрешностью 1% за время  $t_{\text{уст}} = 3RC/\mu_3 \ll \tau_0$  сходится к своему уставновившемуся значению

$$U_{\text{уст}} = \mu_3^{-1} (e_1 - e_2) = \mu_3^{-1} \Delta e. \quad (13)$$

Это позволяет запоминать на конденсаторе  $C_k$  необходимую величину поправки

$$U_k = \mu_3 U_{\text{уст}} = \Delta e = e_1 - e_2. \quad (14)$$

Таким образом, петля общей ООС, охватывающая ДИ, типа изображенного на рис. 1, через сравнивающий ОУ1 с выходом на неинвертирующий вход ОУ1, обладает эффектом балансировки смещений нуля на входах ДИ.

Описанная система была экспериментально опробована при разработке 12-разрядного АЦП с периодом преобразования в миллисекундном диапазоне. Искажающее влияние других малых параметров было ослаблено выполнением ДИ и компаратора на высокочастотных усилителях типа К140УД8Б, аналоговых ключей на матрицах полевых транзисторов типа К5НТО44В; специальным выбором интегрирующего конденсатора  $C$  (ФТ-1, 22 нФ) и весового резистора  $R$  (С2-13, 100 кОм). Коэффициент усиления сравнивающего усилителя ОУ3 определяется цепью  $r - \mu_3 r$  и выбран порядка 300. Прецизионный источник опорного тока ( $i_0 = 100$  мА) выполнен по известной схеме [4] на матрицах полевых транзисторов серии 504. Эффективность подавления влияний  $e_1$  и  $e_2$  порядка 30÷40 дБ.

Таким образом, подтверждена возможность создания эффективной общей цепи периодической аналоговой коррекции в структурах АЦП с ДИ на двух ОУ.

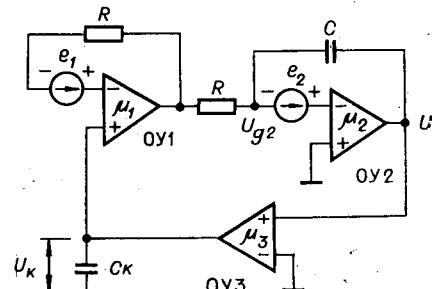


Рис. 2.

## ЛИТЕРАТУРА

1. Л. В. Былинский, Н. И. Желудков, В. В. Меер. О погрешности разностно-интегрирующего преобразователя напряжения в код.—«Автометрия», 1974, № 3, с. 53—60.
2. В. В. Меер, Л. В. Былинский, И. П. Карасев. Аналоговая автокоррекция вольт-секундных преобразователей.—«Измерительная техника», 1973, № 8, с. 15—17.
3. В. Л. Шило. Линейные интегральные схемы в радиоэлектронной аппаратуре. М., «Сов. радио», 1974.
4. Р. Коббולד. Теория и применение полевых транзисторов. М., «Энергия», 1975.

Поступила в редакцию 2 февраля 1976 г.; окончательный вариант — 5 июля 1976 г.