

Рис. 3.

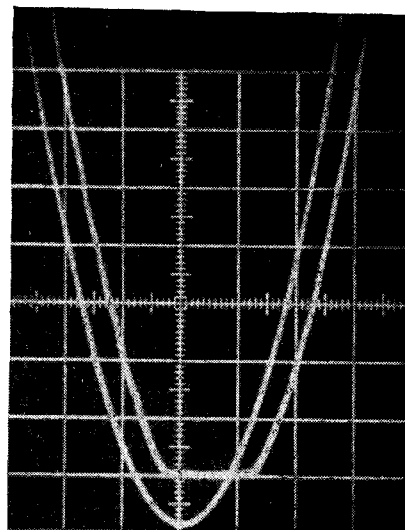


Рис. 4.

1. Фиксатор уровня переводится в режим хранения сигналом запуска АЦП на время преобразования. В этом случае описанная методика испытаний АЦП не позволяет обнаружить лишь одну погрешность фиксатора — погрешность недозаряда. Однако эта составляющая динамической погрешности хорошо поддается расчету и при проектировании фиксатора выбирается ниже допустимой.

2. Фиксатор переводится в режим выборки на короткое время импульсом запуска АЦП. Поскольку соседние выборки строб-осциллографа отличаются незначительно, то накопительный конденсатор фиксатора будет перезаряжаться от выборки к выборке на малую величину. Для приближения условий работы фиксатора к реальным можно выбрать скорость разряда накопительного конденсатора в режиме хранения такой, чтобы к моменту следующей выборки конденсатор разрядился на заданную величину (например, наполовину диапазона). Можно также рекомендовать применение в предлагаемой установке строб-осциллографа со случайным считыванием*.

Поступила в редакцию 9 октября 1975 г.

УДК 621.317.76

В. М. ВЕДЕРНИКОВ, В. П. КИРЬЯНОВ, А. М. ЩЕРБАЧЕНКО

(Новосибирск)

МЕТОДЫ УМЕНЬШЕНИЯ ПОГРЕШНОСТИ УМНОЖЕНИЯ В ЧИСЛО-ИМПУЛЬСНЫХ МНОЖИТЕЛЬНЫХ УСТРОЙСТВАХ ЛАЗЕРНЫХ ИЗМЕРИТЕЛЕЙ ПЕРЕМЕЩЕНИЯ

Счетно-вычислительные устройства лазерных измерителей перемещения на основе число-импульсных множительных устройств (ЧИМУ) отличаются сравнительно простой схемной реализацией и достаточно высоким быстродействием. Однако наиболее распространенные ЧИМУ,

* Рябинин Ю. А. Стробоскопическое осциллографирование. М., «Сов. радио», 1972.

реализующие либо итерационный алгоритм умножения [1], либо алгоритм цифрового интегрирования на базе двоично-десятичных интеграторов с последовательным переносом [2], имеют значительную методическую погрешность умножения, достигающую нескольких единиц дискретности отсчета результата измерения. Наличие этой погрешности в целом ухудшает метрологические характеристики лазерных измерителей перемещения и практически исключает возможность увеличения их разрешающей способности при использовании дополнительной интерполяции дробных долей интерференционных полос.

В данной статье рассмотрены некоторые методы уменьшения погрешности умножения в число-импульсных множительных устройствах, реализующих алгоритм цифрового интегрирования на базе двоично-десятичных интеграторов с последовательным переносом.

Как известно, цифровым интеграторам с последовательным переносом свойственна методическая погрешность умножения δ , обусловленная как дискретным представлением результата счета, так и неравномерностью следования импульсов на выходе интегратора [3]. Величина этой погрешности зависит от сочетания кодов в декадном счетчике и буферном регистре коэффициента умножения (БРК).

Для одноразрядных двоично-десятичных интеграторов максимальная погрешность умножения может быть минимизирована подбором наиболее оптимального сочетания кодов. Для оптимального сочетания кодов максимальная погрешность умножения не превышает значения $0,9\epsilon$, где ϵ — величина одного кванта на выходе интегратора, равная дискретности отсчета.

Возможны два критерия минимизации: критерий минимума неравномерности следования импульсов на выходе интегратора и минимума среднеквадратичной ошибки измерения. Первый критерий целесообразно применять при использовании цифровых интеграторов с последовательным переносом в качестве преобразователей кода в частоту [3]. В случае использования таких интеграторов в приборах, измеряющих аналоговые величины, например линейные перемещения S , целесообразнее использовать кодировку, обеспечивающую минимальную среднеквадратичную ошибку измерения. Сочетание кодов, синтезированное по указанному критерию, дает распределение импульсов на выходе однодекадного интегратора, близкое к распределению с минимальной неравномерностью. Единственное отличие возникает только в случае умножения на коэффициент $K=0,4$. При этом по первому критерию необходимо формировать выходную последовательность импульсов из 2, 4, 6 и 8-го входных импульсов (рис. 1, а), а по второму критерию она формируется из 1, 4, 6 и 9-го импульсов (см. рис. 1, б).

На эюрках рис. 1, а, б сплошными линиями из центра координат представлено линейное приращение аналоговой величины S , а ломаными — дискретной величины на выходе однодекадного интегратора для коэффициента умножения $K=0,4$ в пределах $[0, 10]$ входных импульсов. Пунктирными линиями ограничена область $\pm 0,5 \epsilon$. Здесь же приведены импульсные последовательности на выходе интегратора $M_{\text{вых}}$. Распределение ошибки квантования для первого случая показано на рис. 1, в. При этом среднеквадратичная ошибка $\sigma=0,37$. Для второго случая распределение ошибки квантования приведено на рис. 1, г, здесь $\sigma=0,28$.

В число-импульсных множительных устройствах на базе n -разрядных двоично-десятичных интеграторов с последовательным переносом путем подбора двоично-десятичных кодов не удастся существенно снизить погрешность умножения. Как следует из работ [2—4], максимальное значение этой погрешности δ_{max} для различных сочетаний кодов не превышает n единиц дискретности и не зависит от числа входных импульсов, т. е.

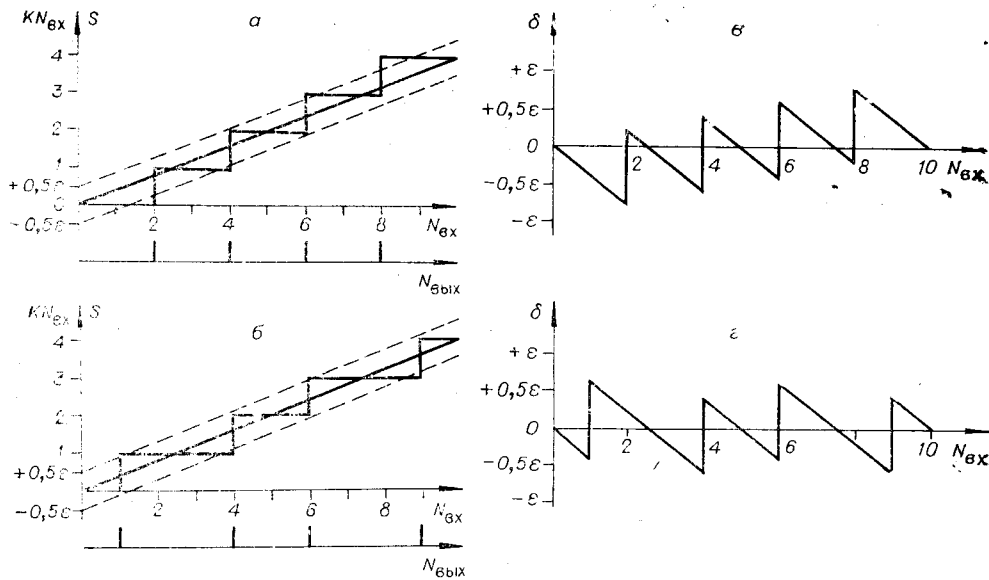


Рис. 1.

$$\varepsilon < \delta \leq \delta_{\max} \leq n\varepsilon. \quad (1)$$

Для уменьшения погрешности умножения в таких ЧИМУ можно использовать метод предварительного умножения числа импульсов на входе интегратора и последующего деления результата умножения на его выходе на одинаковые целые коэффициенты умножения и деления соответственно.

На рис. 2 приведена структурная схема ЧИМУ, в котором реализован этот метод. ЧИМУ состоит из умножителя импульсов (УИ), реверсивного счетчика интегратора (РС), буферного регистра коэффициента умножения, группы импульсно-потенциальных вентилей опроса $B1 \dots Bn$, логической схемы ИЛИ, реверсивного делителя импульсов (РДИ) и устройства регистрации (УР).

Входные импульсы $N_{\text{вх}}$, «вес» которых определяет разрешающую способность лазерного измерителя перемещений, поступают на вход реверсивного счетчика импульсов через умножитель импульсов. С помощью логической схемы ИЛИ, объединяющей выходы вентилей опроса $B1 \dots Bn$, формируется выходной поток импульсов $N_{\text{вых}}$, который через реверсивный делитель импульсов проходит на устройство регистрации.

Обозначим коэффициенты умножения и деления через p . При $p=1$ результат умножения на выходе интегратора будет представлен в виде

$$N_{\text{вх}} q = N_{\text{вых}} \varepsilon \pm \delta_1, \quad (2)$$

где $N_{\text{вх}}$ — число импульсов на входе ЧИМУ; q — коэффициент, пропорциональный длине волны лазера и выраженный в единицах длины принятой системы счисления; $N_{\text{вых}}$ — общее число импульсов на выходе логической схемы ИЛИ; δ_1 — текущая погрешность умножения. Из условия (1) имеем

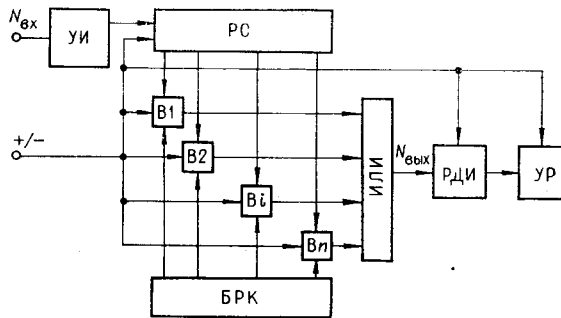


Рис. 2.

$\varepsilon < \delta_1 \leq n\varepsilon$. Умножим входную последовательность импульсов на коэффициент $p \neq 1$; тогда выражение (2) примет вид

$$pN_{\text{вх}}q = pN_{\text{вых}}\varepsilon \pm \delta_2. \quad (3)$$

В общем случае $\delta_2 \neq \delta_1$. Согласно условию (1), $\varepsilon < \delta_2 \leq n\varepsilon$. Тогда из (3) следует

$$\delta_2 = |pN_{\text{вх}}q - pN_{\text{вых}}\varepsilon| \leq n\varepsilon.$$

Поделив выходную последовательность импульсов на p , получим

$$\delta_3 = |N_{\text{вх}}q - N_{\text{вых}}\varepsilon| \leq (n/p)\varepsilon.$$

При $p \geq n$ имеем $\delta_3 \leq \varepsilon$, где δ_3 — результирующая погрешность умножения. Таким образом, введение предварительного множителя и последующего реверсивного делителя числа импульсов с одинаковыми целыми коэффициентами умножения и деления соответственно позволяет уменьшить методическую погрешность умножения в ЧИМУ на базе многозарядных цифровых интеграторов с последовательным переносом до величины одного кванта. Очевидно, что при этом быстродействие снижается пропорционально коэффициенту предварительного умножения. Этот метод целесообразен в тех случаях, когда требуется увеличение точности измерения без особых требований к быстродействию устройства.

Повысить точность измерения и сохранить быстродействие можно, преобразовав структурным методом двоично-десятичный интегратор с последовательным переносом в параллельно-последовательный. Структурная схема такого ЧИМУ изображена на рис. 3. В отличие от ЧИМУ на базе интегратора с последовательным переносом здесь декадный счетчик укорочен до одной распределительной декады (РД), имеющей четыре импульсных выхода с разными «весами». Код коэффициента умножения также хранится в буферном регистре БРК, потенциальные выходы которого управляют n группами вентилях опроса $V_1 \dots V_n$. В каждую группу V_i входят четыре вентиля с разными «весами». Импульсные входы вентилях одного «веса» соединены между собой и подключены к импульсному выходу РД, имеющему тот же «вес». Выходы групп вентилях $V_1 \dots V_{n-1}$ подключены ко входам соответствующих им декад $D_1 \dots D_{n-1}$, а выход V_n через схему ИЛИ подключен ко входу устройства регистрации. Выходы декад $D_1 \dots D_{n-1}$ подключены к триггерам памяти переносов $T_1 \dots T_{n-1}$. Опрос, продвижение переносов и сброс триггеров памяти переносов осуществляются выходным импульсом переноса распределительной декады. Здесь используется то

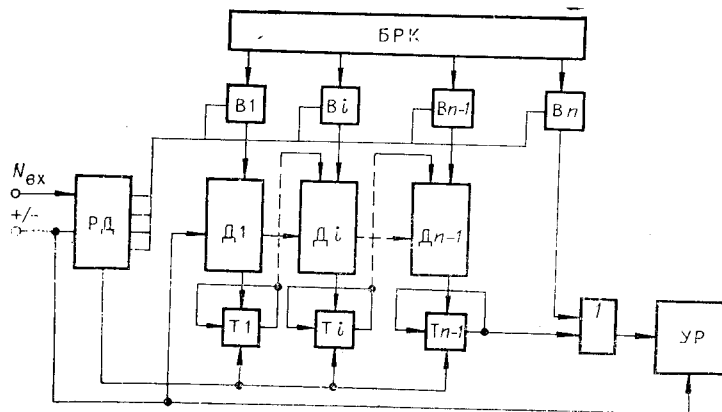


Рис. 3.

обстоятельство, что каждый десятый импульс входного потока не участвует в образовании импульсных потоков в параллельных каналах.

Процесс умножения отличается от предыдущего тем, что вентили одного «веса» опрашиваются импульсами РД параллельно во всех разрядах, но последовательно во времени для каждого «веса». В такой организации опроса групп вентилях $V_1 \dots V_n$ получил дальнейшее развитие рассмотренный выше метод уменьшения погрешности умножения для ЧИМУ на базе n -декадного цифрового интегратора с последовательным переносом. Действительно, количество импульсов на выходе вентиля V_i равно

$$N_{\text{вых } i} = (a_i/10) N_{\text{вх}},$$

где a_i — цифра в i -м разряде БРК, $N_{\text{вх}}$ — количество импульсов на входе РД. Это можно интерпретировать как предварительное умножение импульсов на входе i -й декады цифрового интегратора с последовательным переносом на величину 10^{n-i} . Тогда поток импульсов на выходе каждой V_i группы вентилях должен быть поделен на 10^{n-i} , чем достигается восстановление десятичного «веса» импульсов. Очевидно, что ошибка умножения на выходах $V_1 \dots V_n$ от старшего разряда БРК переходит в выходной поток непосредственно, ошибки от младших разрядов уменьшаются в десять раз по отношению к каждому предыдущему разряду. Следовательно, максимальная погрешность умножения будет в основном определяться погрешностью старшего разряда интегратора. Эта погрешность может быть минимизирована путем подбора двоично-десятичных кодов в декаде РД и регистре БРК по методике, рассмотренной выше. Для оптимального сочетания кодов максимальная погрешность умножения не будет превышать величины $\delta = 0,999 \dots \epsilon$.

Более точно погрешность умножения можно определить из выражения

$$\delta = \sum_{i=1}^n [ba_{(n-i)+1}10^{-i}] - \sum_{i=1}^n ba_{(n-i)+1}10^{-i},$$

где b и a_i — значения десятичных цифр в декаде РД и i -м разряде регистра БРК соответственно. В квадратных скобках представлен целочисленный результат умножения на i -й разряд БРК.

Достоинством этой схемы ЧИМУ по сравнению с классической схемой цифрового интегратора с последовательным переносом является то, что снижение погрешности умножения до величины, не превышающей ϵ , осуществляется в нем без потери быстродействия. При снижении быстродействия в данном ЧИМУ можно вообще исключить методическую погрешность умножения. Для этого достаточно умножить на 10 число импульсов на входе декады РД, а результат умножения поделить на 10.

В заключение отметим, что метод подбора сочетания двоично-десятичных кодов в декадном счетчике и буферном регистре коэффициента умножения, эффективный для однодекадных интеграторов, наиболее целесообразно использовать в сочетании со структурным методом. Тогда погрешность умножения в ЧИМУ не превысит дискретности отсчета без снижения быстродействия устройства. Метод предварительного умножения и последующего деления числа импульсов на входе и выходе интегратора в принципе снижает быстродействие устройства. Однако в цифровых интеграторах с последовательным переносом он позволяет снизить погрешность умножения до величины одного кванта, а в сочетании со структурным методом сводит погрешность умножения к величине, определяемой погрешностью округления коэффициента умножения.

ЛИТЕРАТУРА

1. В. П. Кирьянов, И. Ф. Клисторин, А. М. Щербаченко. Электронное устройство счета и регистрации для лазерного измерителя перемещений.— «Автометрия», 1971, № 1, с. 21—35.
2. В. М. Ведерников, В. П. Кирьянов, Б. Г. Матиенко, А. М. Щербаченко. Микроэлектронный счетно-вычислительный блок лазерного измерителя перемещений ИПЛ-2.— «Автометрия», 1975, № 5, с. 53—60.
3. О. М. Доронина, И. В. Карпинец, А. М. Петух. Графический метод определения максимальных погрешностей цифровых интеграторов последовательного переноса.— «Автометрия», 1975, № 2, с. 91—101.
4. И. А. Вульфсон, С. И. Спиваковский. Точность линейных интерполяторов.— «Станки и инструмент», 1966, № 4, с. 19—22.

*Поступила в редакцию 16 октября 1975 г.;
окончательный вариант — 27 февраля 1976 г.*
