

Ю. Н. ЗОЛОТУХИН, М. А. ЗОЛОТУХИНА

(Новосибирск)

## КОНТРОЛЛЕР ПОСЛЕДОВАТЕЛЬНОЙ ВЕТВИ САМАС

Сейчас уже достаточно широко известны принципы построения программно-управляемых модульных систем САМАС [1, 2]. Использование стандартов САМАС стало почти правилом при разработке систем автоматизации исследований [3—5].

Однако применение способа параллельной передачи информации сдерживает использование САМАС в территориально разнесенных системах. Настоятельная потребность иметь достаточно дешевые средства с возможностью управления на значительных расстояниях вызвала разработку новой стандартной «части» САМАС — последовательной ветви (Serial Branch) [6—9]. Ее основные компоненты — драйвер и контроллер типа L1, причем в системах с последовательной передачей контроллер типа L1 играет ту же роль, что и контроллер типа A1 в системах с ветвью данных (Branch Highway) [2].

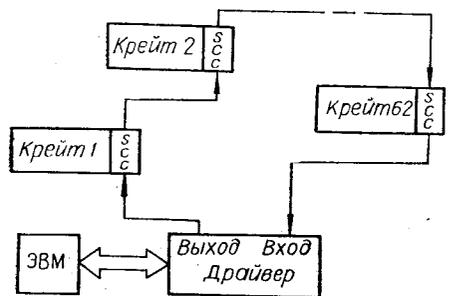
1. Цель настоящего сообщения — информация о проведенной в Институте автоматики и электрометрии СО АН СССР разработке контроллера типа L1 для последовательной ветви.

Поскольку на русском языке стандарт на последовательную ветвь САМАС не нашел еще столь широкого освещения, как [1, 2], сочтено целесообразным привести достаточно подробное изложение его основных принципов, следуя [6, 7]. В тексте далее предполагается, что читатель знаком с материалами [1, 2].

2. Канал связи последовательной ветви представляет собой однонаправленное кольцо между выходом и входом драйвера (рис. 1). В ветвь может быть включено до 62 крейтов. Частота повторения импульсов синхронизации — до 5 МГц. В системе предусмотрены средства, позволяющие производить обход поврежденных участков ветви и отключение неисправных крейтов. Для повышения устойчивости работы в условиях промышленных помех введен контроль передаваемой информации.

3. Данные и управляющая информация представлены сообщениями, состоящими из 8-разрядных байтов. В канале связи возможны два режима передачи (рис. 2): 1) при байтовой передаче используются 8 сигнальных линий и линия синхронизации; 2) при битовой передаче — одна линия данных и линия синхронизации. В этом случае каждый байт информации передается за 11 тактов — старт-бит, 8 бит данных и 2 стоп-бита.

Между сообщениями драйвер передает в линию байты ожидания (wait byte). Байт ожидания относится к классу разделительных, которые служат для синхронизации сообщений, поскольку контроллер интерпретирует каждый следующий за разделительным байт как первый байт сообщения. Разделительные байты характеризуются наличием «1» в 7-м разряде. Передача байтов ожидания по линии свидетельствует о состоянии покоя ветви.



ССС — контроллер последовательной ветви

Рис. 1.



Выполняемая команда	$\langle SFI6, SFS \rangle$	Количество байтов команды*	Количество байтов ответа	Общее количество байтов
Чтение	00	5	7	12
Управление	01	5	3	8
Запись	11			
	10	9	3	12

\* За исключением байтов пробела и конечного байта.

byte), которые посылаются драйвером вслед за командным сообщением в количестве, достаточном для включения ответа в последовательность байтов.

Запрос на обслуживание (demand message) передается в драйвер из контроллера, чтобы известить, что в данном крейте одним из модулей выставлено LAM-требование на обслуживание.

Запрос содержит: адрес контроллера SC; 5 бит информации об источнике, выставившем LAM-требование ( $SGL1 \div 5$ ); конечный байт с контрольной суммой и указанием конца сообщения. Виды сообщений различаются по двум (пятому и шестому) битам идентификации во втором байте каждого сообщения. Длина сообщения зависит в каждом отдельном случае от исполняемой SAMAC-операции (чтение, запись или управление) и представлена в таблице.

5. Упрощенная блок-схема контроллера приведена на рис. 4, алгоритм функционирования — на рис. 5.

В режиме битовой передачи такты синхронизации перемещают входящий бит-поток в последовательно-параллельный преобразователь, который из первого стоп-бита каждого байта вырабатывает внутренний байт-такт, а из старт-бита — тактовый импульс выходной байт-синхронизации.

После приема двух следующих друг за другом разделительных байтов устанавливается сигнал «Синхронизация сообщения» и контроллер переходит в состояние ожидания сообщений. В этом состоянии схема сравнения адреса крейта рассматривает первый принятый без ошибок неразделительный байт как первый байт сообщения. Если схема сравнения не обнаружит совпадения, контроллер переходит в режим трансляции сообщения, сохраняющийся до приема разделительного байта, после чего контроллер вновь возвращается в режим ожидания.

При обнаружении совпадения схема сравнения выдает сигнал «Адрес крейта», появление которого устанавливает сигнал «Контроллер занят», генератор тактов устанавливает в положение T1 и выдает разрешение на работу счетчика по модулю 2, в котором обрабатываются информационные биты данного и последующих байтов.

Каждый последующий принимаемый байт устанавливает генератор тактов в положение T2, T3 и т. д., при этом содержимое информационных полей SA, SF, SN, SW заносится в соответствующие регистры.

В положении T8 проверяются выходы схем контроля правильности передачи информации. Если при приеме сообщения ошибка не обнаружена, то выполняется операция в магистрали крейта. Во время приема контроллером адресованных ему сообщений на его выходе генерируются разделительные байты.

Когда цикл магистрали заканчивается, генератор тактов устанавливается в положение T9; по мере того, как на вход контроллера поступают последующие байты, с его выхода передается ответное сообщение. Для каждого выходного байта вырабатывается контрольный разряд, а одноименные биты складываются в соответствующих счетчиках по модулю 2 для образования контрольной суммы в конечном байте.

Если при приеме сообщения была обнаружена ошибка, то цикл магистрали не выполняется, генератор тактов устанавливается в положение T9 — с выхода контроллера передается адрес; затем — в положении T10 — статусная информация, в которой указывается, что во время приема была обнаружена ошибка ( $Eg=1$ ); а затем генератор сразу переходит в положение T15 для передачи конечного байта.

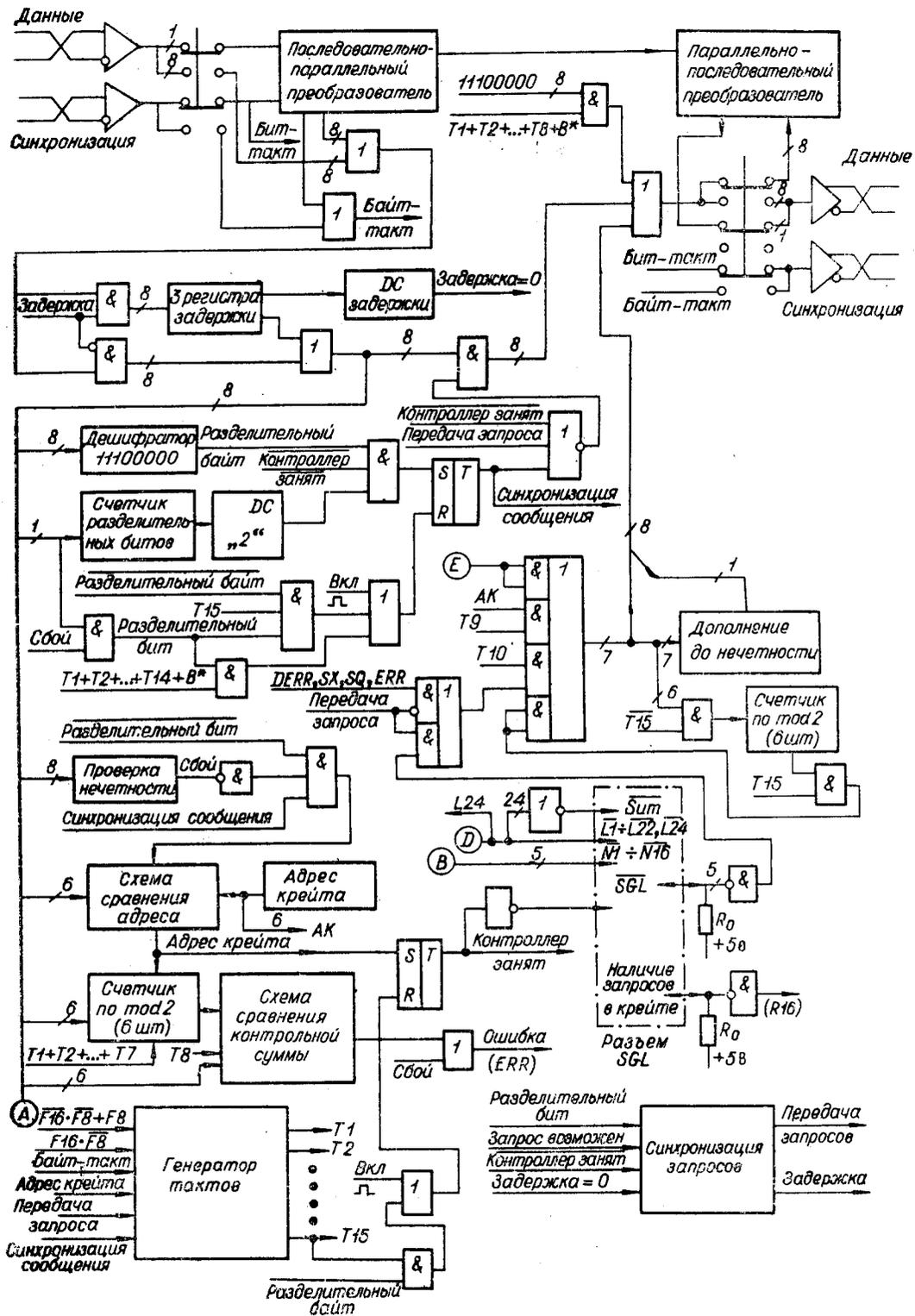


Рис. 4.

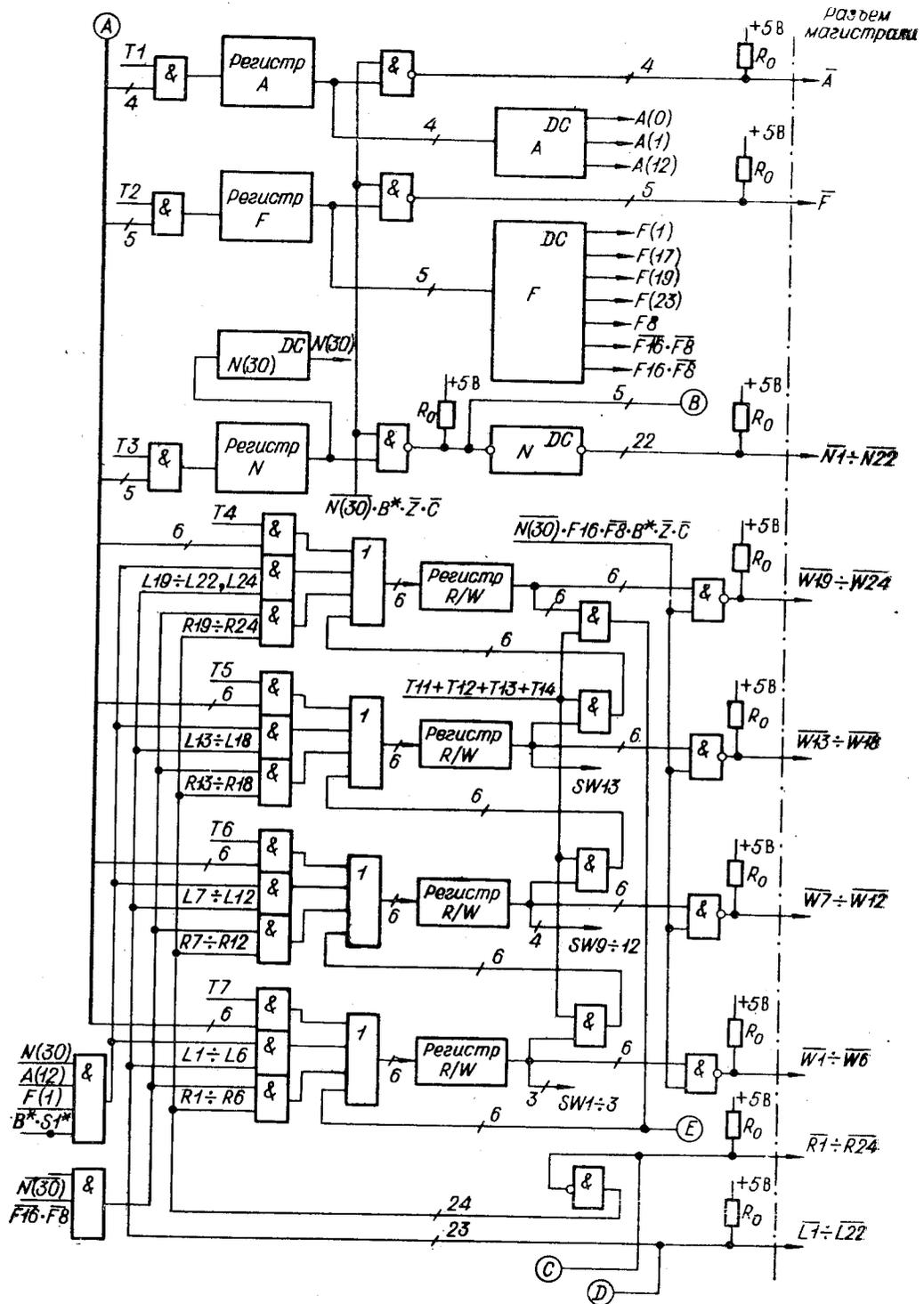


Рис. 4 (продолжение).

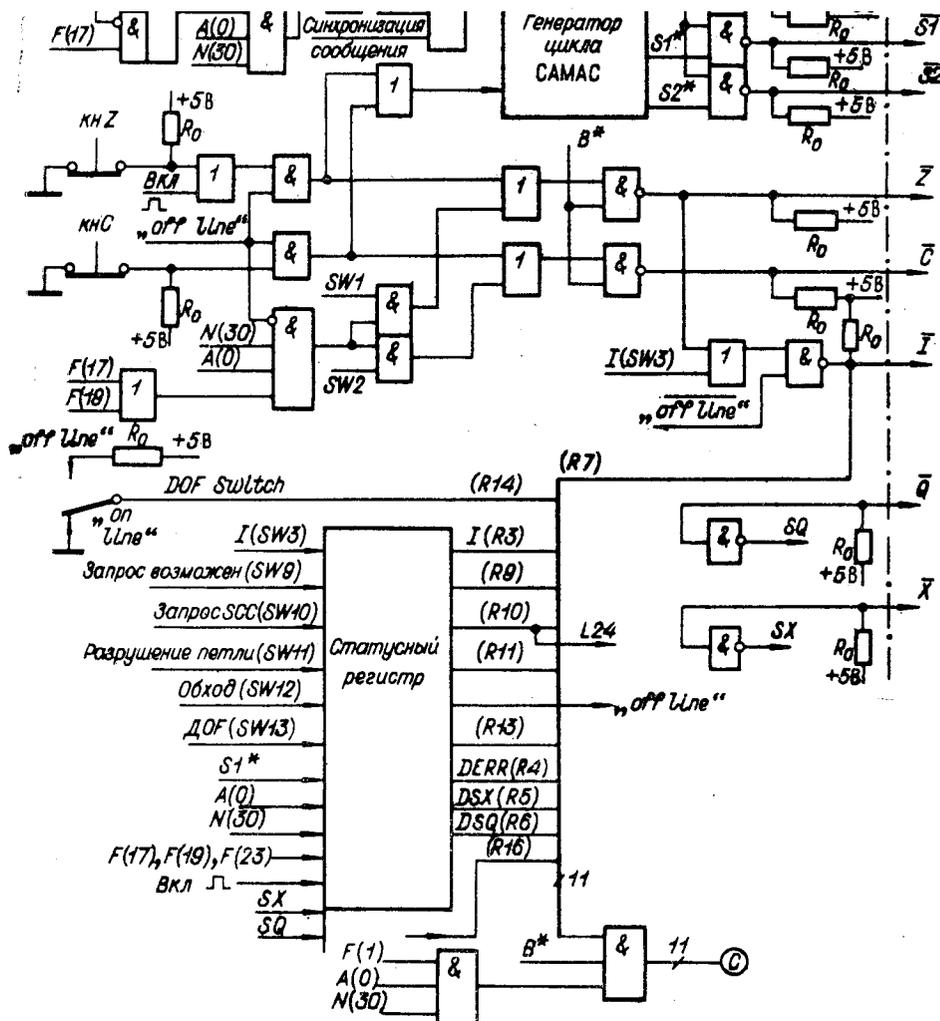


Рис. 4 (окончание).

Последовательный драйвер после достаточного количества байтов пробела также передает конечный байт, извещая все контроллеры об окончании последовательности «команда—ответ».

Контроллер может выставить запрос только между двумя сообщениями, т. е. в состоянии ожидания сообщений. Чтобы при передаче запроса не произошло потерь информации, в контроллере на это время включается буферный регистр задержки емкостью в 3 байта, через который пропускается входящий байтовый поток.

6. Контроллер содержит статусный регистр, обеспечивающий доступ к общим управляющим сигналам магистрали и к следующим внутренним сигналам: «Маска запросов крейта» (Demand enable), «Запрос контроллера» (Demand SCC), «Разрушение петли» (Loop collapse), «Обход» (Bypass), «Отключение крейта» (DOF), «Положение переключателя "on/off line"» (DOF Switch), «Наличие запросов в крейте» (Se-

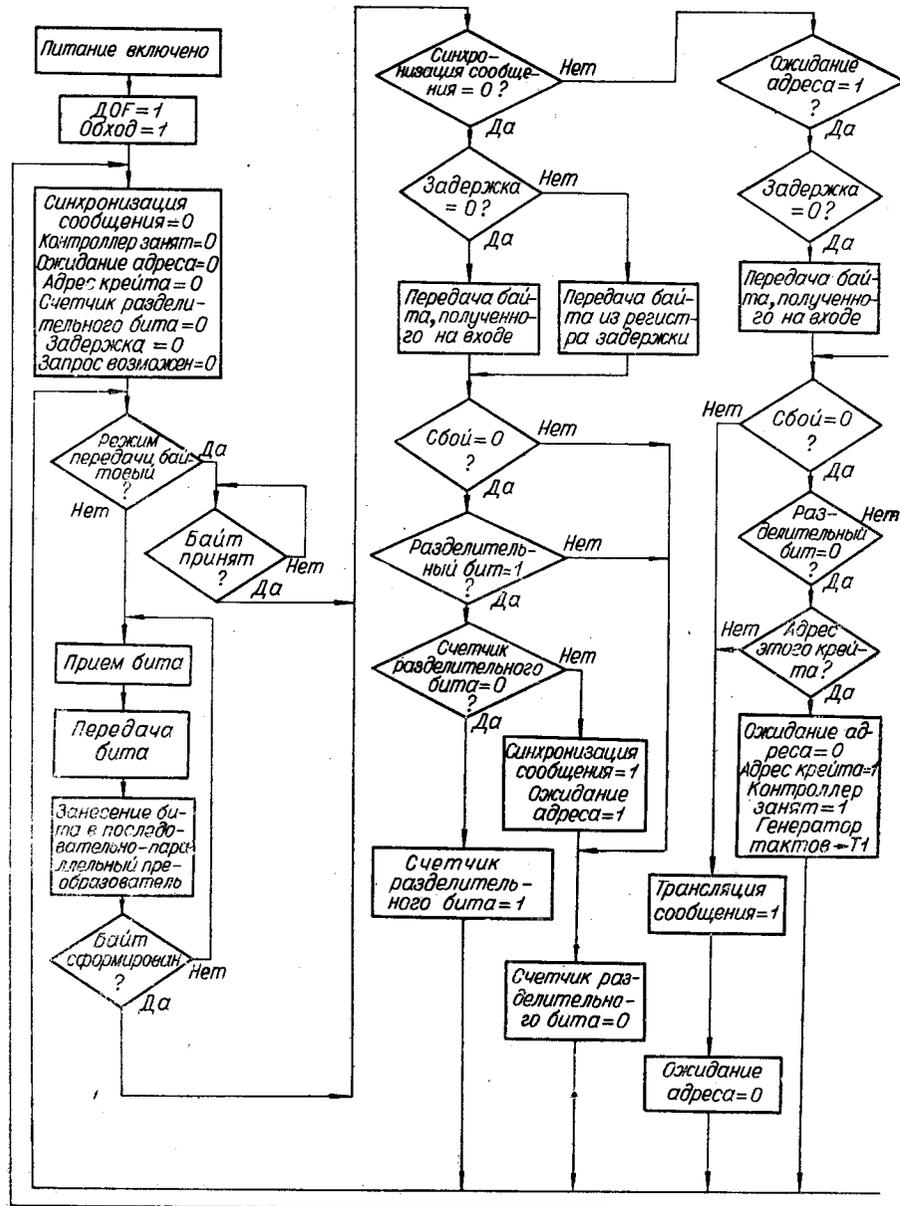


Рис. 5.

lected LAM'S present). Такие сигналы, как «Отключение крейта», Z, C, «Обход», могут быть только записаны в статусный регистр; сигналы X, Q, DErr, DOF Switch, «Наличие запросов в крейте» — только прочитаны, остальные сигналы могут быть прочитаны и записаны.

В отличие от контроллера типа A1 контроллер типа L1 выполняет команду «Перечитать предыдущие поля чтения» (re-read previous read field). В ответ на указанную команду контроллер вырабатывает ответное сообщение, в котором поля чтения являются точными дубликатами полей чтения предыдущего ответа. Если предыдущей командой была команда записи, управления или не выполнялось никакой команды, то на команду «Перечитать» контроллер дает неопределенный ответ.

В системе с контроллером типа L1 существует возможность исполь-

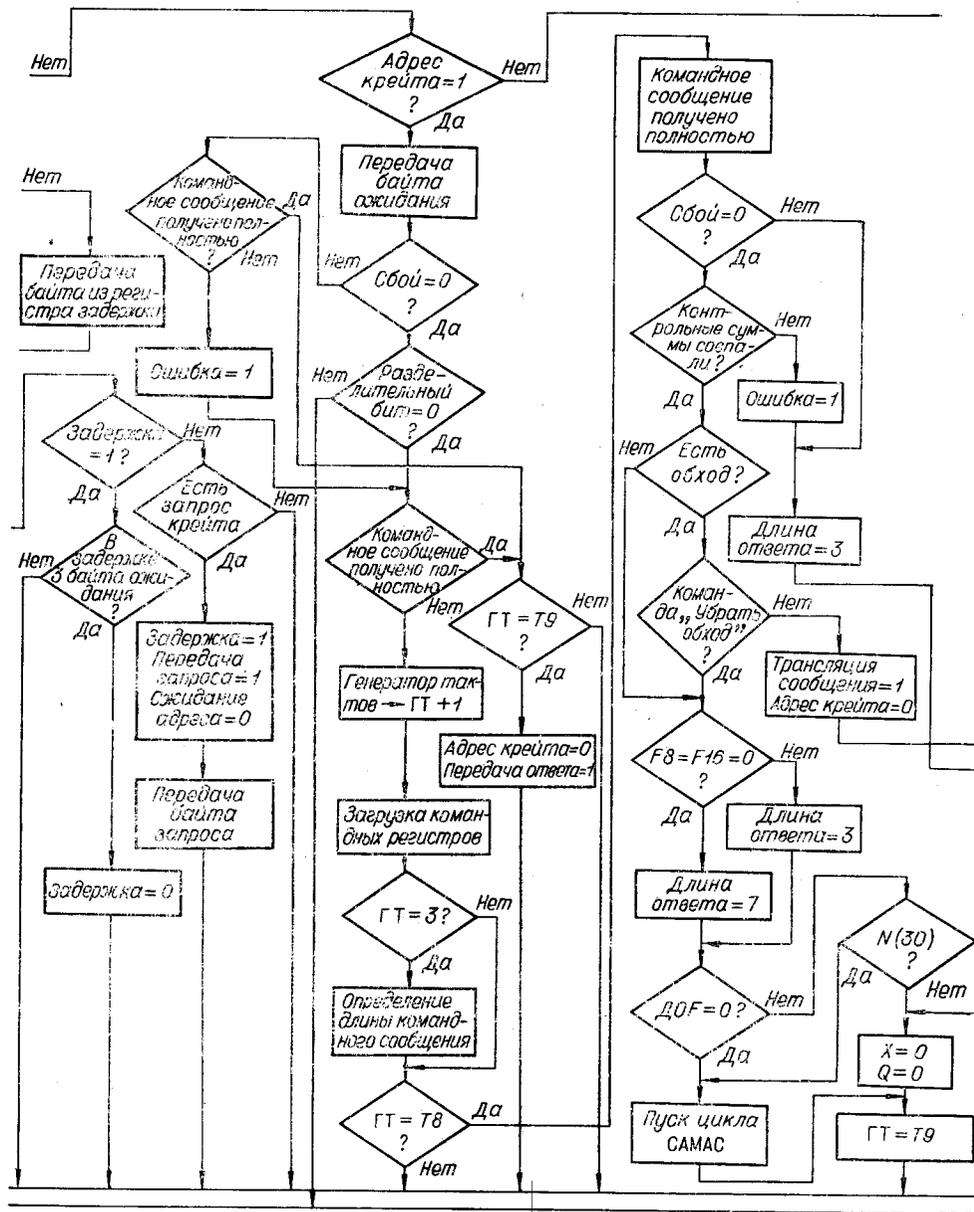


Рис. 5 (продолжение).

зования второго контроллера в крейте. Определена система синхронизации работы двух контроллеров, причем приоритетным считается контроллер типа L1. При исполнении команд дополнительного контроллера все управляющие сигналы должны «выставляться» на соответствующие шины непосредственно в нем, только кодированный номер позиции (N1÷N16) через разъемы на задних панелях передается в контроллер типа L1. Сигналы запросов от модулей могут при необходимости передаваться через те же разъемы от контроллера L1 к дополнительному контроллеру.

Таким образом, возможно совмещение автономной работы крейта по заданной программе с управлением от центральной системы.

На передней панели контроллера расположены: входной и выходной разъемы, переключатель режима «on/off line», переключатель режи-

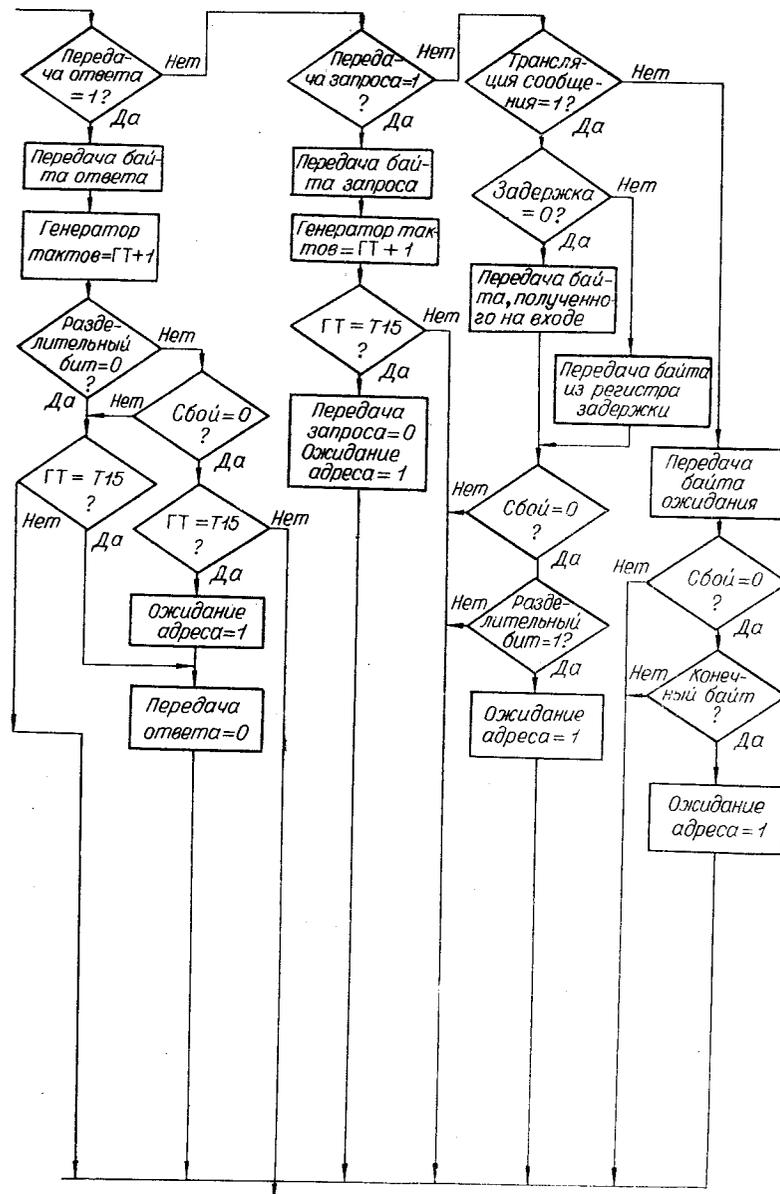


Рис. 5 (окончание).

ма работы «бит/байт», переключатель адреса крейта, кнопки ручного управления сигналами *Z* и *C*, индикатор номера крейта, индикатор режима "on line", индикатор состояния сигнала *I*, индикатор приема командного сообщения, индикатор передачи сообщения о запросе. Контроллер выполнен в виде модуля САМАС ширины 4 М.

#### ЛИТЕРАТУРА

1. EUR 4100 e, САМАС. A modular instrumentation system for data handling. Revised description and specification.— ESONE Committee, 1972.
2. EUR 4600 e, САМАС. Organization of multi-crate system. Specification of the branch highway and САМАС crate controller type A.— ESONE Committee, 1972.

3. И. Ф. Колпаков, Е. Хмелевски. Применение системы САМАС в лабораторных исследованиях, промышленности и медицине.— «Приборы и техника эксперимента», 1975, № 3.
4. Ю. Е. Нестерихин, А. Н. Гинзбург, Ю. Н. Золотухин, А. М. Искольдский, З. А. Лившиц, Ю. К. Постоевко. Организация систем автоматизации научных исследований (проблемы, методы, перспективы).— «Автометрия», 1974, № 4.
5. Материалы VII Всесоюзной школы по автоматизации научных исследований. Ленинград, Изд. ЛИЯФ, 1974.
6. САМАС. Serial system organization. A description.— ESONE /SH/ 01, December, 1973.
7. Addenda and errata to CAMAC serial system organization. A description.— ESONE /SH/ 03, November, 1974.
8. D. R. Machen. The CAMAC serial system description "for long line, multicrate applications".— "IEEE Trans. Nucl. Sci.", 1974, vol. NS—21, № 1.
9. H. Klessmann. Die Serielle Datenübertragung im CAMAC-System zur Dezentralen Datenerfassung und Prozess-Steuerung.— Lecture Notes in Computer Science. Vol. 12, 1974.

Поступила в редакцию 14 октября 1975 г.

УДК 681.327.12

**В. С. АВДЕЕВ, С. Т. ВАСЬКОВ, Г. М. МАМОНТОВ,  
Ю. В. ОБИДИН, А. К. ПОТАШНИКОВ, С. Е. ТКАЧ**

(Новосибирск)

### **«КАРАТ» — УСТРОЙСТВО ВЫВОДА ГРАФИЧЕСКОЙ И БУКВЕННО-ЦИФРОВОЙ ИНФОРМАЦИИ ИЗ ЭВМ НА МИКРОФИЛЬМ**

В настоящее время в промышленности и научно-исследовательских организациях в целях борьбы с так называемым «информационным взрывом» широко используются как ЭВМ для обработки информации, так и микрофильмирующие установки для ее регистрации. В отдельности ЭВМ и микрофильмирование не решают проблему переработки и хранения огромных массивов информации; только будучи связаны воедино, они превращаются в исключительно быстродействующую и эффективную систему, позволяющую успешно решать следующие задачи:

- а) быстрый вывод из ЭВМ алфавитно-цифровой и графической информации с регистрацией ее на микрофильм; одно устройство может заменить около десяти механических печатающих устройств и графоопстроителей;
- б) автоматизация разработки технической документации;
- в) изготовление с помощью ЭВМ научных и мультипликационных фильмов;
- г) создание архивной памяти; причем плотность записи информации на пленке микрофильма превышает в 20 раз плотность на магнитной ленте.

Структура и характеристики ЭВМ за последние десятилетия претерпели колоссальные изменения, однако оконечные устройства развивались не так быстро и в настоящее время стали «узким местом» вычислительных систем.

Первые эксперименты по выводу информации из ЭВМ на микрофильм были проведены в 1950 г. Однако разработанная тогда аппаратура не получила распространения. Созданные позднее фирмой "Stromberg Data Graphics" устройства начали применяться в различных областях.