

ляемая по формуле  $\left| \frac{\Delta I_{вх}}{I_{вх}} \right| = \left| \frac{1}{1 + K\beta} \right|$ , не превышает 0,1. Поскольку эта погрешность систематическая, ее влияние может быть ослаблено путем соответствующей коррекции коэффициента передачи устройства  $K_{о.с}$  (с замкнутой петлей обратной связи).

Основными погрешностями устройства сравнения являются: нестабильность коэффициента передачи  $dK_{о.с}/K_{о.с}$ , возникающая из-за нестабильности  $K$ , которая при 20% изменения величины  $K$  не превышает 2%; и дрейф нулевого уровня балансного каскада предварительного усилителя ( $T_4$ ,  $T_6$ ), составляющий  $\pm 3$  мВ  $\pm 0,2$  мВ/град.

Существенное влияние обратная связь оказывает на качество переходного процесса. Уменьшая величину эквивалентной постоянной времени каскада предварительного усиления, она способствует повышению быстродействия.

Количество пороговых элементов в таком устройстве сравнения ограничивается в основном предельно допустимым значением обратного напряжения  $U_{э,б}$  для транзисторов дифференциальных каскадов ( $T_1 - T_{32}$ ), поскольку максимальное напряжение запираения этих транзисторов увеличивается пропорционально при увеличении числа дифференциальных каскадов. Однако, как показывают расчеты, может быть построено устройство сравнения с 32 порогами. По приведенной принципиальной схеме построено несколько макетов устройства сравнения, один из которых используется в быстродействующем АЦП следящего типа, описанном в [2]. Другой предназначен для работы в составе АЦП последовательно-параллельного действия.

Разработанное многопороговое устройство сравнения обладает следующими техническими характеристиками: число порогов 16; величина кванта на входе устройства 300 мкА (может быть уменьшена до 50 мкА при увеличении сопротивления делителей  $R_{17}$ ,  $R_{18}$  и  $R_{21}$ ,  $R_{22}$ ); время срабатывания не более 50 нс; величина выходного тока каждого порогового элемента 1,8 мА, что позволяет при соответствующем выборе резисторов нагрузки получить перепад напряжения, достаточный для запуска как микросхем на переключателях тока, так и микросхем ДТЛ и ТТЛ; допустимый уход пороговых уровней не более четверти кванта в диапазоне температур  $+15 - 70^\circ$  С. Эти параметры достигаются без подбора элементов.

#### ЛИТЕРАТУРА

1. Шиндлер. Использование новейших полупроводниковых схем в сверхбыстродействующем цифровом СВЧ-преобразователе. — Электроника, 1963, № 35.
2. А. Н. Касперович, Ю. В. Шалагинов. Об одном принципе построения быстродействующей системы аналого-цифрового преобразователя с адаптивной дискретизацией. — Автометрия, 1972, № 2.

Поступило в редакцию 13 октября 1972 г.

УДК 681.142.622

В. Г. ИВКИН, И. В. МОЗИН, Е. Е. ТРИФОНОВ  
(Ленинград)

#### О МЕТОДЕ КОМПЕНСАЦИИ ПОГРЕШНОСТИ НЕЛИНЕЙНОСТИ ИНТЕГРИРУЮЩИХ ПРЕОБРАЗОВАТЕЛЕЙ

В физических экспериментах возникает необходимость преобразования в код вольт-секундной площади импульсов, длительность которых  $T_1$  заранее не определена. Для этой цели удобен метод двухтактного интегрирования, применяемый в аналого-цифровых преобразователях. Если в первом такте интегрировать исследуемый импульс в течение его длительности  $T_1$ , то время интегрирования эталонного напряжения будет однозначно определять вольт-секундную площадь импульса

$$T_2 = \frac{1}{U_э} \int_0^{T_1} U_x dt = \frac{U_x T_1}{U_э}. \quad (1)$$

Здесь амплитуда импульса  $U_x$  принята величиной постоянной.

В ряде работ [1—5] анализируются погрешности указанного метода преобразования. При этом утверждается, что если  $U_э = U_x$ , то погрешность нелинейности полностью

компенсируется. Данный вывод получен без учета начальных условий интегрирования во втором такте. Однако, как будет показано ниже, эти начальные условия нельзя игнорировать.

Ниже приведен анализ погрешности нелинейности с учетом начальных условий. Для простоты изложения не учитываются другие факторы, влияющие на точность преобразования, так как они подробно исследованы в [1-5].

На рис. 1 представлен интегратор напряжения (а) с его эквивалентной схемой (б) ( $U_0$  — напряжение на входе усилителя). Уравнение, определяющее заряд на конденсаторе, в операторной форме имеет вид

$$Q(p) = \frac{U_{вх}(k+1)C + RC(k+1)q(0)p}{p[RC(k+1)p + 1]}. \quad (2)$$

Изображению (2) соответствует оригинал

$$q(t) = U_{вх}(k+1)C \left(1 - e^{-\frac{t}{\tau_0}}\right) + q(0)e^{-\frac{t}{\tau_0}}. \quad (3)$$

Здесь  $\tau_0 = RC(k+1)$ . При условии  $q(0) = 0$ ,  $U_{вх} = -U_x$  и  $t = T_1$  из (3) определяется заряд на конденсаторе в конце первого такта:

$$q_1 = -U_x(k+1)C \left(1 - e^{-\frac{T_1}{\tau_0}}\right). \quad (4)$$

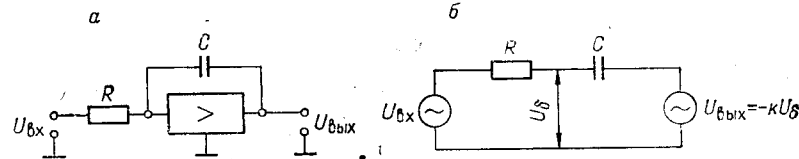


Рис. 1.

Во втором такте интегрирования процесс описывается тем же уравнением (3), но при начальном условии  $q(0) = q_1$  и  $U_{вх} = U_0$ . В конце второго такта  $t = T_2$  заряд на конденсаторе равен нулю:

$$q_2 = U_0(k+1)C \left(1 - e^{-\frac{T_2}{\tau_0}}\right) + q_1 e^{-\frac{T_2}{\tau_0}} = 0.$$

Отсюда с учетом (4) определяется время второго такта:

$$T_2 = \tau_0 \ln \left[1 + \frac{U_x}{U_0} \left(1 - e^{-\frac{T_1}{\tau_0}}\right)\right]. \quad (5)$$

При условии

$$\frac{T_1}{2\tau_0} \ll 1 \quad \text{и} \quad \frac{T_1}{2\tau_0} \frac{U_x}{U_0} \ll 1$$

путем разложения функциональных зависимостей в ряд и использования двух его членов выражение (5) преобразуется так:

$$T_2 = \frac{T_1 U_x}{U_0} \left[1 - \frac{T_1}{2\tau_0} \left(1 + \frac{U_x}{U_0}\right)\right]. \quad (6)$$

Как следует из сравнения выражения (6) с выражением для  $T_2$  при идеальном интегрировании (1), относительная погрешность нелинейности двухтактного преобразователя равна сумме двух величин

$$\delta_n = \delta_1 + \delta_2, \quad (7)$$

где  $\delta_1 = T_1/2\tau_0$  — погрешность первого такта;  $\delta_2 = \frac{U_x T_1}{2\tau_0 U_0} \approx \frac{1}{2(k+1)} \frac{U_{сн}}{U_0}$  — погрешность второго такта ( $U_{сн}$  — напряжение на конденсаторе к началу второго такта).

Физически полученный результат можно объяснить следующим образом. В первом такте интегрирования ток заряда конденсатора уменьшается во времени, так как возникающее на обкладках конденсатора напряжение действует встречно входному напряжению. Следовательно, погрешность в первом такте интегрирования приводит к умень-

шению выходного напряжения интегратора относительно идеального значения и соответственно к уменьшению  $T_2$ . Во втором такте интегрирования напряжение на обкладках конденсатора и входное напряжение действуют согласно, поэтому процесс разряда конденсатора происходит быстрее по сравнению с идеальным процессом, что также приводит к уменьшению  $T_2$ . Таким образом, погрешности суммируются.

Ввиду того, что погрешность в результате второго такта не компенсируется, а, наоборот, возрастает, расчет указанной погрешности необходимо производить, согласно выводам проведенного анализа.

При больших временах интегрирования (порядка 5—10 с), кроме известного способа уменьшения погрешности за счет увеличения  $\tau_0$ , можно рекомендовать следующее.

1. Если время  $T_1$  заранее неизвестно, то погрешность  $\delta_1$  можно компенсировать с помощью устройства, приведенного на рис. 2. Устройство предназначено для генерирования компенсационного напряжения  $U_k$ , пропорционального времени  $T_1$ . Схема работает следующим образом. С помощью вентиля В и счетчика импульсов Сч интервал времени  $T_1$  преобразуется в число  $N_1$ . Цифро-аналоговый преобразователь, имеющий коэффициент преобразования  $m = U_0/2f_1\tau_0$ , вырабатывает к началу второго такта напряжение  $U_k = mN_1 = T_1 U_0/2\tau_0$ . Во втором такте напряжение  $U_k$ , имеющее полярность, противоположную полярности  $U_0$ , суммируется в устройстве с напряжением  $U_0$ :

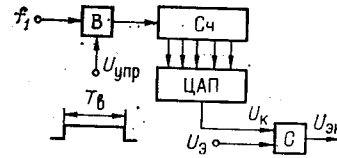


Рис. 2.

$$U_{эк} = U_0 \left(1 - \frac{T_1}{2\tau_0}\right).$$

Напряжение  $U_{эк}$  интегрируется во втором такте. В этом случае время интегрирования во втором такте определяется в соответствии с (6) следующим соотношением:

$$T_{2к} = \frac{U_x T_1}{U_0} \left(1 - \frac{T_1}{2\tau_0} \frac{U_x}{U_{эк}}\right).$$

Таким образом, погрешность нелинейности определится лишь погрешностью  $\delta_2$ .

2. Для уменьшения погрешности  $\delta_2$ , как видно из (7), необходимо увеличивать напряжение  $U_0$ . При этом следует учитывать, что с увеличением  $U_0$  уменьшается время  $T_2$  и возрастает относительная погрешность ( $\sigma_T$ ) за счет погрешности измерения  $T_2$ .

Выбор  $U_0$  должен производиться из условия  $\sigma_2 = \sigma_T$ . Погрешность  $\sigma_2$  можно уменьшить и без увеличения  $\sigma_T$ , если учесть физическую сущность возникновения первой. Погрешность  $\sigma_2$  определяется отношением напряжения на конденсаторе интегратора к напряжению  $U_0$ . По мере разряда конденсатора во втором такте интегрирования это отношение уменьшается. Следовательно, с целью увеличения  $T_2$  в определенные моменты второго такта можно уменьшать величину  $U_0$ , сохраняя первоначальное отношение напряжений, определяющее  $\sigma_2$ .

Такой путь увеличения точности интегрирующих преобразователей уже осуществлен. Это следует из описания работы грубо-точного аналого-цифрового преобразователя, обладающего высокими метрологическими характеристиками [6].

В преобразователях для измерения напряжений величина  $T_1$  задается постоянной, поэтому погрешность  $\sigma_1$  в таких преобразователях — величина постоянная и компенсируется при калибровке.

## Выводы

Погрешность нелинейности двухтактного преобразователя зависит от начальных условий и равна сумме погрешностей нелинейности за время первого и второго тактов интегрирования.

В преобразователях вольт-секундной площади, имеющих большое и непостоянное время первого такта интегрирования, погрешность нелинейности можно уменьшить путем рационального выбора опорного напряжения  $U_0$  и путем его коррекции на величину, пропорциональную времени первого такта интегрирования.

## ЛИТЕРАТУРА

1. С. Ф. Малеханова, В. Е. Наконечный. Расчет погрешности интегрирующего цифрового вольтметра с двухтактным преобразованием.— *Автоматрия*, 1967, № 2.
2. В. П. Тарасов. Исследование одного метода преобразования напряжения в код.— *Измерительная техника*, 1969, № 12.
3. В. С. Алексеев, В. А. Прянишников. Приборы для измерения малых напряжений и токов. М., «Энергия», 1971.
4. D. Wheable. Optimization of the Dual Ramp Voltmeter.— *Radio and Elektron. Eng.*, 1970, v. 40, № 2.

5. В. Д. Мохнанов, Н. Т. Милохин. Устройства частотного и время-импульсно-го преобразования. М., «Энергия», 1970.
6. Э. И. Гитис, В. П. Тарасов. Исследование грубо-точных интегрирующих преобразователей.— Автометрия, 1970, № 2.

Поступило в редакцию 4 мая 1972 г.

УДК 621.317.725

А. Н. КАСПЕРОВИЧ, В. И. СОЛОНЕНКО

(Новосибирск)

### БУФЕРНОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО ДЛЯ СИСТЕМЫ СБОРА ДАННЫХ

В создаваемых в настоящее время системах сбора и обработки данных с помощью ЭВМ цифровые результаты, полученные с помощью аналого-цифрового преобразователя (АЦП), либо непосредственно записываются в память ЭВМ, либо предварительно записываются на магнитную ленту. В случае построения быстродействующих систем сбора данных, когда быстродействие АЦП может достигать  $10^6$  преобразований в секунду, регистрация данных в памяти ЭВМ или цифровом магнитофоне сильно усложнена. Кроме того, часто бывает нецелесообразно сразу вводить данные в ЭВМ и затрачивать на это машинное время, поскольку желательна предварительная оценка получаемых данных, которая позволяет сделать необходимые изменения в условиях проведения эксперимента и заносить в ЭВМ только некоторые окончательные результаты. В таких случаях желательно использовать буферное запоминающее устройство (ЗУ) сравнительно малой, но достаточной для регистрируемого процесса емкости, которое может воспринимать информацию с максимально возможной скоростью, хранить ее достаточно долгое время, позволять выводить записанную информацию на монитор и вводить информацию в ЭВМ со скоростью, нормальной для ЭВМ. Помимо перечисленных выше необходимых режимов, желателен еще режим перезаписи из ЭВМ в ЗУ для того, чтобы иметь возможность выводить на монитор данные вычислений и не затрачивать машинного времени для визуализации результатов этих вычислений.

Такое буферное ЗУ можно создать на основе использования микроэлектронных триггеров\*, однако стоимость и объем такого устройства будут относительно высокими. Кроме того, особенностью ЗУ, решающего перечисленные выше задачи, является то, что здесь не нужен произвольный доступ к информации и тем самым не нужна система адресации, что позволяет существенно упростить устройство.

В данной работе описывается ЗУ, в основу которого положены динамические элементы памяти. Производится выбор элементов такой памяти, рассматривается блок-схема устройства и его наиболее интересные узлы. Особое внимание уделено вопросам стыковки ЗУ с ЭВМ.

По-видимому, одним из наиболее подходящих элементов для ЗУ подобного типа является регистр сдвига на МОП-структурах, где степень интеграции гораздо выше, чем в микросхемах на биполярных транзисторах. В настоящее время регистры сдвига выполняются в двух вариантах: как динамические регистры и как квазистатические. В динамических регистрах сдвига достигнута наибольшая степень интеграции, но они нуждаются в периодической регенерации информации, квазистатические могут хранить информацию неограниченно долго (до снятия напряжения питания), что позволяет упростить устройство управления. Однако степень интеграции в них значительно ниже (21 разряд в одном корпусе ТО-5 по сравнению с 90 разрядами для динамического регистра). Указанные выше соображения и предопределили выбор динамических регистров сдвига в качестве элементов описываемого ЗУ.

Остановимся на принципе работы динамического регистра сдвига. Эквивалентная схема одного разряда регистра изображена на рис. 1.  $C_1$  и  $C_2$  — емкости, на которых производится запоминание сигналов;  $K_1$  и  $K_2$  — ключи. Когда замкнут ключ  $K_1$ , на емкости  $C_1$  запоминается входной сигнал; в это время на выход поступает сигнал с емкости  $C_2$ . Затем ключ  $K_1$  размыкается, и после паузы, в течение которой разомкнуты оба ключа, замыкается ключ  $K_2$ . В это время выходной сигнал соответствует сигналу на  $C_1$ . Показанная на рис. 1 ячейка повторяется 90 раз в регистре, причем выход одной ячейки подключается к входу следующей. Наружу из микросхемы выводится только вход

\* В. М. Белов, В. А. Буровцев, В. П. Зинченко, И. Ф. Клисторин, А. Е. Подзин. Быстродействующее ОЗУ на интегральных микросхемах.— Конференция по автоматизации научных исследований на основе применения ЭЦВМ. Тезисы. Новосибирск, 1972.