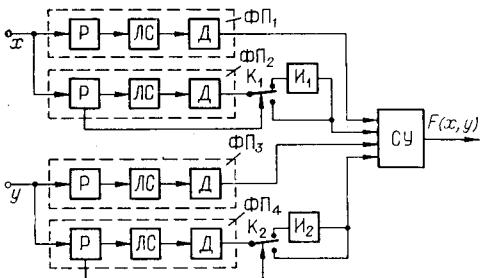


ний $W_1(x_i)$ и $W_1(y_j)$. Функции Уолша $W_1(x_i)$ и $W_1(y_j)$ в каждой из частей разбиения таблицы значений $F(x, y)$ имеют вполне определенную комбинацию знаков, а так как количество участков разбиения равно 2^{2p} , то для управления ключами K_1 и K_2 используются триггеры регистра Р. На выходе СУ напряжение соответствует значению функции $F(x, y)$.

Если требуется воспроизводить функцию более точно, можно таблицу значений $F(x, y)$ разбить на большее число частей, что приведет к увеличению числа членов ряда (1) и соответственно к увеличению числа ФП, реализующих составляющие функции $f_k(x_i)$ и $\varphi_k(y_j)$. В случае, когда составляющие функции имеют резкие перепады и точность их приближения восемью членами разложения недостаточна, необходимо увеличить число членов разложения.

Предложенный способ построения ЦАФП позволяет достичь практически необходимой точности воспроизведения функций за счет гибкоговарирования как количеством одновходовых ФП, так и точностью воспроизведения ими составляющих функций. Это делает устройство универсальным и применимым в различных измерительных системах для воспроизведения широкого класса функций двух переменных.

Важной особенностью данного способа построения ЦАФП является то, что время преобразования функции двух переменных не превосходит времени преобразования в одном ФП при воспроизведении составляющей функции. Это происходит за счет параллельного поступления кодов независимых переменных x и y на вход четырех ФП. При увеличении числа независимых переменных увеличивается число одновходовых ФП, однако это не влияет на быстродействие всего устройства.



ЛИТЕРАТУРА

1. В. Б. Смолов. Вычислительные преобразователи с цифровыми управляемыми сопротивлениями. М.—Л., Госэнергоиздат, 1961.
2. Г. В. Горбунов, Э. С. Москалев. Применение полиномов Радемахера—Уолша в задачах аппроксимации функций нескольких переменных.—Кибернетика (Киев), 1971, № 3.
3. И. И. Коршевер, В. Б. Смолов, П. Е. Твердохлеб, В. С. Фомичев. Об одной возможности построения цифро-аналоговых функциональных преобразователей.—Автометрия, 1966, № 2.

Поступило в редакцию 17 февраля 1972 г.

УДК 621.317.7.185.4

А. Н. КАСПЕРОВИЧ, Ю. В. ШАЛАГИНОВ
(Новосибирск)

БЫСТРОДЕЙСТВУЮЩЕЕ МНОГОПОРОГОВОЕ УСТРОЙСТВО СРАВНЕНИЯ

При построении аналого-цифровых преобразователей (АЦП), работающих по принципу считывания или последовательно-параллельного действия, возникает задача создания устройства сравнения, позволяющего за один прием произвести оценку измеряемой величины сразу по нескольким пороговым уровням. Определенный интерес представляет построение многопорогового устройства сравнения для АЦП, в котором входная величина представлена в виде тока. В таких АЦП используется метод уравновешивания по току, который позволяет получить более высокое быстродействие, чем метод уравновешивания по напряжению.

Подобное устройство сравнения, используемое в составе сверхбыстродействующего АЦП, описано в [1]. В этом устройстве входной ток с помощью схем развязки разветвляется на три пороговых элемента с различными порогами срабатывания. Увеличение числа пороговых элементов в таком устройстве сравнения привело бы к уменьшению величин токов, приходящихся на каждый пороговый элемент, что, в свою очередь, потреб-

бовало бы либо повышения чувствительности пороговых элементов, либо увеличения тока на входе схемы развязки. Повышение чувствительности, как правило, связано с увеличением оборудования и, кроме того, ведет к снижению помехоустойчивости пороговых элементов, а увеличение входного тока ограничивается допустимой мощностью рассеивания полупроводниковых приборов, к тому же возникают дополнительные погрешности из-за саморазогрева элементов. Все это приводит к тому, что построение многопорогового устройства сравнения по такой схеме для числа пороговых элементов более восьми становится затруднительным.

В настоящем сообщении описывается многопороговое устройство сравнения, в котором благодаря использованию многоканальной обратной связи необходимые быстродействие и точность достигаются без увеличения объема оборудования. В основу работы этого устройства сравнения положен принцип компенсации воздействия входного тока токами в цепях обратных связей.

Основными узлами многопорогового устройства сравнения, принципиальная схема которого приведена на рис. 1, являются предварительный балансный усилитель (Y) и подключенные к его выходам два ряда дифференциальных каскадов $T_1 - T_{16}$ и $T_{17} - T_{32}$, коллекторные выводы левых плеч которых (транзисторов $T_1 - T_8$ и $T_{17} - T_{24}$) объединяются в каждом ряду и подключаются к входным делителям R_{17}, R_{18} и R_{21}, R_{22} соответственно, создавая цепи отрицательных обратных связей.

Предварительный усилитель предназначен для усиления напряжения разбаланса на его входах, создаваемого воздействием входного тока на делитель R_{17}, R_{18} , и для управления компенсационными токами в цепях обратной связи путем воздействия на входы дифференциальных каскадов.

Дифференциальные каскады одновременно выполняют роль пороговых и ключевых элементов (переключателей тока) и служат для подключения весовых компенсационных токов к цепям обратной связи. Токи ключевых элементов определяют уровни квантования или пороги, при которых сравнивающее устройство переходит в другое состояние. Эти токи задаются путем установки равных значений токов в эмиттерных цепях дифференциальных каскадов (при квантовании с переменным шагом веса этих токов будут различными).

Токи ключевых элементов по своей величине в несколько раз превосходят величину токового кванта на входе предварительного усилителя, поэтому применяемые резисторы R_{17}, R_{18} и R_{21}, R_{22} как раз служат в качестве делителей токов обратных связей с тем, чтобы воздействие каждого из этих токов на входе усилителя соответствовало воздействию входного тока величиной в один квант.

Для того чтобы при возрастании потенциала на входе ключевых элементов в точке A (B) эти элементы поочередно подключали к цепи обратной связи токи своих эмиттерных цепей, образуя возрастающую величину компенсационного тока в цепи обратной связи, а при обратном изменении — спадающую величину тока в этой цепи, на базы правых плеч ключевых элементов (транзисторы $T_9 - T_{16}$ и $T_{25} - T_{32}$) с помощью делителя $R_9 - R_{16}$ ($R_{33} - R_{40}$) заданы смещения, устанавливающие их пороги срабатывания. Напряжение на базе транзистора T_{16} (T_{32}) задается равным 3,6 В, а на базе транзистора T_9 (T_{25}) — 5 В с постоянным шагом смещения между базами соседних транзисторов в 0,2 В.

Необходимо заметить, что эти пороги устанавливают только очередность включения или выключения ключевых элементов, а не определяют числа ключевых элементов, меняющих свое состояние при подаче на вход устройства сравнения измеряемого тока. Число ключевых элементов, изменивших свое состояние, определяется компенсационным воздействием тока в цепи обратной связи.

Коллекторные выводы правых плеч дифференциальных каскадов (транзисторов $T_9 - T_{16}$ и $T_{25} - T_{32}$) служат в качестве выходов сравнивающего устройства, на которых образуется выходной унитарный код.

На рис. 2 приведена принципиальная схема предварительного усилителя. Этот усилитель состоит из каскодного балансного каскада $T_3 - T_6$ и эмиттерных повторителей T_1, T_2 и T_7, T_8 . Для качественной передачи фронтов как положительного, так и отрицательного перепадов напряжения при работе на емкостную нагрузку, которой являются объединенные входы дифференциальных каскадов, эмиттерные повторители T_1, T_2 и T_7, T_8 выполнены на транзисторах с разной проводимостью. Усилитель содержит диодные ограничители на диодах $D_2 - D_5$, служащие для защиты каскада предварительного усиления от перегрузок. Кроме того, в усилителе имеется цепь коррекции C_6K_{12} , устраняющая самовозбуждение в устройстве сравнения при замкнутых цепях обратных связей.

В исходном состоянии при отсутствии входного тока потенциалы точек A и B установлены равными 3,4 В, так что все транзисторы в рядах $T_1 - T_8$ и $T_{17} - T_{24}$ открыты. Поскольку токи транзисторов $T_1 - T_8$ и $T_{17} - T_{24}$ действуют на разные плечи предварительного усилителя, то разность напряжения, прикладываемая к входу, равна нулю и устройство сравнения находится в сбалансированном состоянии.

Если на вход устройства сравнения подается входной ток отрицательной полярности, баланс устройства нарушается. В точке A на выходе предварительного усилителя потенциал понижается, что вызывает запирание некоторого числа транзисторов в ряду $T_1 - T_8$. При этом в цепи обратной связи суммарное значение коллекторных токов транзисторов уменьшается. Это приведет к тому, что потенциал точки подключения цепи

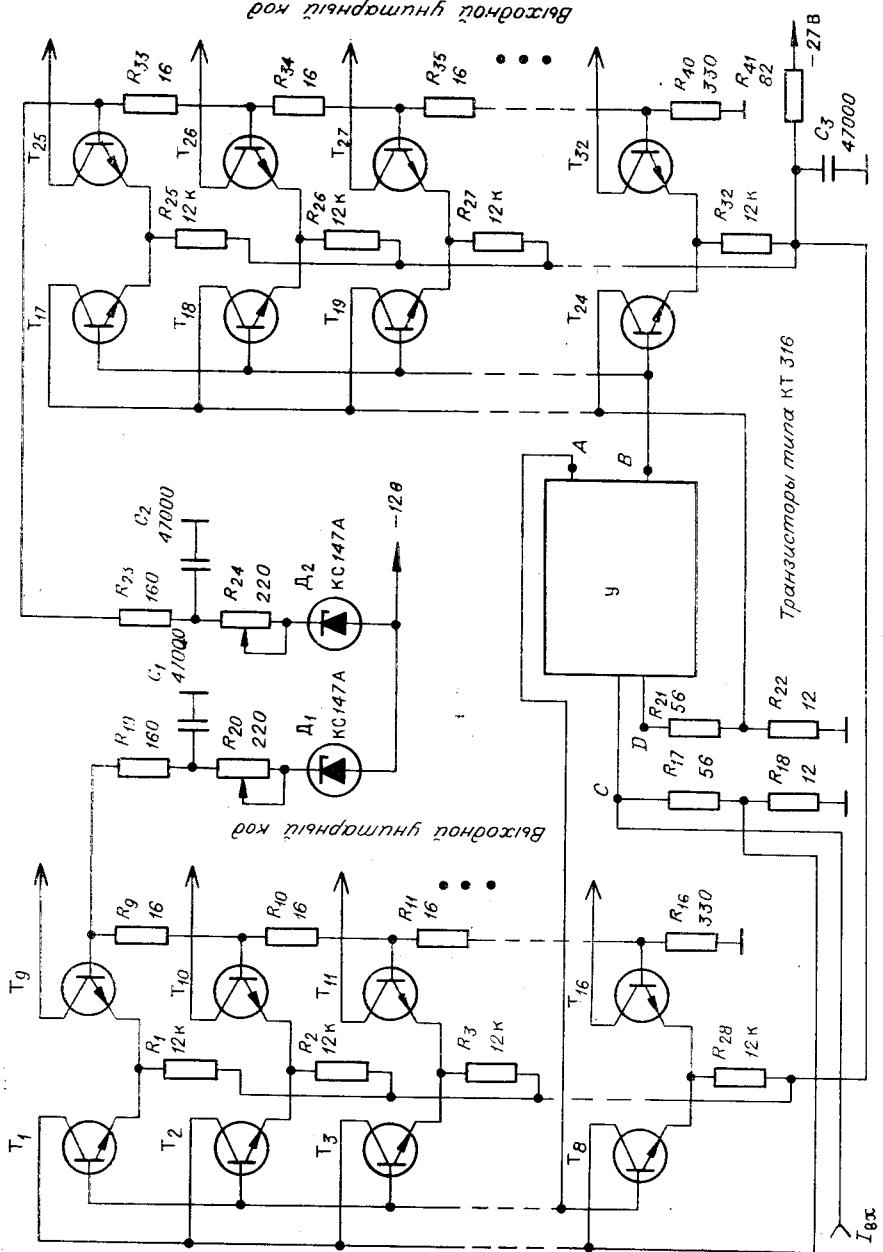


Рис. 1.

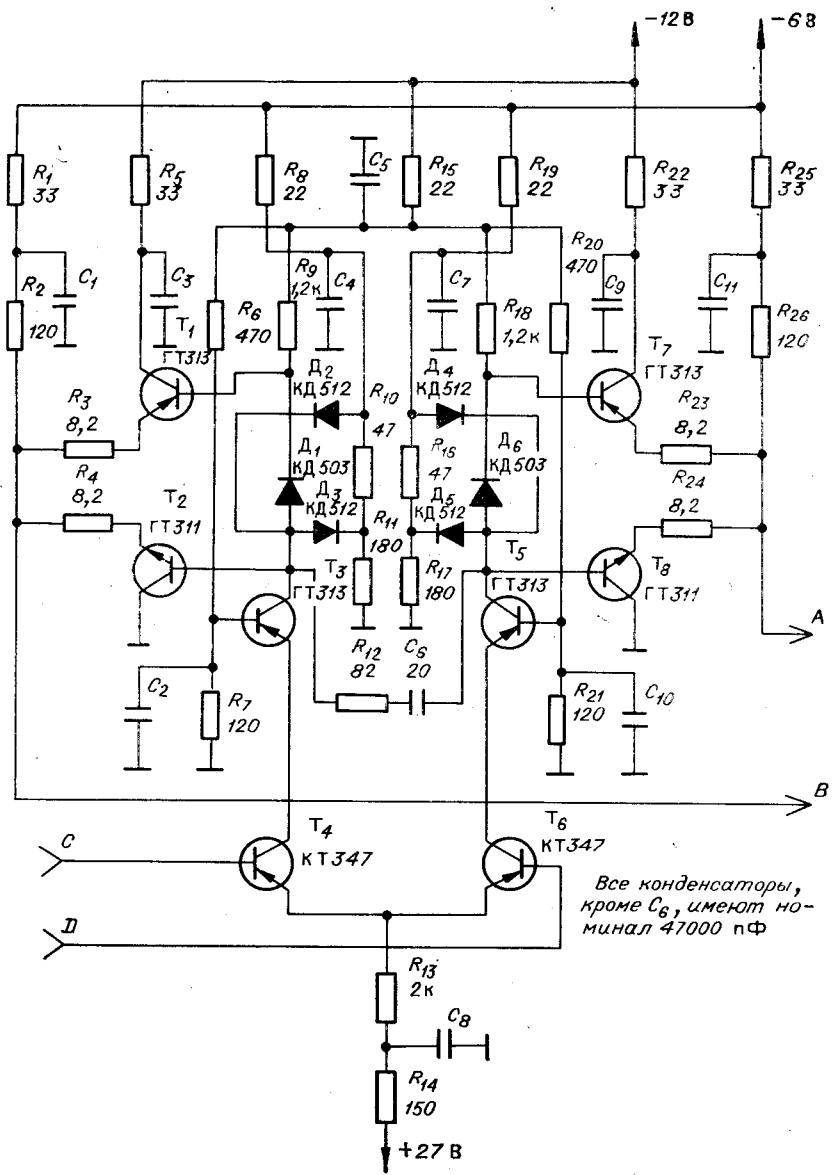


Рис. 2.

обратной связи повышается, чем обеспечивается компенсация входного воздействия. Число закрывшихся транзисторов при этом будет соответствовать величине входного тока. Транзисторы ряда $T_9 - T_{16}$, которые образуют с закрывшимися транзисторами дифференциальные пары, откроются. Число открывшихся транзисторов в ряду $T_9 - T_{16}$ и определяет величину входного тока.

В том случае, если на вход устройства сравнения подается ток положительной полярности, компенсация его действия осуществляется по другой цепи обратной связи, подключенной к делителю R_{21}, R_{22} . При этом уменьшение компенсационного тока приведет к возрастанию потенциала на этом делителе, и действующая на входы усилителя разность потенциалов будет скомпенсирована. Выходной унитарный код, соответствующий положительному входному току, образуется на коллекторных выводах транзисторов $T_{25} - T_{32}$.

Поскольку многопороговое устройство сравнения с обратной связью представляет собой статическую систему, ее точность в большей степени зависит от коэффициента усиления в разомкнутом состоянии K и коэффициента обратной связи β . Эти величины для настоящего устройства составляют $K \geq 60$, $\beta = 1/6$. Погрешность статизма, опреде-

ляемая по формуле $\left| \frac{\Delta I_{\text{вх}}}{I_{\text{вх}}} \right| = \left| \frac{1}{1 + K\beta} \right|$, не превышает 0,1. Поскольку эта погрешность систематическая, ее влияние может быть ослаблено путем соответствующей коррекции коэффициента передачи устройства $K_{o,c}$ (с замкнутой петлей обратной связи).

Основными погрешностями устройства сравнения являются: нестабильность коэффициента передачи $dK_{o,c}/K_{o,c}$, возникающая из-за нестабильности K , которая при 20% изменения величины K не превышает 2%; и дрейф нулевого уровня балансного каскада предварительного усилителя (T_4, T_6), составляющий $\pm 3 \text{ мВ} \pm 0,2 \text{ мВ/град}$.

Существенное влияние обратная связь оказывает на качество переходного процесса. Уменьшая величину эквивалентной постоянной времени каскада предварительного усиления, она способствует повышению быстродействия.

Количество пороговых элементов в таком устройстве сравнения ограничивается в основном предельно допустимым значением обратного напряжения $U_{\text{з.б}}$ для транзисторов дифференциальных каскадов ($T_1 - T_{32}$), поскольку максимальное напряжение запирания этих транзисторов увеличивается пропорционально при увеличении числа дифференциальных каскадов. Однако, как показывают расчеты, может быть построено устройство сравнения с 32 порогами. По приведенной принципиальной схеме построено несколько макетов устройства сравнения, один из которых используется в быстродействующем АЦП следящего типа, описанном в [2]. Другой предназначен для работы в составе АЦП последовательно-параллельного действия.

Разработанное многопороговое устройство сравнения обладает следующими техническими характеристиками: число порогов 16; величина кванта на входе устройства 300 мкА (может быть уменьшена до 50 мкА при увеличении сопротивления делителей R_{17}, R_{18} и R_{21}, R_{22}); время срабатывания не более 50 нс; величина выходного тока каждого порогового элемента 1,8 мА, что позволяет при соответствующем выборе резисторов нагрузки получить перепад напряжения, достаточный для запуска как микросхем на переключателях тока, так и микросхем ДТЛ и ТТЛ; допустимый уход пороговых уровней не более четверти кванта в диапазоне температур $+15 - 70^\circ \text{C}$. Эти параметры достигаются без подбора элементов.

ЛИТЕРАТУРА

1. Шидлер. Использование новейших полупроводниковых схем в сверхбыстродействующем цифровом СВЧ-преобразователе.—Электроника, 1963, № 35.
2. А. Н. Касперович, Ю. В. Шагалинов. Об одном принципе построения быстродействующей системы аналого-цифрового преобразователя с аддитивной дискретизацией.—Автометрия, 1972, № 2.

Поступило в редакцию 13 октября 1972 г.

УДК 681.142.622

В. Г. ИВКИН, И. В. МОЗИН, Е. Е. ТРИФОНОВ
(Ленинград)

О МЕТОДЕ КОМПЕНСАЦИИ ПОГРЕШНОСТИ НЕЛИНЕЙНОСТИ ИНТЕГРИРУЮЩИХ ПРЕОБРАЗОВАТЕЛЕЙ

В физических экспериментах возникает необходимость преобразования в код вольт-секундной площади импульсов, длительность которых T_1 заранее не определена. Для этой цели удобен метод двухтактного интегрирования, применяемый в аналого-цифровых преобразователях. Если в первом такте интегрировать исследуемый импульс в течение его длительности T_1 , то время интегрирования эталонного напряжения будет однозначно определять вольт-секундную площадь импульса

$$T_2 = \frac{1}{U_x} \int_0^{T_1} U_x dt = \frac{U_x T_1}{U_x}. \quad (1)$$

Здесь амплитуда импульса U_x принята величиной постоянной.

В ряде работ [1—5] анализируются погрешности указанного метода преобразования. При этом утверждается, что если $U_0 = U_x$, то погрешность нелинейности полностью