

УДК 621.142.681

В. Н. ВЬЮХИН

(НОВОСИБИРСК)

АНАЛИЗ СТАТИЧЕСКИХ
И ДИНАМИЧЕСКИХ ХАРАКТЕРИСТИК
ЦИФРО-АНАЛОГОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ
С СУММИРОВАНИЕМ ВЗВЕШЕННЫХ ТОКОВ*

Цифро-аналоговые преобразователи с суммированием токов (ЦАПТ), под которыми мы в дальнейшем будем понимать ЦАП с формированием выходного сигнала путем суммирования постоянных разрядных токов, находят широкое применение как в составе аналого-цифровых преобразователей (АЦП), так и самостоятельно для преобразования кода в аналоговый сигнал. ЦАПТ имеют более высокое предельное быстродействие по сравнению с цифро-аналоговыми преобразователями с суммированием напряжений (ЦАПН). Это обусловлено использованием в ЦАПТ диодных или транзисторных переключателей тока, обладающих меньшей инерционностью по сравнению с насыщенными переключателями напряжения, обычно используемыми в ЦАПН.

ЦАП с суммированием взвешенных токов (ЦАПТр) имеют простую схему (рис. 1), содержащую резисторы, диоды и источник питания. Однако установка диодов в цепь формирования разрядных токов с относительно невысоким внутренним сопротивлением может

вызвать значительную погрешность. Погрешность, вносимая диодами, может быть уменьшена путем повышения напряжения питания E_0 [1], что, однако, ведет к увеличению мощности, рассеиваемой образцовыми резисторами, и затрудняет построение стабилизатора E_0 . Статические и динамические характеристики подобного ЦАПТр частично рассмотрены в [1, 2].

Целью настоящей работы является анализ составляющей статической погрешности ЦАПТр, вызываемой температурным дрейфом параметров диодных ключей при использовании выбранного способа термо-

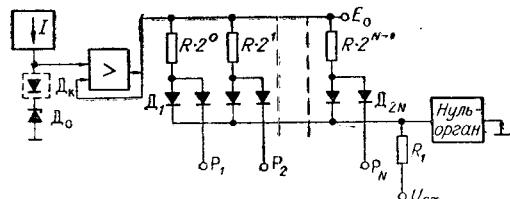


Рис. 1.

* Материал доложен на Всесоюзной конференции по автоматизации научных исследований на основе применения ЭЦВМ в сентябре 1970 г. в г. Новосибирске.

компенсации дрейфа диодов, и составляющих, ограничивающих быстродействие ЦАПТр.

Заметим, что в статье будут рассматриваться лишь ЦАПТр, предназначенные для работы в составе АЦП. При использовании схем рис. 1, 2 для преобразования кода в напряжение нуль-орган (НО) необходимо заменить инвертирующим усилителем постоянного тока с

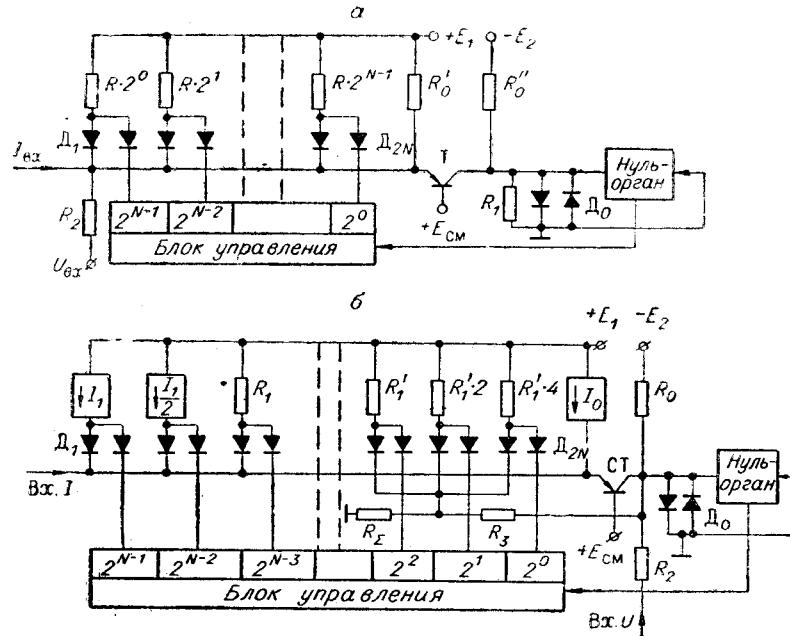


Рис. 2.

глубокой отрицательной обратной связью по току [1]. Относительная статическая погрешность ЦАПТр δI по схеме рис. 1 может быть записана так:

$$\delta I = \sqrt{(\delta E_0)^2 + (\delta R_0)^2 + \delta_{HO}^2 + \delta_d^2}, \quad (1)$$

где δE_0 и δR_0 — погрешности напряжения питания E_0 и разрядных резисторов, подробно рассмотренные в [1]; $\delta_{HO} = \frac{\Delta U_{HO}}{E_0}$ — погрешность, вызываемая дрейфом нуль-органа по напряжению ΔU_{HO} . Наибольший интерес представляет анализ погрешности δ_d , вызываемой диодными ключами, которая определяется как

$$\delta_d = \delta U_d + \delta r_d + \delta R_d, \quad (2)$$

где δU_d , δr_d и δR_d — составляющие погрешности ЦАПТр, обусловленные дрейфами параметров диодов: соответственно прямого напряжения на диодах, прямого и обратного сопротивлений диодов. В (2) предполагается, что погрешности ЦАПТр определяются вариациями параметров диодов, а их абсолютные значения учтены при начальной настройке. В качестве дестабилизирующих факторов в дальнейшем будет принята температура и время. Прямое напряжение на диоде, имеющее высокую временную стабильность, дрейфует со скоростью порядка (1,6—2) мВ/град. Температурный дрейф прямого напряжения может

быть довольно просто скомпенсирован введением точно такого же по абсолютной величине дрейфа в источник опорного напряжения E_0 . Этот эффект может быть достигнут при использовании комбинации из недрейфующего стабилитрона и диода в прямом направлении для формирования опорного напряжения (см. рис. 1) или включением диода в цепь обратной связи операционного усилителя, выходное напряжение которого используется в качестве опорного [3]. Поскольку все разряды ЦАПТр компенсируются одним диодом, то возникает методическая погрешность принятого способа термокомпенсации δU_d , которая определяется зависимостью температурного коэффициента напряжения (ТКН) $p-n$ перехода от тока. Определим погрешность δU_d при условии, что ток через компенсирующий диод D_k равен току старшего разряда и что вследствие этого старший разряд не имеет погрешности δU_{d1} . Зависимость абсолютного ТКН $p-n$ перехода γ_{np} от тока определяется [4]

$$\frac{d \gamma'_{np}}{di_{np}} = \frac{m}{i_{np}} A, \quad (3)$$

где i_{np} — прямой ток через диод; m — коэффициент, изменяющийся от 1 до 2 в зависимости от плотности тока; $A=86$ мкВ/град. Принимая $m=1$ и переходя к конечным приращениям в (3), получаем

$$\Delta \gamma'_{np} = \frac{\Delta i_{np}}{i_{np}} A. \quad (4)$$

В ЦАПТр приращение тока Δi_{np} от k -го к $(k+1)$ -му разряду равно току $(k+1)$ -го разряда, поэтому

$$\gamma'_{np\ k+1} = \gamma'_{np\ k} + A. \quad (5)$$

Относительная и приведенная погрешности k -го разряда определяются соответственно:

$$\delta U_{dk} = \frac{A}{E_0} (k - 1); \quad (6)$$

$$\delta U'_{dk} = \frac{\delta U_{dk}}{2^k} = \frac{A}{E_0} \frac{k-1}{2^k}, \quad (7)$$

где E_0 — напряжение питания ЦАПТр. Максимальная приведенная погрешность при максимальном коде составляет

$$\delta U'_{d2} = \sum_{k=2}^N \frac{A}{E_0} \frac{k-1}{2^k}, \quad (8)$$

где N — число разрядов.

Принятое ранее предположение о том, что старший разряд не имеет погрешности $\delta U'_{d1}$, справедливо лишь при использовании диодов (ключевого и компенсирующего) с одинаковым γ_{np} . В действительности эти коэффициенты неодинаковы, что является причиной добавочной погрешности δU_d . Разностный ТКН диодов $\Delta \gamma_{np}$ при пропускании через них одинаковых токов пропорционален абсолютной разности напряжений ΔU_d на этих диодах [5]. При $T=300^\circ\text{K}$ имеем $\Delta \gamma'_{np}/\Delta U_d = 3,9 \frac{\text{мкВ/град}}{\text{мВ}}$ [5].

Погрешность δr_d может быть определена на основе следующих соотношений:

$$r_d = \frac{\varphi_T}{I_k}; \Delta r_d = r_d \frac{\Delta \varphi_T}{\varphi_T} = r_d \frac{\Delta T}{T}; \delta r_d = \frac{\Delta r_d}{R_k + r_d} \simeq \frac{\varphi_T}{E_0} \frac{\Delta T}{T}, \quad (9)$$

где I_k , R_k — значения тока и резистора k -го разряда; ΔT и T — перепад температур и абсолютная температура. Из (9) видно, что погрешность δr_d не зависит от номера разряда, и, следовательно, эта составляющая погрешности ЦАПТр полностью компенсируется диодом D_k .

Составляющая погрешности ЦАПТр δR_d определяется суммой обратных токов закрытых диодов и имеет существенное значение при повышенных температурах. Приведенная погрешность δR_d достигает максимума при максимальном или минимальном коде и может быть определена из условия удвоения обратного тока через 10°C при температурах выше $10—20^\circ\text{C}$

$$\delta R_d' = \frac{N I_{\text{обр}}}{I_\Sigma} (2^{\Delta T/10} - 1), \quad (10)$$

где $I_{\text{обр}}$ — обратный ток диода при $T=T_0$; I_Σ — максимальный ток ЦАПТр.

Приведем численные оценки составляющих погрешности ЦАПТр, пользуясь полученными выражениями при следующих параметрах ЦАПТр: $E_0=20\text{В}$; $N=12$; $I_{\text{обр}}=10\text{ нА}$; $I_\Sigma=10\text{ мА}$. Относительная погрешность 2-го разряда из (6) $\delta U_{d2} \simeq 4,3 \cdot 10^{-6}$ град $^{-1}$; максимальная приведенная погрешность из (8) $\delta U_d' \simeq 3 \cdot 10^{-6}$ град $^{-1}$; приведенная погрешность 1-го разряда, обусловленная неидентичностью ключевого и компенсирующего диодов, составляет около $1 \cdot 10^{-6}$ град $^{-1}$ при степени неидентичности $\Delta U_d = 10\text{ мВ}$. При изменении температуры от $+20$ до $+40^\circ\text{C}$ $\delta R_d' \simeq 36 \cdot 10^{-6}$, а общая приведенная погрешность, обусловленная диодными ключами, равна $\delta_d = 0,012\%$ в том же диапазоне температур.

Следует отметить, что с целью уменьшения погрешности δU_d старшие разряды ЦАПТр могут быть выполнены по схеме с индивидуальной компенсацией дрейфа напряжения ключа в каждом разряде [1]. Эта схема эффективна при использовании в ней «парных» диодов (выполненных на одной подложке). В этом случае погрешность δU_d может быть сведена к очень малой величине.

Составляющие погрешности ЦАПТр δE_0 и δR_0 определяются температурными и временными дрейфами опорного стабилитрона и образцовых резисторов. Дрейфы стабилитрона D818E составляют $10 \cdot 10^{-6}$ град $^{-1}$ и $(100 \div 200) \cdot 10^{-6}$ за длительный период эксплуатации. Гарантированная стабильность образцовых резисторов типа С5-5 и МВСГ составляет $(15 \div 50) \cdot 10^{-6}$ град $^{-1}$ при значительных временных дрейфах. Поэтому при построении высокоточных ЦАП и АЦП измерительную цепь необходимо проектировать таким образом, чтобы ее погрешность определялась не абсолютными, а относительными дрейфами образцовых резисторов. В этом случае при использовании образцовых резисторов с одинаковыми характеристиками удается достичь довольно низких значений погрешности δR_0 , так как достижимые точность, температурная и временная стабильность коэффициентов отношения резисторов значительно лучше, чем их абсолютные значения. Так, точность отношения сопротивлений резисторов в наборе СЭС составляет до $0,005\%$, температурный коэффициент отношения (ТКО) $(2 \div 5) \times 10^{-6}$ град $^{-1}$ [6]. В настоящее время ведутся работы по повышению точности и стабильности коэффициентов отношения резисторов до

0,002% и уменьшению ТКО до $1 \cdot 10^{-6}$ град $^{-1}$ [6]. Лучшие зарубежные резисторы имеют следующие данные [7]: погрешность отношения до 0,001%; ТКО $0,1 \cdot 10^{-6}$ град $^{-1}$. Погрешность АЦП по схеме рис. 1 определяется ТКО разрядных резисторов и резистора R_1 , преобразующего входное напряжение в ток.

Рассмотрим динамические свойства ЦАПТр. Время установления разрядных токов определяется рядом факторов, наиболее существенными из которых являются время восстановления обратного сопротивления диода, постоянные времени суммирующей шины и образцовых резисторов и время включения диода.

1. При переключении диода на обратное напряжение в цепи с ограничивающим сопротивлением переходный процесс делится на две фазы: начальную, фазу высокой проводимости, в течение которой обратный ток диода определяется лишь элементами цепи, и конечную, фазу восстановления обратного сопротивления, в течение которой обратный ток спадает по закону, определяемому характеристиками диода. Длительность первой фазы («полочки») t_1 определяется для плоскостного диода и для диода с тонкой базой выражениями [8]:

$$\operatorname{erf} \sqrt{\frac{t_1}{\tau_p}} = \frac{i_{np}}{i_{np} + i_o}; \quad (11a)$$

$$t_1 = \tau_p \ln \left(1 + \frac{i_{np}}{i_o} \right), \quad (11b)$$

где $\operatorname{erf} z = \frac{2}{\sqrt{\pi}} \int_0^z e^{-y^2} dy$; τ_p — время жизни неосновных носителей в базе диода;

i_{np} — прямой ток через диод; i_o — обратный ток диода в течение первой фазы; $i_o = U_{imp}/R_h$; U_{imp} — амплитуда импульса переключения; R_h — сопротивление нагрузки, в которое входит также сопротивление базового слоя диода и сопротивление генератора импульсов.

Временная зависимость обратного тока в течение второй фазы может быть рассчитана путем численного интегрирования общего решения уравнения диффузии с соответствующими граничными условиями [8], что, однако, сложно. В [2] время спада обратного тока вычисляется как время разряда фиктивной емкости через сопротивление нагрузки, причем величина емкости определяется накопленным зарядом. При этом было сделано допущение о несущественности рекомбинации неосновных носителей в базе, что привело к неверному результату. Действительно, согласно полученной в [2] формуле, при сопротивлении нагрузки $R_h = 1$ кОм время спада обратного тока до уровня 0,01% i_o составляет сотни τ_p . В то же время известно [8], что при выключении диода, т. е. при $R_h = \infty$ переходный процесс заканчивается за время меньшее чем 25 τ_p , на что также имеется указание в [2].

Для получения приближенного выражения, описывающего спад обратного тока во времени, может быть использовано предположение Кингстона [8], сущность которого для данного случая сводится к тому, что сопротивление нагрузки влияет лишь на длительность «полочки» и не влияет на характер спада обратного тока. При этом спад обратного тока в цепи с нагрузкой описывается точно таким же выражением, что и для цепи без нагрузки [8], т. е.

$$i(t) = i_o \frac{e^{-t/\tau_p}}{\sqrt{\pi (t/\tau_p)^3}}. \quad (12)$$

Выражение (12) довольно точно описывает спад обратного тока при $t \tau_p \gg 1$. Следует отметить, что время установления обратного тока до заданного уровня может быть также определено путем экстраполяции имеющихся графиков на область малых токов [8].

2. Постоянная времени суммирующей шины ЦАПТр определяется

$$\tau_{\text{ш}} = (N C_b + C_m + C_{\text{вх}}) R_i, \quad (13)$$

где C_b — емкость диода; C_m и $C_{\text{вх}}$ — емкость монтажа и входная емкость нуль-органа.

Постоянная времени $\tau_{\text{ш}}$ ограничивает в основном быстродействие ЦАПТр по схеме рис. 1, так как емкость суммирующей шины получается довольно значительной. С целью уменьшения $\tau_{\text{ш}}$ в схеме рис. 2, а суммирующая шина нагружена на каскад с общей базой (ОБ), имеющей низкое входное сопротивление, что позволяет получить значение $\tau_{\text{ш}} \sim 1$ нс. Смещение потенциала суммирующей шины на +1,5 В обеспечивает управление диодными переключателями непосредственно выходными уровнями микросхем, а низкоомный вход АЦП, входным сигналом которого в схеме рис. 2, а является ток, допускает подключение коммутатора токов, обладающего значительной емкостью, без промежуточного буферного каскада. Если транзистор каскада ОБ обладает малой собственной инерционностью, т. е. $\tau_a \ll R_h(C_k + C_n)$, то задержка, вносимая каскадом ОБ, будет определяться постоянной времени коллекторной цепи $\tau_k = R_h(C_k + C_n)$, где R_h — сопротивление нагрузки (R_i на рис. 2, а); C_k и C_n — емкости коллектора и нагрузки соответственно.

3. Так как при переключении разрядные токи ЦАПТр меняются мало, то время установления тока в резисторе, обусловленное его реактивностью, определяется эквивалентной постоянной времени $\tau_s = \tau \frac{\Delta E}{E_0}$, где τ — постоянная времени резистора; ΔE — изменение потенциала общей точки ключевых диодов при переключении.

4. Время включения диода, понимаемое здесь как время перезаряда барьерной емкости диода C_b на величину ΔE , может оказаться значительным для младших разрядов. Например, при токе младшего разряда $I_N = 20$ мА, $C_b = 1$ пФ и $\Delta E = 1,5$ В имеем $t_{\text{зар}} = \frac{C_b \Delta E}{I_N} = 75$ нс. С целью уменьшения $t_{\text{зар}}$ в схеме рис. 2, б младшие разряды ЦАПТр выполнены по схеме с суммированием токов на общем сопротивлении R_y : при этом токи младших разрядов могут быть выбраны достаточно большими 1—2 мА. В действительности, однако, емкость диода перезаряжается также от фронтов управляющего сигнала, что несколько улучшает условия работы младших разрядов в схеме рис. 2, а.

В схемах АЦП (см. рис. 2, а и б) входной сигнал в виде тока подается непосредственно на суммирующую шину, а входной сигнал в виде напряжения предварительно преобразуется в ток с помощью образцового резистора R_2 . При этом резистор R_2 может быть подсоединен либо непосредственно к суммирующей шине (см. рис. 2, а), что требует терmostабилизации потенциала суммирующей шины (например, с помощью источника $+E_{\text{см}}$), либо к входу нуль-органа (см. рис. 2, б). В последнем случае старшие разряды и режимный источник I_0 необходимо выполнять в виде активных генераторов тока во избежание влияния изменений потенциала суммирующей шины в процессе уравновешивания на точность преобразования. Следует отметить, что АЦП по схемам рис. 2, а и б имеет более низкую статическую точность по сравнению

со схемой рис. 1, что обусловлено дополнительной погрешностью, вносимой каскадом ОБ.

Приведем численные оценки составляющих переходного процесса ЦАПТр при использовании в нем быстродействующих планарных диодов [9] с параметрами: $\tau_p = 1,5$ нс; $C_6 \leq 1$ пФ; заряд переключения $Q \leq 20$ пКл,— и резисторов С5-15, имеющих $\tau \leq 100$ нс. При $i_0 = i_{dp}$ длительность фазы высокой проводимости диода [см. (11б)] $t_1 = 0,7 \tau_p \approx 1$ нс; длительность фазы восстановления обратного тока до уровня $0,01\% i_{dp}$ $t_2 \approx 6 \tau_p = 9$ нс. Общее время восстановления обратного сопротивления диода $t_d = t_1 + t_2 = 10$ нс. Инерционность суммирующей шины определяется для схемы рис. 2 в основном задержкой, вносимой каскадом ОБ; при $C_k + C_n = 10$ пФ и $R_n = 1$ кОм задержка каскада ОБ составляет $t_{OB} = (20 \div 30)$ нс на уровне $(2 \div 3) \tau_k$, что справедливо при подаче сигнала на суммирующую шину. Задержка, вносимая реактивностью образцовых резисторов на уровне $7 \tau_s$, составляет $t_p \approx 50$ нс. Общее время установления тока ЦАПТр не превышает суммы рассмотренных задержек, т. е. $t_d \leq t_d + t_{OB} + t_p = 90$ нс.

Результаты испытаний двух ЦАПТр подтверждают приведенные расчеты. ЦАПТр по схеме рис. 1 имеет статическую погрешность 0,03% в диапазоне температур $+(20 \div 40)^\circ\text{C}$ (без учета длительного временного дрейфа) [3]. Девятиразрядный ЦАПТр по схеме рис. 2, б работает в составе АЦП поразрядного уравновешивания с временем такта 150 нс, причем время восстановления нуль-органа составляет также примерно 150 нс. Входом АЦП служит выход 16-канального диодного коммутатора токов.

ВЫВОДЫ

Цифро-аналоговые преобразователи с суммированием взвешенных токов при использовании в них термокомпенсации дрейфа параметров диодов с помощью стабилизатора с заданным температурным дрейфом обеспечивают при простой электрической схеме низкую статическую погрешность $\delta < 0,03\%$ в лабораторных условиях, сравнимую с погрешностью ЦАПН.

С целью получения высокой температурной и временной стабильности измерительная цепь ЦАПТр и АЦП должна быть спроектирована таким образом, чтобы ее стабильность определялась не абсолютным, а относительным дрейфом образцовых резисторов; при этом необходимо использовать резисторы с возможно более близкими характеристиками.

Использование в ЦАПТр каскада с общей базой и токового делителя в цепи младших разрядов позволяет уменьшить время установления тока ЦАПТр до 100 нс и менее при статической погрешности 0,1%.

ЛИТЕРАТУРА

1. Г. В. М оскаленко. Исследование возможностей повышения точности цифро-аналогового преобразователя с диодными ключами.— В сб. «Средства аналоговой и аналого-цифровой вычислительной техники». М., «Машиностроение», 1968.
2. В. И. К алашников. Возможности токовых цифро-аналоговых преобразователей.— В сб. «Средства аналоговой и аналого-цифровой вычислительной техники». М., «Машиностроение», 1968.
3. В. А. Б еломестных, В. Н. В юхин и др. Многоточечная измерительная система с коммутатором на полевых транзисторах.— Автометрия, 1970, № 2.
4. С. Д. Д одик. Полупроводниковые стабилизаторы постоянного напряжения и тока. М., «Советское радио», 1962.

5. М. Милкевич. Допустимый разброс значений напряжения база — эмиттер транзисторов и его температурный коэффициент.— Proceedings of IEEE (русский перевод), 1967, v. 55, № 5.
6. Е. Я. Бадингер и др. Новые элементы аналоговой вычислительной техники из литого микропровода в стеклянной изоляции.— В сб. «Средства аналоговой и анало-го-цифровой вычислительной техники». М., «Машиностроение», 1968.
7. F. David. Hoeschle Analog-to-digital/digital-to-analog conversion techniques. John Wiley and Sons, New York, 1968.
8. Ю. Р. Носов. Физические основы работы полупроводникового диода в импульсном режиме. М., «Наука», 1968.
9. А. Б. Гитцевич, Ю. Р. Носов. Методы оценки инерционности быстродействующих импульсных диодов субнаносекундного диапазона.— В сб. «Полупроводниковые приборы и их применение», вып. 22. М., «Советское радио», 1969.

*Поступила в редакцию
10 октября 1970 г.*