

Н. И. ГОРЕЛИКОВ
(Новосибирск)

МИКРОЭЛЕКТРОННЫЙ ЦИФРОВОЙ МИЛЛИВОЛЬТМЕТР ПОРАЗРЯДНОГО УРАВНОВЕШИВАНИЯ*

Современная электроника в последнее десятилетие бурно развивалась в направлении создания элементов с малыми геометрическими размерами. Исследования по созданию микроэлектронных элементов, направленные в первую очередь на уменьшение габаритов и веса, показали, кроме того, возможность повышения надежности и в перспективе уменьшения стоимости аппаратуры, построенной на этих элементах. Также оказалось, что применение микросхемотехники позволяет решить ряд задач измерительной техники, которые обычными средствами решаются с большим трудом [1—3].

Анализ состояния микроэлектроники с точки зрения насущных задач измерительной техники показывает, что наиболее подготовленными для перевода на микросхемотехнику являются автоматические цифровые измерительные устройства, так как они содержат большое количество элементов, микроминиатюризация которых уже практически решена. К сожалению, ни одна из серийно выпускаемых микросхем не разрабатывалась специально для нужд измерительной техники, поэтому при их применении, особенно в аналоговых цепях цифровых приборов, возникают некоторые трудности.

* *
*

Настоящая работа посвящена исследованию возможности построения на отечественных серийных микросхемах основных узлов цифрового милливольтметра, основанного на поразрядном способе уравнивания.

Прибор поразрядного уравнивания содержит основные узлы, показанные на рис. 1. Измеряемая величина U_x через масштабный преобразователь (МП) поступает на один из входов устройства сравнения (УС). На другой вход УС подается компенсационная величина U_k , сформированная с помощью делителя опорного напряжения (ДОН) из опорного напряжения, полученного от источника опорного

* Этот материал докладывался на IX Всесоюзной конференции по автоматическому контролю и методам электрических измерений в сентябре 1968 года в Новосибирске.

напряжения (ИОН). Выходные сигналы УС «много», «мало» поступают на вход блока управления (БУ), который производит управление ключевыми элементами (КЭ), коммутирующими ДОН. По состоянию БУ с помощью дешифратора (Д) определяется значение измеряемого напряжения U_x и затем индицируется на отсчетном устройстве (ОУ) либо выдается в параллельном двоично-десятичном коде на выходной разъем для регистрации или для непосредственного ввода в ЦВМ.

Остановимся подробнее на возможности реализации указанных блоков прибора с применением элементов микроэлектроники, выпускаемых серийно.

Управляемый делитель опорного напряжения приборов поразрядного уравнивания обычно реализуется на резисторах, собранных в матрицу, и ключевых элементах. Промышленностью выпускаются прецизионные ДОН

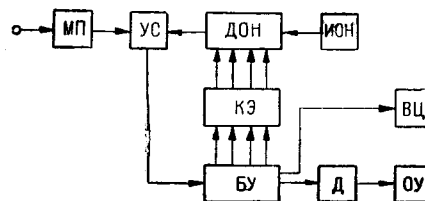


Рис. 1.

звездообразного типа, состоящие из микропроволочных сопротивлений, собранных в матрицу по коду 2—4—2—1 или 8—4—2—1 (например, типа СЭС-10П [4]). Такие делители имеют постоянное выходное сопротивление независимо от числа декад и набираемых комбинаций кода и, по нашему мнению, в настоящее время наиболее подходят для нашей цепи.

В качестве ключевых элементов успешно могут быть использованы интегральные переключатели (ИП), представляющие собой двоянные планарные транзисторы в одном корпусе с общим для каждой пары коллектором. Эти транзисторы имеют следующие остаточные параметры для инверсного включения: сопротивление транзистора в состоянии «замкнуто» $r_0 = 6 \div 30$ ом, остаточное напряжение $e_0 = 1,1 \div 3,5$ мВ, сопротивление в состоянии «разомкнуто» $r_p > 10^9$ ом, остаточный ток $i_p < 10^{-9}$ а.

Ввиду того, что указанные остаточные параметры интегрального переключателя несколько отличаются от тех же параметров обычных транзисторов, а также учитывая конструктивные особенности их (общий коллектор для каждой пары транзисторов), остановимся более подробно на применяемых схемных решениях управляемого ДОН.

Принципиальная схема одной декады управляемого ДОН показана на рис. 2. Нетрудно показать, что выходное напряжение такого делителя может быть определено так:

$$U_{\text{вых}} = \frac{\sum_{i=1}^m U_{a_i} G_{a_i} + \sum_{j=1}^n U_{b_j} G_{b_j}}{\sum_{i=1}^m G_{a_i} + \sum_{j=1}^n G_{b_j}} = U_{\text{оп}} \left[1 - \frac{r_0}{r_p} \right] \frac{G_a}{G} + e_0 + \frac{U_{\text{оп}} r_0}{r_p}, \quad (1)$$

где $G_{a_i} = \frac{1}{R_{a_i} + r_{a_i}}$; $G_{b_j} = \frac{1}{R_{b_j} + r_{b_j}}$ — весовые проводимости, подключенные к шинам a и b с учетом сопротивления ключей; $\sum_{i=1}^m G_{a_i} = G_a$ — сумма проводимостей, подключенных к шине a ИОН, величина,

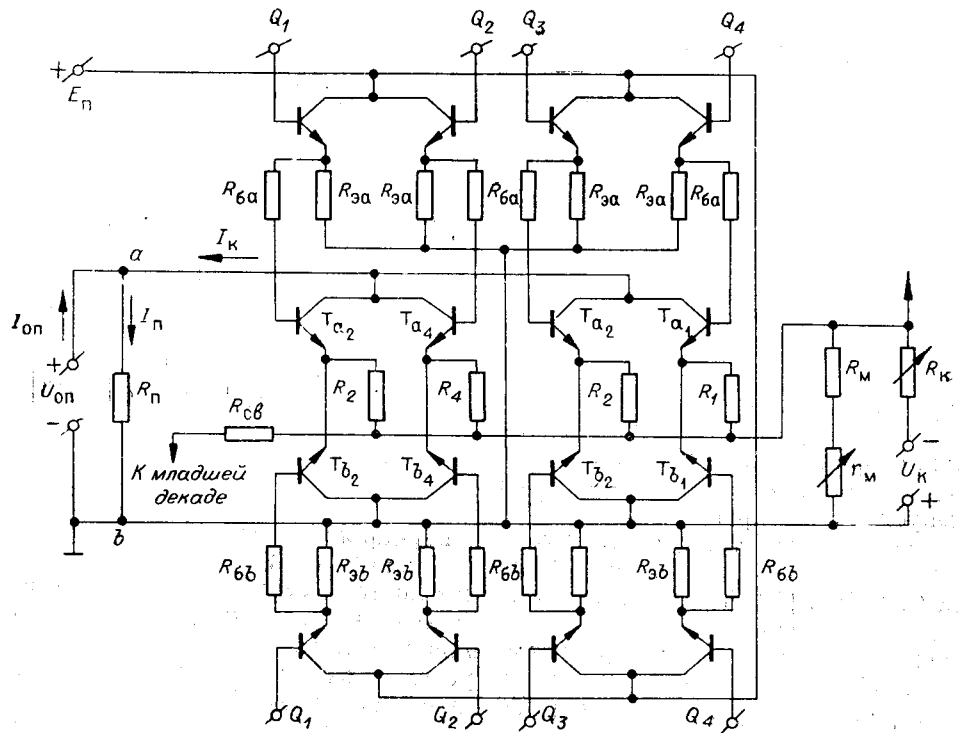


Рис. 2.

зависимая от кодовой комбинации; $\sum_{j=1}^n G_{bj} = G_b$ — сумма проводимостей, подключенных к шине b ИОН; $G = G_a + G_b$ — полная суммарная проводимость, подключенная к обеим шинам, величина постоянная, не зависящая от кодовой комбинации.

Выражение (1) справедливо при условиях, что остаточные напряжения ключевых транзисторов для всей декады равны между собой: $e_{0_i} = e_{0_j} = e_0$; что отношение $\frac{r_{0_i}}{r_{p_j}}$ пренебрежимо мало по сравнению с заданной погрешностью делителя $\delta_{доп}$, что эквивалентная э.д.с. разомкнутого ключа пренебрежимо мала по сравнению с опорным напряжением $e_{p_i} \ll U_{оп}$.

Если отношение сопротивления замкнутого ключа к весовому сопротивлению сравнимо или превышает заданную погрешность делителя, т. е. $\frac{r_{0_i}}{R_i} \geq \delta_{доп}$, то необходимо выполнение условия $\frac{r_{0_i}}{R_i} = \text{const}$, так как только в этом случае коэффициент передачи делителя не зависит от перечисленных остаточных параметров ключевых элементов:

$$\mu_0 = \frac{\sum_{i=1}^m G_{a_i}}{\sum_{i=1}^m G_{a_i} + \sum_{j=1}^n G_{b_j}}, \quad (2)$$

где $G_{a_i} = \frac{1}{R_{a_i}}$; $G_{b_j} = \frac{1}{R_{b_j}}$. Если $e_{o_i} = e_{o_j} = e_0$, остаточное напряжение транзисторных ключей может быть выделено и скомпенсировано на выходе делителя.

Для согласования выходов триггеров БУ со входами КЭ сигналы управления на них поступают через эмиттерные повторители, которые выполнены на таких же микросхемах, что и ключи. Оптимальный ток управления выбранных ключей составляет 2 ма, при этом влияние температуры на величину остаточного напряжения ключей является минимальным, а $U_{бк}$ ключа составляет 0,9 в [5]. Для ограничения токов управления включены резисторы $R_{бa}$ и $R_{бb}$, причем суммарный ток управления замкнут на общую шину ИОН. Для исключения влияния тока I_k на стабильность ИОН на выходе последнего включен резистор R_n , через который протекает ток $I_n = I_{оп} + I_k$.

Для изменения масштаба $U_{вых}$ делителя на его выходе включено сопротивление

$$R_m = \frac{R_{вых}}{\frac{U_{оп}}{U_{дел\ max}} - 1}, \quad (3)$$

где $U_{дел\ max}$ — предельное значение выходного напряжения ДОН.

Для компенсации e_0 на выходе делителя включена цепь, состоящая из источника напряжения U_k и регулируемого сопротивления R_k , являющегося дополнительной нагрузкой делителя. Таким образом, окончательное выражение для выходного напряжения можно записать:

$$U_{вых} = \frac{(\mu U_{оп} + U_0) G_{вых} - U_k G_k}{G_{вых} + G_k + G_m}, \quad (4)$$

где $G_{вых} = \frac{1}{R_{вых}}$; $G_k = \frac{1}{R_k}$; $G_m = \frac{1}{R_m + r_m}$.

В созданном макете управляемого ДОН использовались звездообразный делитель из микропроволочных сопротивлений номиналов 5, 10, 10, 20, 18 ком, компенсационное сопротивление $R_n = 30$ ом, масштабное сопротивление $R_m = 40$ ком, причем $r_m < 0,01 R_m$; источник опорного напряжения $U_{оп} = 1,05$ в, источник компенсационного напряжения $U_k = 3 \pm 5$ в. При этом приведенная погрешность уровня выходного напряжения управляемого ДОН составила 0,02% при частоте преобразования 10 кГц; выходное напряжение ДОН может изменяться от 0 до 999 мв с дискретностью 1 мв.

По нашему мнению, вполне реальной задачей для промышленности является выпуск управляемых делителей напряжения с использованием микропроволочных резисторов и бескорпусных интегральных переключателей в виде конструктивно законченного блока с гарантированной погрешностью изготовления не хуже 0,01%.

Источник опорного напряжения может быть выполнен по обычной блок-схеме [6]. Эта схема содержит схему сравнения выходного напряжения с некоторым опорным напряжением, разность между которыми с помощью усилителя постоянного тока используется для управления регулирующим элементом. В качестве схемы сравнения и УПТ наиболее целесообразно использовать интегральный дифференциальный усилитель постоянного тока. Малый температурный дрейф такого усилителя (5 мкв/°С) и достаточно большое входное сопротивление (200—500 ком) позволяют для низковольтного ИОН (в нашем случае $U_{вых} = 1$ в) опорное напряжение стабилизатора формировать

с помощью стабилитрона (например, типа Д818Е) с последующим его делением на низкоомном прецизионном делителе.

Погрешность, вносимая выходным сопротивлением ИОН, может быть оценена следующим соотношением:

$$\delta_1 = \frac{r_{\text{ВЫХ}}}{R_{\text{ВХ min}}} + \frac{r_{\text{ВЫХ}} \Delta I_{\text{К}}}{U_{\text{ВЫХ}}} \ll \delta_{\text{доп}}, \quad (5)$$

где $R_{\text{ВХ min}}$ — минимальное входное сопротивление ДОН, в нашем случае $R_{\text{ВХ min}} = 2,8 \text{ ком}$; $\Delta I_{\text{К}}$ — дополнительный ток, обусловленный токами управления ключевых элементов.

Из (5) непосредственно видно, что

$$r_{\text{ВЫХ}} = \frac{\delta_{\text{доп}}}{\frac{1}{R_{\text{ВХ min}}} + \frac{\Delta I_{\text{К}}}{U_{\text{ВЫХ}}}}$$

В реализованном ИОН при изменении тока нагрузки в пределах $\Delta I_{\text{К}} = 0 \div 24 \text{ ма}$ выходное напряжение уменьшается не более чем на $0,002\%$.

Экспериментально определено, что погрешность выходного напряжения от влияния рассмотренных дестабилизирующих факторов составляет у такого рода стабилизаторов $0,005\text{—}0,01\%$.

Устройство сравнения служит для определения знака разности между измеряемым и компенсационным напряжениями и

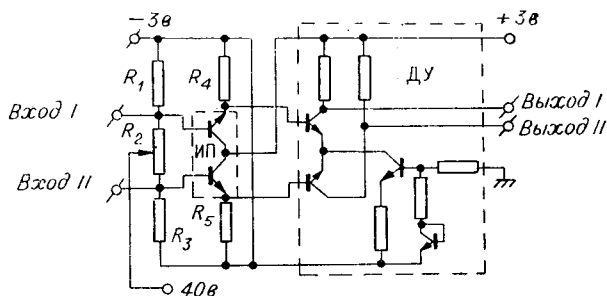


Рис. 3.

обычно разрабатывается с учетом требований малого температурного дрейфа и высокой чувствительности [7]. Наиболее подходящей схемой вычитающего каскада УС является микроэлектронный дифференциальный усилитель (ДУ на рис. 3), потому что все активные элементы схемы в этом случае расположены на одной под-

ложке и, следовательно, работают в одинаковом температурном режиме. Входное сопротивление прибора поразрядного уравнивания на основном пределе измерения вдали от равновесия является входным сопротивлением ДУ для разностных сигналов (в рассматриваемой микросхеме порядка 5 ком) и при равновесии — входным сопротивлением для синфазных сигналов ($40\text{—}100 \text{ ком}$). Для питания базовых цепей повторителей может быть использовано повышенное напряжение, что позволяет повысить входное сопротивление устройства сравнения до трех мегом при равновесии. Так как схема управления прибора реализуется на микроэлектронных схемах диодно-транзисторной логики (ДТЛ), то для хорошего согласования по уровням входных напряжений БУ с выходом УС на выходе последнего выгодно поставить триггер, реализованный на микросхемах ДТЛ. Для получения необходимого коэффициента усиления усилительного тракта УС может быть использован микроэлектронный усилитель постоянного тока с гальваническими связями. Такая микросхема обладает коэффициентом усиле-

ния порядка 100—130. Таким образом, все устройство сравнения содержит: два каскада ДУ (из условий необходимого подавления синфазной помехи), две микросхемы УПТ (по одной на каждый из выходов дифференциального усилителя) и триггеры на элементах ДТЛ. Сигнал порядка 300—500 мкВ вводит УПТ в насыщение, чем обеспечивается надежное срабатывание триггера.

В целом параметры разработанного нами УС на микросхемах следующие: порог чувствительности 250 мкВ; предельная частота сравнений порядка 100 кГц; входное сопротивление более 3 Мом, приведенный ко входу временный дрейф 60 мкВ/ч; приведенный ко входу температурный дрейф 6 мкВ/°С; длительность фронта выходного сигнала 80—100 нсек.

Блок управления и синхронизации предназначен для управления ключами делителя опорного напряжения по сигналу УС; для запоминания результата измерения и его выдачи на индицирующее устройство. Кроме того, БУ задает режим измерения (одиночный запуск, периодический запуск как от внутреннего, так и от внешнего импульса), вырабатывает синхронизирующие тактовые импульсы, осуществляет временное разделение момента срабатывания УС и изменения состояний каждой из декад (переходов).

Блок управления наиболее рационально реализовывать на микросхемах ДТЛ — наиболее распространенных и дешевых схемах микроэлектроники.

В цифровом приборе поразрядного уравнивания часто оказывается выгодным использовать принцип ациклического уравнивания, при котором количество тактов, затрачиваемых на одно измерение, зависит от входной величины, так как не производится опроса тех разрядов, результат опроса которых может быть однозначно определен по предыдущим тактам [8]. Это сокращает среднее время на одно измерение.

Так как при таком виде уравнивания должны учитываться результаты опроса предыдущих разрядов и вид сигнала выхода УС*, то БУ становится устройством с логической обратной связью [9]. Такое устройство можно создать как с распределителем, так и без него.

В ациклическом варианте БУ без распределителя роль последнего выполняют триггеры памяти регистра, организованные таким образом, что последующие триггеры последовательно блокируют работу предыдущих. Однако при большой разрядности регистра цепи обратной связи становятся сложными и реализация такого БУ не приводит к сколь угодно существенному выигрышу по количеству используемых микросхем по сравнению с БУ с распределителем. Нами принят подекадно-ациклический вариант цифровой части прибора, когда уравнивание в пределах каждой из декад осуществляется автономно, а очередность работы декад задается подекадным распределителем по сигналу с отработавшей декады. С точки зрения количества элементов эта схема наиболее рациональна.

При реализации БУ подобного типа следует учитывать критичность схемы к длительности тактового импульса. Импульс должен иметь длительность, достаточную для срабатывания наиболее медленнодействующей цепочки «логика — триггер» и не превышать времени, необходимого для двух переходов БУ. Кроме того, состояния переключаемых в

* Например, при использовании кода 2—4—2—1 в результате опроса первого разряда с выхода УС выдается сигнал «много». При этом, пропуская второй и третий разряды, сразу опрашивается четвертый разряд.

данном переходе триггеров не должны учитываться при организации декады БУ.

Указанные проблемы временного согласования (так называемые «гонки») разрешаются известным способом — применением дополнительных регистров, которые служат для временного хранения информации, записанной в основных регистрах, причем смена состояний основных регистров и перепись полученного в них кода в дополнительные регистры разнесены во времени (двухтактная синхронизация).

Поясним сказанное выше на примере разработанного блока управления подробнее. Исходное состояние основных регистров памяти устанавливается по сигналу «сброс» (рис. 4). Сигнал «пуск» переводит подекадный распределитель (на рисунке не указан) в такое состояние, при котором разрешается работа старшей декады. В зависимости от состояния дополнительного регистра и сигнала с устройства сравнения по синхрипульсу СИ₁ основным логическим блоком (схемы И) вырабатываются сигналы для переходов в основном регистре. Полученный код по сигналу СИ₂ переписывается в дополнительный регистр, тем самым создаются условия для следующего перехода в основном регистре и т. п., до срабатывания в дополнительном регистре триггера весом «1» (нечетное состояние декады). При нечетном состоянии дополнительного регистра по импульсу СИ₁ осуществляется последний переход в основном регистре (если требуется). По этому же условию схемой совпадения вырабатывается импульс для запуска первого триггера основного регистра следующей декады. Этим же импульсом осуществляется смена состояний подекадного распределителя (блокируется старшая декада и разрешается работа средней декады). Аналогично происходит уравнивание в средней и младшей декадах. При получении нечетного состояния дополнительного регистра младшей декады по импульсу СИ₁ подекадный распределитель переводится в четвертое состояние, при котором блокируются все три декады и включается ключ регистрации, с помощью которого результат измерения с основных регистров памяти передается на отсчетное устройство.

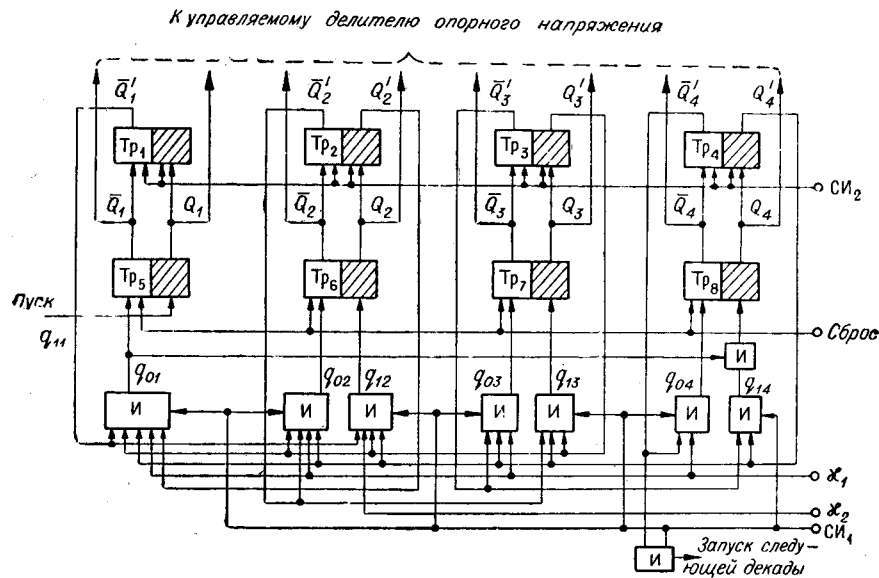


Рис. 4.

Для сокращения описания работы логических блоков запишем систему функций возбуждения триггеров основного регистра:

$$\begin{aligned}
 q_{01} &= \overline{Q_1'} \vee \overline{Q_2'} \vee \overline{Q_3'} \vee \overline{Q_4'} \vee x_1 \vee \overline{CU_1}; & q_{11} &= \text{„пуск“}; \\
 q_{02} &= \overline{Q_2'} \vee \overline{Q_3'} \vee \overline{Q_4'} \vee x_1 \vee \overline{CU_1}; & q_{12} &= \overline{Q_1'} \vee \overline{Q_3'} \vee \overline{Q_4'} \vee x_2 \vee \overline{CU_1}; \\
 q_{03} &= \overline{Q_3'} \vee \overline{Q_4'} \vee x_1 \vee \overline{CU_1}; & q_{13} &= \overline{Q_2'} \vee \overline{Q_4'} \vee \overline{CU_1}; \\
 q_{04} &= \overline{Q_4'} \vee x_1 \vee \overline{CU_1}; & q_{14} &= \overline{Q_3'} \vee \overline{CU_1} \vee q_{01},
 \end{aligned}$$

где Q, Q' — выходные потенциалы «единичных» плеч триггеров основного и вспомогательного регистров соответственно; x_1, x_2 — выходные сигналы УС «много» и «мало» соответственно.

При этом надо учитывать, что основной и вспомогательный регистры перед каждым измерением сигналом «сброс» устанавливаются в «нулевое» состояние. Для упрощения требований к ключам, формирующим синхронизирующие импульсы СИ₁ и СИ₂ в отношении сопротивления в состоянии «замкнуто», применена подача этих сигналов как питания входных логических цепей микросхем (импульсное питание). Отметим, что при этом сигналы синхронизации с входными переменными образуют конъюнкцию. Таким образом, импульсное питание не только ослабляет требования к ключам, но и допускает увеличение числа входных переменных на каждую микросхему. Недостатком такого рода питания является некоторое понижение быстродействия микросхем. Но для применения в цифровых измерительных приборах этот факт не является существенным, так как быстродействие их определяется в основном линейной частью.

Дешифратор служит для перевода используемого двоично-десятичного кода 2—4—2—1 в десятичный. Весьма целесообразно дешифратор каждой декады выполнить в виде диодной матрицы на микроэлектронных диодных сборках (6—9 диодов в одном корпусе).

Отсчетное устройство в настоящее время можно выполнить на индицирующих цифровых лампах типа ИН. Управление зажиганием ламп может быть осуществлено транзисторами, используемыми в режиме частичного пробоя, так, как это сделано в [10], либо специальными микросхемами.

Следует отметить, что отсутствие низковольтных индицирующих устройств в промышленном изготовлении во многом сдерживает дальнейшую микроминиатюризацию цифровых измерительных приборов. Кроме того, уже сейчас источники питания занимают треть объема всего прибора, поэтому микроминиатюризация источников питания продолжает оставаться насущной задачей микроминиатюризации вообще.

* *
*

Таким образом, исследования показали следующее.

Применение микропроволочных сопротивлений совместно с интегральными переключателями позволяет создать схему управляемого ДОН с погрешностью не хуже 0,01%.

Влияние окружающей среды и изменения нагрузки на погрешность выходного напряжения ИОН компенсационного типа может быть существенно уменьшено за счет применения в качестве схемы сравнения и УПТ обратной связи интегрального дифференциального усилителя.

Применение интегрально-дифференциального усилителя и микроэлектронного УПТ позволяет создать полностью микроэлектронное устройство сравнения с повышенным быстродействием и низким временным и температурным дрейфом.

Наиболее рациональной схемой БУ с точки зрения количества логических микросхем типа ДТЛ, необходимых для реализации ациклического уравнивания, является схема с логической обратной связью.

Применение микроэлектронных диодных сборок рационально для построения дешифратора.

Дальнейшая микроминиатюризация цифровых измерительных устройств сдерживается отсутствием низковольтных отсчетных устройств и малогабаритных источников питания.

Рассмотренные выше блоки были использованы для создания цифрового милливольтметра постоянного тока, при этом 70% комплектующих изделий составили микросхемы. Созданный прибор имеет следующие характеристики: 1) пределы измерения 1 в, 10 в; 2) входное сопротивление не ниже 2 Мом; 3) отсчет трехразрядный, десятичный; 4) приведенная погрешность 0,2%; 5) режимы работы: а) разовых измерений (от кнопки либо внешнего синхроимпульса); б) автоматических измерений со скоростью 50, 5000 *изм/сек*; 6) вывод информации осуществляется как на индицирующие цифровые лампы, так и в параллельном двоично-десятичном коде на выходной разъем; 7) габариты прибора до 90×230×230 *мм*.

В заключение автор выражает глубокую признательность сотрудникам Института автоматики и электрометрии СО АН СССР В. М. Ефанову, В. В. Курочкину, И. Я. Корчагину, С. Н. Куликову, Е. А. Фигуровскому за оказанную помощь при проведении экспериментальных работ.

ЛИТЕРАТУРА

1. Амман. Помехоустойчивый цифровой вольтметр, построенный на серийных микросхемах.— *Электроника*, 1964, т. 37, № 29.
2. Шмид. Преобразование цифровых сигналов в аналоговые с помощью делителей тока.— *Электроника*, 1966, т. 39, № 23.
3. Шмид. Дешевые цифровые измерительные приборы.— *Электроника*, 1966, т. 39, № 24.
4. З. И. Зеликовский, А. С. Конзело, М. Д. Рейтбург, В. П. Цетенс. Наборы прецизионных регистров из микропровода для аналоговых вычислительных машин.— В сб. «Микропровод и приборы сопротивления», вып. 3. Кишинев, 1965.
5. Е. А. Фигуровский. Особенности использования интегральных переключателей в цифро-аналоговых преобразователях.— Тезисы докладов и сообщений Всесоюзной конференции по автоматическому контролю и методам электрических измерений. Новосибирск, 1968.
6. В. В. Курочкин. Прецизионный стабилизатор напряжения.— *Автометрия*, 1969, № 2.
7. Н. И. Гореликов, С. Н. Куликов, В. П. Сафронов. Устройство сравнения постоянных напряжений на микросхемах.— Тезисы докладов и сообщений Всесоюзной конференции по автоматическому контролю и методам электрических измерений. Новосибирск, 1968.
8. Н. И. Гореликов, В. В. Ефименко, И. И. Коршевер. О цифровых приборах уравнивания с неравномерным циклом кодирования.— *Автометрия*, 1965, № 3.
9. Н. И. Гореликов, В. В. Ефименко. Цифровой измерительный прибор. Авторское свидетельство № 187145.— ИПОТЗ, 1966, № 20.
10. Б. И. Швецкий. Электронные измерительные приборы с цифровым отсчетом.— Киев, «Техника», 1964.

Поступила в редакцию
12 октября 1968 г.,
окончательный вариант —
19 ноября 1968 г.