

УДК 621.317.76

Э. К. ШАХОВ
(Ленинград)

МЕТОД ЦИФРОВОГО ИЗМЕРЕНИЯ НИЗКИХ ЧАСТОТ*

Рассматривается метод цифрового измерения низкой частоты, основанный на измерении периода с последующим преобразованием числа, пропорционального периоду, в значение частоты.

В связи с расширяющимся внедрением частотных датчиков в практику электрических измерений становится актуальным создание новых методов и средств для цифрового измерения частоты.

Построение частотно-цифровой измерительной аппаратуры на основе обычного метода подсчета числа колебаний неизвестной частоты за образцовый интервал времени не всегда удовлетворяет требованиям быстродействия.

При низких значениях измеряемой частоты этот метод требует большого времени измерения. Например, для измерения частоты 1000 гц с погрешностью 0,1% необходимо время 1 сек, а для частоты 50 гц при той же погрешности время измерения возрастает до 20 сек.

Между тем значительная группа частотных датчиков (так называемые датчики электромеханического типа) имеет выходные частоты, лежащие в пределах звукового и даже более низкого диапазона [1].

При исследованиях быстропротекающих процессов большое время измерения приводит к увеличению динамической погрешности, вызываемой дискретностью измерений во времени, а также усреднением результата за время измерения.

В системах обегающего контроля уменьшение времени измерения позволяет при заданном цикле опроса увеличить число точек, контролируемых одним измерительным устройством.

Задача уменьшения времени измерения имеет большое значение и для повышения быстродействия частотных телеметрических систем, где тоже используются частоты звукового и более низкого диапазона, что определяется шириной полосы пропускания каналов связи.

Стремление к повышению быстродействия частотно-цифровых измерительных устройств привело к созданию следующих основных методов измерения низких частот:

1. Измерение с предварительным умножением частоты [2, 3].
2. Измерение периода с помощью функциональных кодирующих устройств с получением отсчета, пропорционального частоте [4].

* Материал доложен на VII Всесоюзной конференции по автоматическому контролю и методам электрических измерений в сентябре 1965 г. в Новосибирске.

3. Измерение периода с последующим преобразованием числа, пропорционального периоду, в число, пропорциональное частоте [5].

Основными требованиями, предъявляемыми к умножителям частоты с точки зрения решения рассматриваемой задачи, являются: большой коэффициент умножения, широкий диапазон умножаемых частот и достаточно высокое быстродействие. Создать умножитель, в полной мере отвечающий этим требованиям, очень сложно.

Естественным способом уменьшения времени измерения является переход от измерения частоты к измерению ее периода. Этот метод неудобен тем, что требует дополнительных вычислений для определения частоты. Ценою известного усложнения аппаратуры это исключено в методах (см. пп. 2 и 3), основанных на измерении периода.

Измерение с помощью второго метода целесообразно при небольших диапазонах изменения входной частоты, так как расширение диапазона ведет к резкому усложнению устройства.

В основу третьего метода измерения положено известное соотношение

$$Tf = 1,$$

или

$$N_t N_f = N_s = \text{const.}$$

где N_t — число, пропорциональное периоду измеряемой частоты;

N_f — число, пропорциональное измеряемой частоте;

N_s — постоянная величина.

Если число N_t суммировать с самим собой до получения постоянной, заранее заданной величины N_s , то число сложений N_f и будет пропорционально частоте.

Операция сложения выполняется с помощью обычных накапливающих сумматоров. Реализовать устройства по этому методу на базе элементов цифровой техники довольно сложно.

При несколько ином механизме процесса деления оказывается возможным осуществить преобразование $N_t \rightarrow N_f$ более простыми средствами. Процесс деления некоторого постоянного числа N_s (делимого) на число N_t (делитель) может быть представлен как процесс последовательного вычитания делителя N_t из делимого N_s . Причем каждый раз, когда делитель вычитается из делимого, в частное N_f добавляется единица. Процесс деления продолжается до получения остатка, меньшего, чем делитель (деление до целых чисел).

Пусть число N_t выражено четырехзначным десятичным числом

$$N_t = a \cdot 10^3 + b \cdot 10^2 + c \cdot 10^1 + d \cdot 10^0,$$

где a, b, c, d — значащие цифры соответствующих разрядов числа N_t .

Очевидно, что для получения результата деления с погрешностью 0,1% делимое N_s должно быть на три порядка выше делителя N_t , т. е. в нашем случае N_s должно быть равно 10^7 .

В соответствии с этим можно записать: $10^7 = N_f a \cdot 10^3 + N_f b \cdot 10^2 + N_f c \cdot 10^1 + N_f d \cdot 10^0$. Поделим обе части равенства на 10^3 :

$$10^4 = N_f a + \frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d.$$

Отсюда следует:

$$N_f = \frac{10^4 - \left(\frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d \right)}{a}. \quad (1)$$

Процесс деления в соответствии с (1) может быть представлен следующим образом. Из числа 10^4 последовательно вычитается число a . После каждого такого вычитания в частное добавляется единица. После каждого 10 вычитаний числа a производится уменьшение делимого на b единиц, после каждого 100 вычитаний числа a — на c единиц, после каждого 1000 вычитаний — на d единиц. Таким образом, в течение всего процесса деления делимое уменьшается на величину $\frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d$, т. е. процесс преобразования $N_T \rightarrow N_f$ в данном случае состоит в делении методом последовательного вычитания из постоянно-го числа N_s (делимого) значащей цифры старшего разряда числа N_T (делителя), причем одновременно делимое уменьшается на величину, пропорциональную весу остальных разрядов делителя.

Схемная реализация такого механизма деления оказывается достаточно простой (рис. 1). Устройство состоит из четырех основных функ-

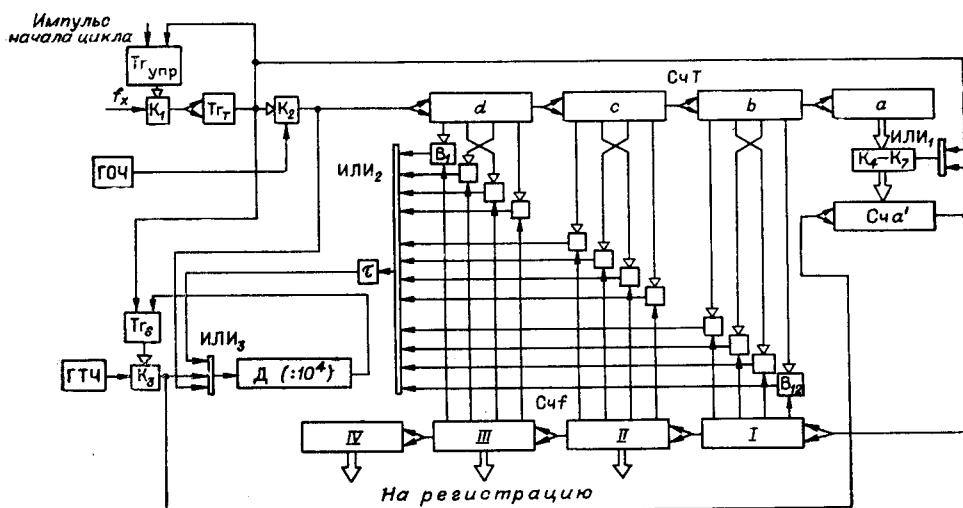


Рис. 1.

циональных узлов. Триггеры $T_{Гупр}$ и $T_{Гт}$, ключи K_1 и K_2 , генератор образцовой частоты ГОЧ и счетчик периода $СчT$ составляют функциональный узел, назначением которого является измерение периода. В начале каждого цикла измерения ключ K_2 открывается на время, равное периоду измеряемой частоты, в счетчике $СчT$ фиксируется число N_T , пропорциональное периоду. Декада a счетчика периода и счетчик воспроизведения $Счa'$, связанные системой импульсно-потенциальных ключей $K_4—K_7$, в совокупности представляют собой делитель частоты с управляемым коэффициентом деления, равным a .

Этот делитель выполняет функцию деления числа

$$N(t) = 10^4 - \left(\frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d \right) \quad (2)$$

на число a .

На вход счетчика воспроизведения поступают импульсы тактовой частоты f_T . Каждый импульс переполнения производит перенос дополнительного кода числа a из счетчика периода в счетчик воспроизведения. Таким образом, частота выходных импульсов счетчика воспроизведения равна

$$f_a = \frac{f_T}{a} . \quad (3)$$

Декады b , c , d счетчика периода СЧТ и декады I, II, III счетчика частоты СЧf, связанные с системой импульсно-потенциальных вентиляй

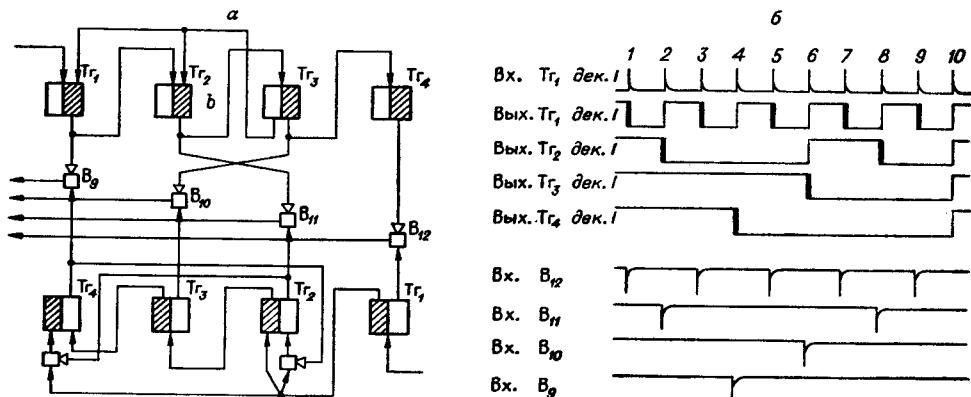


FIG. 2.

$B_1 - B_{12}$, а также схема ИЛИ₂, суммирующая выходные импульсы вентилем, представляют собой управляемый делитель частоты (цифровой интегратор с последовательным переносом), подобный тем, которые обычно применяются в следящих импульсных системах.

Для пояснения принципа работы управляемого делителя более подробно представлена схема одного разряда делителя (рис. 2, а). Выходные уровни триггеров декады b управляют потенциальными входами вентиляй. Выходные сигналы триггеров декады 1 поступают на импульсные входы вентиляй. Эти сигналы формируются от отрицательных фронтов импульсов соответствующих триггеров (см. рис. 2, б). Такое временное распределение сигналов на импульсные входы вентиляй исключает возможность их совпадения при суммировании в схеме ИЛИ₂. Количество импульсов на выходе каждого вентиляя равно весовому коэффициенту соответствующего управляющего триггера декады b .

Известно, что коэффициент пересчета такого делителя есть функция числа, зафиксированного в управляющих декадах, и равен

$$\alpha = \frac{b \cdot 10^2 + c \cdot 10^1 + d \cdot 10^0}{10^3}. \quad (4)$$

Количество импульсов с выхода делителя определяется соотношением

$$S(t) = \frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d. \quad (5)$$

Действительно, поскольку коэффициент пересчета делителя определяется выражением (4), то частота импульсов на выходе схемы ИЛИ₂ в среднем равна

$$f_{\text{ИЛИ}_2} = f_a \alpha = \frac{f_T}{a} \frac{b \cdot 10^2 + c \cdot 10^1 + d \cdot 10^0}{10^3}.$$

Количество импульсов с выхода схемы ИЛИ₂ за время преобразования можно найти из выражения

$$\begin{aligned} S(t) &= \int_0^T f_{\text{ИЛИ}_2} dt = \int_0^t \frac{f_T}{a} \frac{b \cdot 10^2 + c \cdot 10^1 + d \cdot 10^0}{10^3} dt = \\ &= \frac{f_T t}{a} \frac{b \cdot 10^2 + c \cdot 10^1 + d \cdot 10^0}{10^3}, \end{aligned} \quad (6)$$

где t — время, в течение которого производится преобразование.

Нетрудно видеть, что в последнем выражении

$$\frac{f_T t}{a} = N_f. \quad (7)$$

Подставляя N_f вместо $\frac{f_T t}{a}$ в выражение (6), после несложных преобразований получим

$$S(t) = \frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d.$$

Триггер Т_{Г_S}, ключ К₃, схема ИЛИ₃ и делитель частоты Д (с коэффициентом деления, равным 10⁴) в совокупности составляют функциональный узел, который предназначен для осуществления операции вычитания с учетом (2).

Действительно, в начале процесса преобразования триггер Т_Г открывает ключ К₃, и на вход делителя Д через схему ИЛИ₃ начинают поступать импульсы тактовой частоты. Одновременно через схему ИЛИ₃ на вход делителя Д начинают поступать импульсы с выхода схемы ИЛИ₂. Линия задержки τ предназначена для того, чтобы исключить возможность совпадения этих двух последовательностей импульсов (τ равно половине периода тактовой частоты). Как только на вход делителя Д поступит количество импульсов, в сумме составляющее 10⁴, выходной импульс делителя Д возвратит триггер Т_{Г_S} в исходное состояние, и ключ К₃ закроется. При этом через ключ К₃ пройдет число импульсов, соответствующее

$$N(t) = 10^4 - S(t), \quad (8)$$

что совпадает с (2).

В выражении (8) $N(t)$ — количество импульсов, поступивших на вход счетчика воспроизведения за время преобразования, т. е.

$$N(t) = \int_0^t f_T dt = f_T t. \quad (9)$$

Запишем подробнее выражение (8), подставив в него значения $N(t)$ и $S(t)$ из (5) и (9) и учитывая, что $f_T t = N_f a$ (см. (7)):

$$N_f a = 10^4 - \left(\frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d \right),$$

откуда

$$N_f = \frac{10^4 - \left(\frac{1}{10} N_f b + \frac{1}{100} N_f c + \frac{1}{1000} N_f d \right)}{a}.$$

Таким образом, устройство в целом выполняет операцию деления в соответствии с выражением (1).

Работа устройства производится в два этапа. Первый этап — измерение периода. Результат измерения (число N_T) фиксируется в счетчике периода. Приведенная относительная погрешность измерения периода составляет 0,01 %. Поскольку преобразование $N_T \rightarrow N_f$ осуществляется путем деления на значащую цифру старшего разряда числа N_T , последняя должна быть больше нуля, что ограничивает диапазон измеряемых частот соотношением $\frac{f_{\max}}{f_{\min}} = 10$. Второй этап (преобразование $N_T \rightarrow N_f$) начинается сразу по окончании измерения периода. Поэтому время измерения частоты равно

$$t_{\text{изм}} = T + t,$$

где T — период измеряемой частоты;
 t — время преобразования.

Время преобразования может быть найдено из выражения $10^4 = N(t) + S(t)$. Подставив сюда значения $S(t)$ и $N(t)$ из (6) и (9), получим

$$10^4 = f_T t + \frac{b \cdot 10^2 + c \cdot 10^1 + d \cdot 10^0}{10^3} \frac{f_T t}{a},$$

откуда

$$t = \frac{10^4}{f_T + \frac{b \cdot 10^2 + c \cdot 10^1 + d \cdot 10^0}{10^3} \frac{f_T}{a}}.$$

Максимальное время измерения, очевидно, равно $f_{\max} = \frac{10^4}{f_T}$ (при $b=0, c=0$ и $d=0$).

При $f_T = 1 \text{ МГц}$ $t_{\max} = 10 \text{ мсек}$. Для уменьшения времени преобразования следует увеличивать тактовую частоту. При этом естественно, что увеличение f_T ограничивается практически достижимым быстродействием компонент схемы.

Если учесть, что из-за ограничения диапазона измеряемых частот соотношением $\frac{f_{\max}}{f_{\min}} = 10$ минимальное значение числа N_f равно 10^3 , то целесообразно перед началом процесса преобразования ввести в счетчик частоты число 10^3 . Делимое N_s тоже должно быть уменьшено на величину, равную N_T , в чем нетрудно убедиться, если подставить значение $N_f = 10^3$ в выражение $N(t) + S(t)$:

$$N(t) + S(t)|_{N_f = 10^3} = 10^3 a + 10^3 \frac{1}{10} b + 10^3 \frac{1}{100} c + 10^3 \frac{1}{1000} d \equiv N_T,$$

где N_T — количество импульсов, поступивших на вход делителя D к моменту, когда в счетчике частоты зафиксировано число 10^3 .

Уменьшение делимого на N_T в схеме легко реализуется благодаря подаче импульсов образцовой частоты с выхода ключа K_2 на вход делителя D через схему ИЛИ₃ одновременно с измерением периода (первый этап работы) N_T (см. рис. 1). В процессе преобразования делению подлежит только число $10^4 - N_T$, и время преобразования не превышает

$$t = \frac{10^4 - N_T}{f_T}.$$

Для тактовой частоты $f_T = 1 \text{ МГц}$ время преобразования изменяется от 9 мсек до 0 при значениях N_T , соответственно равных 10^3 и 10^4 .

При переходе на двоичный код схема устройства существенно упрощается (рис. 3). Например, цифровой интегратор с параллельным переносом не нужен, так как нет необходимости в делении на $a=1$. Поэтому импульсы с выхода ключа K_3 непосредственно поступают на вход счетчика частоты. Выполнение цифрового интегратора с последовательным переносом для двоичного кода тоже упрощается.

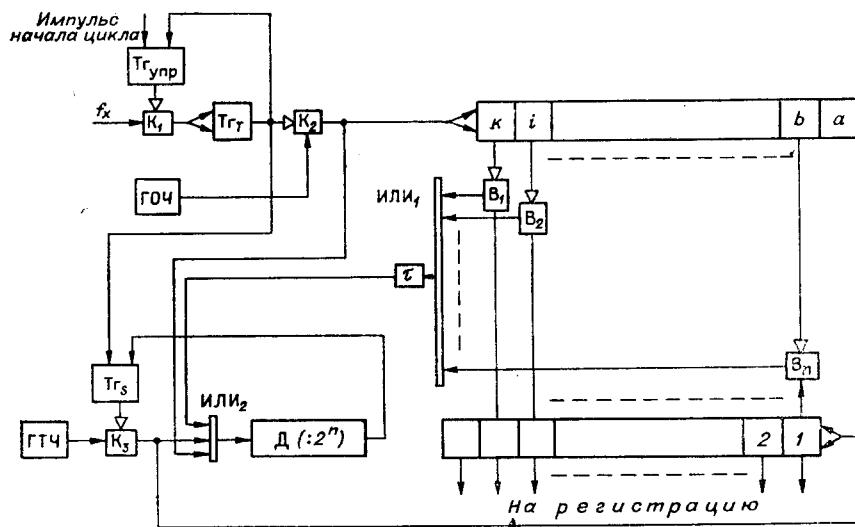


Рис. 3.

Устройство осуществляет преобразование $N_T \rightarrow N_f$ согласно выражению

$$N_f = 2^n - \left(\frac{1}{2} N_f b + \frac{1}{2^2} N_f c + \frac{1}{2^3} N_f d + \dots + \frac{1}{2^n} N_f k \right),$$

где b, c, d, \dots, k — значащие цифры (1 или 0) соответствующих разрядов числа N_T , представленного в двоичном коде.

Значащая цифра a старшего разряда обязательно должна быть равна 1, что ограничивает диапазон измеряемых частот соотношением $\frac{f_{\max}}{f_{\min}} = 2$. Однако расширение диапазона может быть достигнуто с помощью незначительного усложнения схемы. Например, для расширения диапазона до соотношения $\frac{f_{\max}}{f_{\min}} = 4$ достаточно переключать входные импульсы счетчика частоты с триггера 1 на триггер 2 в случае, если значащая цифра a старшего разряда числа N_T равна 0 (триггер a счетчика периода находится в состоянии 0). Соответствующая логическая схема практически легко реализуется.

ВЫВОДЫ

Рассмотренный метод цифрового измерения низких частот может найти применение в частотно-цифровых измерительных системах, когда низкая выходная частота датчиков сочетается с требованием высокого быстродействия ее измерения и широкого диапазона измеряемых частот.

Схемная реализация предлагаемого метода значительно проще по сравнению с другими методами (при равном быстродействии и ширине диапазона измеряемых частот). Устройство может быть выполнено на основе обычных, большей частью унифицированных узлов и элементов дискретной техники.

ЛИТЕРАТУРА

1. П. В. Новицкий. Проблема создания частотных датчиков для всех электрических и неэлектрических величин.— Измерительная техника, 1961, № 4.
2. W. O. Brooks. Stepping up Frequency with Counter Circuits.— Electronics, 1959, v. 32, № 29.
3. В. Г. Кнорринг. Умножитель частоты с обратной связью.— Измерительная техника, 1964, № 7.
4. С. М. Персин. Функциональные кодирующие преобразователи с использованием принципа управления частотой следования импульсов.— Труды главной геофизической обсерватории им. А. И. Воейкова, вып. 112. Л., Гидрометеоиздат, 1962.
5. А. Н. Гуторова, Н. В. Малыгина. Точное измерение низких частот.— В сб. «Электроизмерительная техника и автоматика», ЛПИ им. М. И. Калинина, 1963.
6. Г. И. Тахванов, Ю. Ш. Шалахов. К вопросу о построении импульсных моделей с обратной связью.— В сб. «Вычислительная техника», № 4. М., изд-во «Машиностроение», 1964.

Поступила в редакцию
18 сентября 1965 г.