

Приложение № 4 к Основной профессиональной образовательной программе высшего образования программа подготовки научно-педагогических кадров в аспирантуре по направлению подготовки кадров высшей квалификации 02.06.01 «Компьютерные и информационные науки «Математическое моделирование, численные методы и комплексы программ»

Федеральное агентство научных организаций

Федеральное государственное бюджетное учреждение науки Институт автоматики и электрометрии Сибирского отделения Российской академии наук (ИАиЭ СО РАН)

УТВЕРЖДАЮ

Директор ИАиЭ СО РАН
академик А.М. Шалагин



«16» сентября 2014 г.

Рабочая программа дисциплины

«ЯЗЫКИ ОПИСАНИЯ АППАРАТУРЫ»

Основная профессиональная образовательная программа высшего образования
Программа подготовки научно-педагогических кадров в аспирантуре по направлению
подготовки кадров высшей квалификации
**02.06.01 «Компьютерные и информационные науки» направленность «Математическое
моделирование, численные методы и комплексы программ»**

Форма обучения - очная

Новосибирск 2014

Рабочая программа составлена на основании федерального государственного образовательного стандарта высшего образования по направлению подготовки 02.06.01 Компьютерные и информационные науки (уровень подготовки кадров высшей квалификации) утвержденной приказом Министерства образования и науки Российской Федерации от 30 июля 2014 г. №864

Составитель рабочей программы

Научн. сотр., к.т.н., доцент _____ Лысаков К.Ф.

Рабочая программа утверждена на заседании Ученого совета ИАиЭ СО РАН

«16» сентября 2014 г., протокол №14-08

Председатель Ученого совета, академик, профессор _____ Шалагин А.М.

Секретарь Ученого совета, д.т.н. _____ Михляев С.В.

СОГЛАСОВАНО:

Зам. директора Института, д.т.н. _____ Потатуркин О.И.

Вед. научн. сотр., д.т.н., доцент _____ Зюбин В.Е.

1. Цели освоения дисциплины

Дисциплина «Языки описания аппаратуры» имеет своей целью обучение базовым знаниям по организации построения современных вычислительных аппаратных систем на базе программируемой логики FPGA.

Для достижения поставленной цели выделяются **задачи курса**:

- Дать представление о программируемой логике;
- Провести обзор современных вычислительных архитектурах на базе FPGA;
- Выделить особенности архитектуры FPGA и CLPD и определить области применения;
- Сформулировать принципы построения вычислительных конвейеров потоковой обработки данных;
- Научиться проектировать и разработать контроллеры статической и динамической памяти, интерфейсов последовательной передачи данных и стандарта видео VGA;
- Дать представление о возможностях работы со звуком: ввод, обработка и вывод.

2. Место дисциплины в структуре магистерской программы

Дисциплина «Языки описания аппаратуры» является обязательной, входит в состав Блока 1 «Дисциплины (модули)» и относится к вариативной части ООП по направлению подготовки 02.06.01 «Компьютерные и информационные науки» направленность «Математическое моделирование, численные методы и комплексы программ». Индекс дисциплины - Б1.В.ОД.3. Дисциплина «Языки описания аппаратуры» изучается на втором курсе аспирантуры Для изучения дисциплины «Языки описания аппаратуры» аспирант должен в объеме компетенций магистра владеть иностранным языком, аппаратном математической логики и дискретной математики, основами параллельного вычисления, а также иметь представление о теории алгоритмов, методах оптимизации и современных компьютерных архитектурах.

2. Компетенции обучающегося, формируемые в результате освоения дисциплины

Изучение дисциплины «Языки описания аппаратуры» направлено на формирование следующих общекультурных и профессиональных компетенций:

Код компетенции	Формулировка компетенции из ФГОС	Планируемые результаты обучения (показатели достижения заданного уровня освоения компетенций)

ОПК-1	способностью самостоятельно осуществлять научно-исследовательскую деятельность в соответствующей профессиональной области с использованием современных методов исследования и информационно-коммуникационных технологий	Знать: <ul style="list-style-type: none"> • современные вычислительные архитектуры на базе FPGA; • особенностях архитектуры FPGA и CLPD; • принципах построения конвейерной обработки данных; • контроллерах памяти, порта COM и видео-порта VGA; Уметь: <ul style="list-style-type: none"> • осваивать новые вычислительные архитектуры
ОПК-2	готовностью к преподавательской деятельности по основным образовательным программам высшего образования	Владеть: <ul style="list-style-type: none"> • принципами построения многопроцессорных систем.
УК-2	способностью проектировать и осуществлять комплексные исследования, в том числе междисциплинарные, на основе целостного системного научного мировоззрения с использованием знаний в области истории и философии науки	Знать о возможностях работы со звуком. Ввод, обработка и вывод.
УК-5	способностью планировать и решать задачи собственного профессионального и личностного развития	Уметь: сопоставлять стоимость и затраты на реализацию задачи,
ПК-1	способность применять методы математического моделирования в научно-исследовательской деятельности	Уметь: разрабатывать и реализовывать различные контроллеры интерфейсов на языках описания аппаратуры (VHDL / Verilog)
ПК-2	способность к теоретическому анализу и разработке языков программирования и систем программирования, применению методов анализа семантики программ	Уметь: разрабатывать и реализовывать простые алгоритмы программ Знать методы анализа семантики программ

4. Структура и содержание дисциплины

Общая трудоемкость дисциплины составляет 5 зачетных единиц, 180 часов.

№ п/п	Раздел дисциплины	Виды учебной работы, включая самостоятельную работу аспирантов и трудоемкость (в часах)			Формы контроля
		Лекции	Лаб. раб.	Сам. Раб.	
1	Виды программируемой логики. Отличие архитектур PLD и FPGA: Устройство CLB. Механизм реконfigurирования.	1		2	
2	RTL-модели. Что такое «вентиль». Реализация последовательных и параллельных сумматоров. Коды Хэмминга. Схемы ускоренного умножения.	1	2	2	
3	Поведенческие модели на языке VHDL. Модули и компоненты.	1		2	
4	Проект в понятиях ISE. Этапы синтеза, имплементации. Создание программного файла.	1	1	2	
5	Примитивы: сумматоры, счетчики, сдвиговые регистры. Реализация умножителя и делителя.	2	4	8	
6	Принципы построения вычислительных конвейеров на базе программируемой логики. Реализация цифровых линейных и двумерных фильтров.	2	6	12	
7	Работа с клавиатурой. Матричный принцип организации клавиатуры. Частота опроса нажатия клавиш. Борьба с «дребезгом». Распознавание «продолжительного нажатия».	1	6	16	
8	Интерфейс JTAG. Логические анализаторы уровней.	1		4	
9	Последовательный порт COM. Контроллер через	1	2	10	

	USB. Особенности реализации контроллеров на языке VHDL.				
10	Вывод видеoinформации на монитор. Принципы работа стандарта VGA. Предельные пропускные способности.	1	3	8	
11	Звуковые контроллеры. Фильтры с откликом. Эффект реверберации. Цифровой ревербератор.	1	4	14	
12	Память статическая и динамическая. Базовая архитектура и принципы работы. Запоминающие элементы. Архитектура динамической памяти повышенной производительности DDR.	1	4	14	
13	Возможные приемы для повышения производительности вычислительной системы. Использование встроенных возможностей FPGA.	1		2	
14	Обзор существующих параллельных вычислительных систем. СБИС. Матричные процессоры для обработки сигналов и изображений. Принципы разработки СБИС-архитектур	1			
				36	экзамен
		16	32	96	

5. Образовательные технологии

Для более успешного изучения и освоения нового материала, в рамках лабораторных занятий используются «семинар-практикумы» – форма организации занятий, при которой часть аспирантов временно объединяется в группы с учетом уровненых достижений для решения задач за ограниченное, заранее заданное время. По истечении времени для решения задачи группы отчитываются перед всеми остальными аспирантами. При отчете группы приоритет отдается субъективной эффективности группы, то есть не столько результату работы, сколько организации процессу решения задачи. Эта форма урока сконструирована специально для интегральной технологии обучения.

Во время лекционных занятий активно используются современные мультимедиа-технологии (проекторы, анимация, различные программные средства), позволяющие улучшить восприятие нового материала за счет обеспечения его наглядности. Также во время лекций приглашаются узкие специалисты в обсуждаемой области, что обеспечивает повышенный интерес к занятиям у аспирантов.

6. Учебно-методическое и информационное обеспечение дисциплины

а) основная литература:

1. Берчун Ю.В. **Язык описания электронной аппаратуры VHDL**. - МГТУ им. Н.Э. Баумана, 2010.
2. Аверченков О.Е. Схемотехника: аппаратура и программы. – М: ДМК Пресс, 2012.
3. Серебряков В.А. Теория и реализация языков программирования. - "Физматлит", 2012.

б) дополнительная литература:

1. Б.Б. Абрайтис, Н.Н. Аверьянов, А.И. Белоус и др.; Под ред. В.А. Шахнова. Микропроцессоры и микропроцессорные комплекты интегральных микросхем. - Справочник. В 2-ч т. – М.: Радио и связь, 1988. – Т.1 – 368 с.: ил.
2. Р. Хокни, К. Джессхоуп, Параллельные ЭВМ. Архитектура, программирование и алгоритмы. Пер. с англ. Д.И. Абашкина, под ред. Е.П. Курочкина, – М.: Радио и связь, 1986. – 392 с.: ил.
3. С. Кун. Матричные процессоры на базе СБИС. Пер. с англ. Ю.Г. Дадаева, под ред. Ю.Г. Дадаева. Москва, «МИР», 1991, - 667 с.
4. Ю.В.Новиков. Основы цифровой схемотехники, базовые элементы и схемы, методы проектирования. Москва, «МИР», 2001, - 339 с.

в) Методическая литература:

- 1.Е. Угрюмов. Цифровая схемотехника, от логического элемента до перспективных БИС/СБИС с программируемыми структурами. Санкт-Петербург, «БХВ-Петербург», 2000, - 505 с.
- 2.Стещенко В.Б. ПЛИС фирмы Altera: элементная база, система проектирования и языки описания аппаратуры ДМК Пресс 2010
3. Коледов Л.А. Технология и конструкции микросхем, микропроцессоров и микросборок. Учеб.пособие. 2-е издание. «Лань», 2008

г) программное обеспечение и Интернет-ресурсы:

1. Xilinx ISE Studio
2. Aldec Active-HDL
3. <http://www.xilinx.com/>

7. Описание материально-технической базы, необходимой для осуществления образовательного процесса по дисциплине

Компьютерный класс с 13-ю компьютерами, объединенными в локальную сеть, имеющую выход в Интернет, и презентационным оборудованием (мультимедиа-проектор), а также звуковой системой для проведения видеоконференций.

8. Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины.

8.1 Перечень примерных контрольных заданий.

1. Виды программируемой логики. Отличие архитектур PLD и FPGA: Устройство CLB. Механизм реконфигурирования.
2. RTL-модели. Что такое «вентиль». Реализация последовательных и параллельных сумматоров. Коды Хэмминга. Схемы ускоренного умножения.
3. Поведенческие модели на языке VHDL. Модули и компоненты.
4. Проект в понятиях ISE. Этапы синтеза, имплементации. Создание программного файла.
5. Примитивы: сумматоры, счетчики, сдвиговые регистры. Реализация умножителя и делителя.
6. Принципы построения вычислительных конвейеров на базе программируемой логики. Реализация цифровых линейных и двумерных фильтров.
7. Интерфейс JTAG. Логические анализаторы уровней.
8. Последовательный порт COM. Контроллер через USB. Особенности реализации контроллеров на языке VHDL.
9. Звуковые контроллеры. Фильтры с откликом. Эффект реверберации. Цифровой ревербератор.
10. Память статическая и динамическая. Базовая архитектура и принципы работы. Запоминающие элементы. Архитектура динамической памяти повышенной производительности DDR.
11. Вывод видеоинформации на монитор. Принципы работа стандарта VGA. Предельные пропускные способности.
12. Возможные приемы для повышения производительности вычислительной системы. Использование встроенных возможностей FPGA.
13. Работа с клавиатурой. Матричный принцип организации клавиатуры. Частота опроса нажатия клавиш. Борьба с «дребезгом». Распознавание «продолжительного нажатия»
14. Особенности реализации звуковых контроллеров. Особенность ЦАП и АЦП преобразования, частота дискретизации. Импульсно-кодовая модуляция PCM.
15. Особенности реализации контроллеров динамической памяти на FPGA. Использование встроенных средств Xilinx.
16. Обзор существующих параллельных вычислительных систем. СБИС. Матричные процессоры для обработки сигналов и изображений. Принципы разработки СБИС-архитектур.

8.2 Примерный перечень вопросов к экзамену по всему курсу:

1. Виды программируемой логики. Отличие архитектур PLD и FPGA: Устройство CLB. Механизм реконфигурирования.
2. RTL-модели. Что такое «вентиль». Реализация последовательных и параллельных сумматоров. Коды Хэмминга. Схемы ускоренного умножения.
3. Поведенческие модели на языке VHDL. Модули и компоненты.

4. Проект в понятиях ISE. Этапы синтеза, имплементации. Создание программного файла.
5. Прimitives: сумматоры, счетчики, сдвиговые регистры. Реализация умножителя и делителя.
6. Принципы построения вычислительных конвейеров на базе программируемой логики. Реализация цифровых линейных и двумерных фильтров.
7. Интерфейс JTAG. Логические анализаторы уровней.
8. Последовательный порт COM. Контроллер через USB. Особенности реализации контроллеров на языке VHDL.
9. Звуковые контроллеры. Фильтры с откликом. Эффект реверберации. Цифровой ревербератор.
10. Память статическая и динамическая. Базовая архитектура и принципы работы. Запоминающие элементы. Архитектура динамической памяти повышенной производительности DDR.
11. Вывод видеоинформации на монитор. Принципы работа стандарта VGA. Предельные пропускные способности.
12. Возможные приемы для повышения производительности вычислительной системы. Использование встроенных возможностей FPGA.
13. Работа с клавиатурой. Матричный принцип организации клавиатуры. Частота опроса нажатия клавиш. Борьба с «дребезгом». Распознавание «продолжительного нажатия».
14. Обзор существующих параллельных вычислительных систем. СБИС. Матричные процессоры для обработки сигналов и изображений. Принципы разработки СБИС-архитектур.

Приложение А

Методические рекомендации по самостоятельной работе обучающихся по дисциплине "Языки описания аппаратуры"

1. План-график выполнения СРС по дисциплине

В процессе изучения дисциплины предусмотрено выполнение следующих видов самостоятельной работы:

Вид самостоятельной работы	Номер недели курса																
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17
Изучение разделов дисциплины по учебной литературе, неосвещаемых на лекциях.	5																
Подготовка к защите практической работы лабораторного типа		5	5														
Изучение разделов дисциплины по учебной литературе. Выполнение и сдача задания.				5	5	5	5	5	5	5	5	12	5	5	5		
Изучение разделов дисциплины по учебной литературе, неосвещаемых на лекциях.																5	
Подготовка к экзамену																	45
Итого в неделю часов	5	5	5	5	5	5	5	5	5	5	5	12	5	5	5	5	45

2. Характеристика и описание заданий на СРС

В процессе изучения дисциплины предусмотрены следующие контрольные точки:

Контрольная точка	Срок сдачи (номер недели курса)
Примитивы: сумматоры, счетчики, сдвиговые регистры. Реализация умножителя и делителя.	3
Принципы построения вычислительных конвейеров на базе программируемой логики. Реализация цифровых линейных и двумерных фильтров.	7
Работа с клавиатурой. Матричный принцип организации клавиатуры. Частота опроса нажатия клавиш. Борьба с «дребезгом». Распознавание «продолжительного нажатия». Системы исчисления. Калькулятор.	11
Вывод видеоинформации на монитор. Принципы работа стандарта VGA. Предельные пропускные способности.	13
Звуковые контроллеры. Фильтры с откликом. Эффект реверберации. Цифровой ревербератор.	14
Последовательный порт COM. Контроллер через USB.	15

Особенности реализации контроллеров на языке VHDL. Память статическая и динамическая. Базовая архитектура и принципы работы. Запоминающие элементы. Архитектура динамической памяти повышенной производительности DDR.	
------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------	--

При выполнении лабораторных заданий необходимо изучить соответствующие разделы дисциплины по учебной литературе во время самостоятельной работы.

Для защиты сделанной работы необходимо предоставить работоспособный стенд и ответить на вопросы преподавателя по теле работы

3. Примерные нормы времени на выполнение заданий контрольных точек

Контрольная точка	Норма времени на выполнение (в часах)
Примитивы: сумматоры, счетчики, сдвиговые регистры. Реализация умножителя и делителя.	6
Принципы построения вычислительных конвейеров на базе программируемой логики. Реализация цифровых линейных и двумерных фильтров.	10
Работа с клавиатурой. Матричный принцип организации клавиатуры. Частота опроса нажатия клавиш. Борьба с «дребезгом». Распознавание «продолжительного нажатия». Системы исчисления. Калькулятор.	15
Вывод видеоинформации на монитор. Принципы работа стандарта VGA. Предельные пропускные способности.	10
Звуковые контроллеры. Фильтры с откликом. Эффект реверберации. Цифровой ревербератор.	10
Последовательный порт COM. Контроллер через USB. Особенности реализации контроллеров на языке VHDL. Память статическая и динамическая. Базовая архитектура и принципы работы. Запоминающие элементы. Архитектура динамической памяти повышенной производительности DDR.	5

Требования к представлению и оформлению результатов СРС

Результаты СРС представляются в виде работающего кода программы, оформленного по стандартам проектирования цифровых схем и устройств.

Оценка выполнения СРС

СРС оценивается по 100-балльной системе в соответствии с критериями, описанными в разделе 7.2.